

Новости российского рынка

Компоненты

Начинается серийный выпуск новых процессоров семейства Blackfin

Скоро ожидается начало поставок новых процессоров Analog Devices семейства Blackfin серий ADSP-BF54x и 52x. Их главные особенности:

- двухуровневая защита кода;
- интерфейсы Host DMA, USB 2.0 HS OTG, NAND FLASH;
- коммерческие библиотеки популярных аудио- и видеокодеков;
- новая среда разработки VisualDSP++ 5.0;

- полная совместимость кода с ADSP-BF53x.

Серия 54x – производительность и богатый набор периферии:

- частота ядра до 600 МГц;
- расширенный объём ОЗУ до 256 Кб;
- удвоенная пропускная способность внутренней шины;
- механизм ускорения обработки графики;
- богатый набор периферии: USB 2.0 HS OTG, SDIO, NAND flash, NOR FLASH, CF, ATAPI, DDR/mDDR, усовершенствованный порт EPPI (прямое подключение TFT LCD, АЦП, ЦАП), 4xSPORT, 4xUART, 2xTWI, 3xSPI, 2xCAN, 152 GPIO;

- в разработке uCLinux.

Серия 52x – низкое энергопотребление и богатая функциональность.

- частота ядра до 600 МГц;
- встроенный аудиокодек;
- версии с ультранизким энергопотреблением (50 мкА @ PD, 215 мА @ 350 МГц);
- встроенный контроллер MAC Ethernet 10/100;
- TWI, PPI, SPI, 2xSPORT, 2xUART (+IrDA), 48 GPIO.

Заказать образцы и получить дополнительную информацию можно в компании AUTEX.

www.autex.ru

Тел. (495) 334-7741, (495) 334-9151

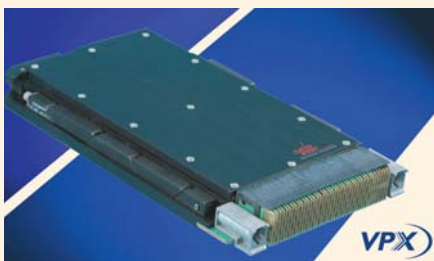
Узлы и модули

Curtiss-Wright VPX3-125: одноплатный компьютер формата VPX на базе двухъядерного микропроцессора PA Semi POWER PA6T-1682M

Компания Curtiss-Wright Controls Embedded Computing – производитель встраиваемых компьютерных плат и систем для военных применений – выпустила одноплатный компьютер формата VPX 3U на базе нового низкопотребляющего двухъядерного микропроцессора PA6T-1682M фирмы PA Semi, имеющего архитектуру POWER.

Процессорный модуль VPX3-125 выпускается в формате VPX 3U и содержит: PA6T-1682M 1.5ГГц с одним или двумя ядрами POWER, векторным (VMX) и криптографическим сопроцессорами; 512/1024 Мб ECC DDR2 SDRAM; 2 Гб NAND Flash; два четырёхполосных (x4) порта PCI Express на разъёме VPX-P1; два порта Gigabit Ethernet на разъёме VPX-P1; один слот расширения XMC/PMC (VITA 42); 1xUSB, 2xRS232, 2xRS422/485, 8xLVTTTL; контрольные температурные датчики. Для установки дополнительных мезонинных модулей поставляется плата VPX3-215 – носитель формата VPX 3U на один слот XMC/PMC.

Программное обеспечение VPX3-125: операционные системы Wind River VxWorks



и Curtiss-Wright Linux, библиотека DSP-функций SSSL для векторного сопроцессора VMX (совместимого с Freescale Altivec) и библиотека межпроцессорного обмена IPC.

Процессорный модуль VPX3-125 выпускается в расширенном диапазоне температур –40...+85°C в исполнениях для воздушного и кондуктивного охлаждения, а также в варианте VPX-REDI (VITA 48) с защитным кожухом для обслуживания в полевых условиях.

Компания Curtiss-Wright CEC образована в 2004 г. после слияния шести ведущих производителей встраиваемых плат и систем для военных применений: Dy4 Systems, VISTA Controls, Synergy Microsystems, Systran, Peritek и Primagraphics.

Представитель Curtiss Wright CEC в России – компания AVD Systems.

www.avdsys.ru

Тел.: (495) 148-9677

Curtiss-Wright XMC-710: видеоконтроллер на базе графического процессора NVIDIA G73M в формате XMC с интерфейсом PCI Express

Компания Curtiss-Wright Controls Embedded Computing – производитель встраиваемых компьютерных плат и систем для военных применений – выпустила видеоконтроллер на базе графического процессора NVIDIA G73M. Мезонинный модуль XMC-710 выполнен в формате XMC (Switched Mezzanine Card, стандарт VITA 42) и оснащён интерфейсом PCI Express для обмена информацией с базовой платой – носителем мезонинных модулей.

Видеоконтроллер XMC-710 имеет:

- графический процессор NVIDIA G73M с кадровым буфером объёмом до 512 Мб DDR2 SDRAM и разрядностью 128 бит;



- два независимых видеовыхода, аналоговые (RGB, NTSC, PAL, RS-170, RS-343, STANAG) или цифровые (DVI);
- вход видеозахвата, аналоговый (RGB, NTSC, PAL, RS-170, RS-343, STANAG) или цифровой (DVI);
- восьмиполосный (x8) интерфейс PCI Express с платой-носителем;
- встроенную функцию Video Integrity Monitoring для определения состояния «застывание экрана» (отсутствие изменений на выходе), которая упрощает сертификацию по стандартам безопасности DO-254/DO-178B.

Программное обеспечение XMC-710: X11-сервер с аппаратной акселерацией, библиотека OpenGL подмножества ES (Embedded System) и SC (Safety Critical) и драйвер видеозахвата.

Видеоконтроллер XMC-710 выпускается в расширенном диапазоне температур –40...+85°C в исполнениях для воздушного и кондуктивного охлаждения.

Компания Curtiss-Wright CEC образована в 2004 г. после слияния шести ведущих производителей встраиваемых плат и систем для военных платформ: Dy4 Systems, VISTA Controls, Synergy Microsystems, Systran, Peritek и Primagraphics.

Представитель Curtiss-Wright CEC в России – компания AVD Systems.

www.avdsys.ru

Тел.: (495) 148-9677

Новости российского рынка

Широкоформатные дисплеи от Planar для локальных цифровых видеосетей

Компания Planar Systems начала поставки широкоформатных ЖК-дисплеев для применений в локальных цифровых видеосетях, используемых для демонстрации мультимедийной рекламы и информационных сообщений (Digital Signage).

Основные характеристики широкоформатных дисплеев (16 : 9) с размерами диагонали экрана 24" (LB2450W), 26" (LB2650W) и 32" (LC3250):

- широкий угол обзора;
- портретный и ландшафтный режим представления изображения;
- яркость изображения до 1000 кд/м² позволяет считывать изображения при яркой солнечной засветке;
- специальное оптическое покрытие позволяет увеличить контрастность изображения при яркой внешней освещённости;
- доступны защитные стёкла и сенсорные экраны;
- внешняя система охлаждения обеспечивает снижение температуры поверхности экрана и снижает влияние солнечного излучения (опция);



- встроенный источник питания упрощает конструкцию корпуса и снижает объём для установки;
- монтажные отверстия в соответствии с требованиями спецификации VESA (для 32 дюймового дисплея LC3250) или боковые монтажные кронштейны для упрощения монтажа;
- бесшумные внутренние вентиляторы (модель LC3250) и безвентиляторное исполнение (модели LB2450W и LB2650W);
- 4-портовый USB 2.0 концентратор у 26-дюймового дисплея.

www.prosoft.ru
Тел. (495) 234-0636

24-дюймовые 3D-стереоскопические дисплеи от Planar Systems

Новый 24-дюймовый дисплей SD2420W компании Planar обеспечивает изумительное широкоэкранное стереоизображение



(формат WUXGA). Монитор позволяет просматривать стереоизображение с использованием поляризационных очков. При этом полностью сохраняется разрешение ЖК-панели и частота кадров, а глаза устают не больше, чем при работе с обычным монитором. Технология StereoMirror обеспечивает формирование 3D-изображения посредством двух ЖК-панелей, угол между которыми составляет 110°, и полупрозрачного зеркала, расположенного между ними.

Дисплеи предназначены для применения в космической аэро- и фотограмметрии, медицинской интроскопии, вычислительной химии, сложном моделировании визуальных отображений и компьютерных играх.

Основные характеристики монитора SD2420W:

- разрешение WUXGA (1920 × 1200);
- яркость 180 кд/м²;
- количество воспроизводимых цветов 16 млн.;
- время электрооптического отклика 16 мс;
- совместим со стандартными графическими платами;
- режим plug and play с большинством приложений OpenGL и DirectX, которые поддерживают стереорежим;
- применяются простые поляризационные очки;
- монитор преобразует изображение из стерео/3D в стандартное 2D.

www.prosoft.ru
Тел. (495) 234-0636

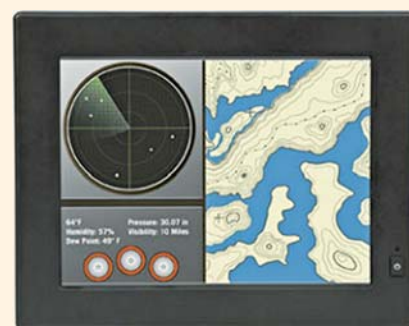
Серия LX – мониторы с сенсорным экраном для морской аппаратуры

Новые дисплеи серии LX компании Planar Systems идеально приспособлены для применения в аппаратуре морской техники, где солнечное излучение, влажность, морской соляной туман создают проблемы для стандартных дисплеев.

Дисплеи LX0801PTI (размер диагонали 8,4") и LX1201PTI (размер диагонали 12,1") выполнены в герметичных корпусах, характеризуются улучшенными оптическими параметрами и имеют широкий угол обзора в вертикальной плоскости, а также оснащены сенсорным экраном. Специальное покрытие экрана обеспечивает высокую износоустойчивость и контраст, что является важным для дисплеев, предназначенных для применения в аппаратуре морских судов.

Краткие характеристики:

- угол обзора в вертикальной плоскости 160°;



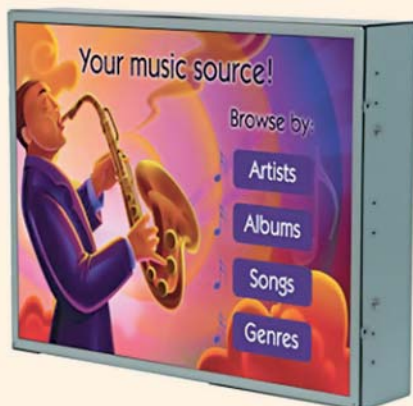
- контрастность изображения 600 : 1;
- яркость более 800 кд/м²;
- разрешение SVGA (8,4") и XGA (12,1");
- инфракрасный сенсорный экран;
- антибликовое покрытие стекла;
- степень защиты от попадания внутрь твёрдых посторонних тел и воды IP65;
- диапазон рабочих температур -20...+60°C

www.prosoft.ru
Тел. (495) 234-0636

ЖК-дисплеи открытого типа с высокой чёткостью и яркостью изображения для встроенных применений

Компания Planar Systems дополнила линейку своих ЖК-дисплеев с высокой яркостью для встроенных применений двумя моделями в открытом исполнении: LC1713 (диагональ 17", яркость 1100 кд/м²) и LC1913 (размер по диагонали 19", яркость 1150 кд/м²). Дисплеи предназначены для применения в уличных информационных киосках, локальных цифровых видеосетях для демонстрации мультимедийной рекламы и информационных сообщений (Digital Signage), а также в панелях управления. Четыре разных видеовхода (аналоговый, DVI-D, композитный, S-видео) обеспечивают значительную гибкость. ЖК-дисплеи имеют небольшое время отклика (15 мс) и отличаются высокой чёткостью изображения (720 HD).

Новости российского рынка



Основные характеристики:

- разрешение 1280 × 1024 пикселей (SXGA);
- контрастность 500 : 1;
- угол обзора 140° (по вертикали и горизонтали);
- встроенный бесшумный вентилятор. Поставляется внешний комплект для принудительного обдува;
- регулировка яркости автоматически или вручную;
- внешний источник питания;
- инфракрасный (IR) сенсорный экран (модели LC1713RTI и LC1913RTI).

www.prosoft.ru

Тел. (495) 234-0636

Настольные источники питания AC/DC с выходными мощностями 15...80 Вт соответствуют требованиям стандартов к эффективности

Компания XP Power анонсировала новую серию AEL эффективных компактных выносных источников питания AC/DC, разработанных для приложений малой и средней мощности. Серия включает в себя модели с выходными мощностями 15,



20, 40, 60 и 80 Вт, которые соответствуют требованиям стандартов, отвечающих инициативе правительства США Energy Star и комитета California Energy Commission (CEC). Серия включает 40 моделей с номинальными выходными напряжениями от +5 до +48 В, также доступны модели с нестандартными напряжениями. Пятнадцативаттные модели имеют размеры 91 × 38 × 36 мм и КПД 85%. Модели с другими выходными мощностями также характеризуются минимальным значением КПД 85% и потребляют небольшую мощность (standby). В диапазоне температур модулей 0...+40°C модули обеспечивают в нагрузке полную мощность, при +70°C мощность снижается в два раза.

Источники питания серии AEL соответствуют требованиям стандартов электробезопасности UL 60950-1, EN60950-1:2001, обязательной китайской сертификации (China Compulsory Certification, CCC) и Limited Power Source (LPS). По уровням кондуктивных помех и помех излучения модули соответствуют требованиям стандартов EN55022 и FCC Part15C Level B и не требуют применения дополнительных внешних фильтрующих компонентов. По защите от поражения электрическим током источники питания серии AEL являются оборудованием класса I, также доступны модели в исполнении класса II (20-Вт модели). Модули имеют защиты от перенапряжения, перегрузки и короткого замыкания.

Лаборатория компании XP Power в Сингапуре аккредитована комитетом California Energy Commission для проведения тестирования на эффективность изделий, что позволяет компании тестировать свои собственные изделия. Компания XP Power также является партнёром Energy Star и может применять установленные методы испытаний для выявления и сертификации изделий, которые соответствуют Energy Star.

Источники питания серии AEL являются идеальным выбором для применения в портативном коммуникационном оборудовании, компьютерной периферии и сетевом оборудовании. Модули также могут применяться в измерительном и испытательном оборудовании.

www.prosoft.ru

Тел. (495) 234-0636

Датчики Epsimetal: деформация под контролем!

Компания SCAIME предлагает миниатюрные тензодатчики серии EPSI-



METAL, предназначенные для измерения продольной деформации различных конструкций под статической или динамической нагрузкой. Незначительная жёсткость датчиков позволяет производить измерения в диапазоне 1000 мкм/м с разрешением не менее 1 мкм/м при растяжении или сжатии.

Датчики EPSIMETAL могут быть использованы для решения таких задач, как измерение растяжения колонн прессы литевых машин, контроль усилия, воздействующего на сварочные клещи, контроль напряжений в конструкциях зданий или инженерных сооружений, взвешивание различных продуктов непосредственно на борту транспортного средства и т.д.

Наличие встроенного измерительного преобразователя позволяет иметь на выходе датчика сигнал высокого уровня в диапазоне 0...5 В или 4...20 мА. Кроме того, датчики обеспечивают температурную компенсацию расширения материала контролируемого объекта, которая по умолчанию выполнена для стали. Для других материалов она может быть реализована производителем по запросу. Загрузка необходимых данных в датчик при этом может быть выполнена пользователем через последовательный интерфейс RS-232.

Благодаря применению запатентованной системы предварительного напряжения чувствительного элемента устраняется дрейф нуля, что обеспечивает высокую степень воспроизводимости результатов измерений.

Монтаж датчиков EPSIMETAL осуществляется с помощью промежуточных накладок, предварительно наклеиваемых на поверхность контролируемого объекта. Это позволяет обойтись без сверления конструкции и обеспечивает многократное использование самих датчиков. Кроме того, сохраняется возможность и непосредственного крепления датчиков на объект с помощью винтов в заранее подготовленные резьбовые отверстия.

При размерах 47 × 16,6 × 14 мм вес датчика без кабеля составляет 30 г. Но-

Новости российского рынка

минальный диапазон рабочих температур $-40...+85^{\circ}\text{C}$, степень защиты корпуса IP54.

www.prosoft.ru
Тел. (495) 234-0636

Компания Lambda расширила LZSa-серию источниками питания повышенной мощности 1000 и 1500 Вт для жёстких условий эксплуатации

Компания Lambda расширила LZSa-серию источниками питания повышенной мощности. В настоящее время помимо моделей 500 Вт доступны источники питания мощностью 1000 и 1500 Вт с выходным напряжением 12 и 24 В.

Источники питания данной серии могут работать в широком температурном диапазоне и отвечают требованиям военного стандарта MIL-STD-810E по стойкости к воздействию таких механических факторов, как вибрация и удары. Способность работать в жёстких условиях эксплуатации позволяет применять LZSa1000 и LZSa1500 в широком спек-



ре приложений: системах автоматизации, в лабораторном, испытательном и коммерческом оборудовании.

Выходное напряжение модулей можно регулировать в диапазонах 10...15,75 В (LZSa1000) и 18...29,4 В (LZSa1000/1500). Охлаждение осуществляется встроенным вентилятором, полная мощность обеспечивается в температурном диапазоне $-40...+60^{\circ}\text{C}$. Модули LZSa могут питаться от сети переменного тока с напряжением 85...265 В частотой 47...440 Гц, они имеют активный корректор мощности.

Источники питания LZSa1000/1500 обладают функцией дистанционного включения-выключения, регулировка выходного напряжения осуществляется посредством внешнего потенциометра или может регу-

лироваться дистанционно внешним напряжением.

Широкий диапазон регулировки напряжения значительно сокращает необходимость в заказных модулях электропитания для нестандартных применений. Выносная обратная связь обеспечивает компенсацию падения напряжения на проводах. На передней панели имеются светодиодные индикаторы – зелёный цвет сигнализирует о включении, красный цвет – о перенапряжении или повышенной температуре.

Размеры модуля $143 \times 121 \times 267$ мм позволяют устанавливать его в каркасы высотой 2U; вес модуля составляет 3,7 кг. Электрическая прочность изоляции выходных цепей питания от шин источника входной электроэнергии имеет значение 4242 В (постоянный ток).

Модули соответствуют требованиям широкого ряда стандартов безопасности: UL60950-1, EN60950-1, ГОСТ РМЭК60950-2002, а также ряду EN61000-4 по устойчивости к электромагнитным воздействиям.

www.prosoft.ru
Тел. (495) 234-0636

Приборы

Аппаратура ВЧ-связи по ЛЭП

Фирма «РАДИС Лтд» разработала и производит две модификации аппаратуры ВЧ-связи с цифровой обработкой сигналов АВЦ: разнесённый вариант, состоящий из терминалов АВЦ-НЧ и АВЦ-ВЧ, и совмещённый вариант в виде терминала АВЦ-С. Аппаратура предназначена для организации каналов телефонной связи и передачи данных по ЛЭП напряжением 35...500 кВ между диспетчерским пунктом района или предприятия электрических сетей и подстанциями или любыми объектами, необходимыми для диспетчерского и технологического управления в энергосистемах. АВЦ – аппаратура ВЧ-связи второго поколения (с частотным разделением каналов) выполнена на основе сигнальных процессоров, ПЛИС и мик-

роконтроллеров. Аппаратура соответствует требованиям МЭК 495. Количество частотных каналов от 1 до 4, диапазон рабочих частот 36...1000 кГц, максимальная пиковая мощность передатчика 40 Вт. Необходимые режимы работы АВЦ устанавливаются с помощью выносного пульта или подключаемого компьютера. Аппаратура компактна, её габариты (один терминал – $317 \times 450 \times 177$ мм) и стоимость не зависят от числа используемых каналов. Кроме того, она проста в настройке и эксплуатации. Пуско-наладочные работы могут быть выполнены силами заказчика.

www.radis.ru
Тел./факс. (495) 535-3513

ПРИСТ – официальный представитель компании Pendulum Instruments в России

Между компаниями ЗАО «ПриСТ» и Pendulum Instruments AB подписано дистрибьюторское соглашение, в соответствии с которым ЗАО «ПриСТ» получило статус авторизованного представителя продукции компании Pendulum на территории Российской Федерации.

Компания Pendulum представляет большой выбор базовых моделей, к кото-



рым предлагаются опции для гибкого выбора под типовые задачи (термостатированный ОГ, расширение частотного диапазона, дистанционное управление и др.). В линейке моделей представлены частотомеры от 2-канальных (10 Гц...300 МГц в базовой комплектации) до сверхбыстрых анализаторов частотно-временных параметров. Новые модели CNT-91/-90XL с диапазоном частот до 20/60 ГГц, скоростью до 250 К измерений в секунду, возможностью анализа модулированных сигналов, графическим 14-разрядным индикатором. Кроме того, Pendulum предлагает высокостабильные стандарты частоты 6688/6689, в том числе с рубидиевым ОГ, современные многоканальные системы распределения опорной частоты на расстояние до 2 км по оптоволокну или коаксиальному кабелю.

www.prist.ru
Тел. (495) 777-5591



Цифровые видеотелекоммуникационные системы в России

Виктор Дворкович, Александр Дворкович (Москва)

В статье рассматриваются проблемы внедрения цифровых видеотелекоммуникационных систем в России. Особое внимание уделено вопросам разработки отечественных средств цифрового видеовещания на базе использования мирового опыта, стандартизации систем и сетей формирования и передачи цифровой информации, их метрологического обеспечения, а также проблемам обучения специалистов соответствующего профиля.

Начало XXI в. ознаменовано очередной технической революцией – цифровые мультимедийные системы становятся основой информационной среды, обеспечивая реализацию эффективных принципов хранения и передачи аудиовизуальной информации и иных видов данных по каналам с различной пропускной способностью.

Одной из важнейших отличительных особенностей внедрения цифровых систем является использование канала связи в качестве «контейнера данных», обеспечивающего передачу различных информационных сигналов [1]. При рациональном мультиплексировании такая система позволяет оператору потока данных в несколько раз увеличить число программ и дополнительных услуг, предлагаемых различным потребителям, без использования дополнительного частотного ресурса. Отсюда вытекает требование удовлетворения постоянно возрастающих запросов на частотные присвоения систем связи без пересмотра частотных планов, что, кроме того, обеспечит безболезненный постепенный переход от передачи аналоговых сигналов к передаче цифровых.

Продвижение новых технологий на мировой рынок требует тщательного анализа всех потребностей вещателей, потребителей, операторов связи и производителей.

Важнейшими требованиями, предъявляемыми к цифровым системам, являются:

- разработка и использование общедоступных стандартов под эгидой таких организаций, как ETSI или ITU;

- использование достижений аудиовизуальных информационных систем нового уровня по качеству воспроизведения изображения и звука, включая поддержку объемного звука;
- удовлетворение постоянно возрастающего спроса на частотные присвоения для систем связи без пересмотра частотных планов;
- более высокая спектральная эффективность по сравнению с аналоговыми системами, гибкость группирования несущих для поддержки различных распределений частот;
- существенно более высокая надежность сервиса по сравнению с аналоговыми видами передачи информации;
- разработка недорогих приемников;
- поддержка одночастотных сетей;
- разработка и внедрение принципиально новых систем мобильного видеовещания;
- создание корпоративных систем видео-конференц-связи для дистанционного образования, телемедицины и др.

Если специалисты России принимали активное участие в согласовании на международном уровне стандартов видеотелекоммуникационных и, в частности, телевизионных систем [1], то, к сожалению, в разработке этих систем и создании современных способов и устройств цифровой обработки информации наш вклад практически не виден. Распоряжением Правительства РФ №706-р от 25.04.2004 [2] Россия присоединилась к европейской системе телевизион-

ного вещания DVB, разработанной так называемой Европейской Группой Запуска (ELG), состоящей более чем из 270 регулирующих органов вещания и производителей оборудования Европы.

Внедрение видеотелекоммуникационных систем в России связано с решением проблем [3]:

- эффективного использования мирового опыта по созданию и применению систем цифровой обработки и передачи информации и разработки соответствующих стандартов России;
- разработки и внедрения собственных мультимедийных систем и соответствующей аппаратуры;
- подготовки специалистов для обеспечения разработок, производства и эффективной эксплуатации таких систем;
- создания средств метрологического обеспечения цифровых видеотелекоммуникационных систем;
- интегрирования в общемировую систему телекоммуникаций с учетом тенденций перехода к системам многопрограммного телевидения и телевидения высокой четкости в глобальном масштабе, передачи информации по наземным, спутниковым, кабельным и интернет-сетям.

Особое значение приобретает решение этих проблем в связи с разработкой «Концепции развития телерадиовещания в Российской Федерации на 2008–2015 гг.», одобренной распоряжением Правительства РФ №1700-р от 29.11.2007–[4].

Проводимые во всех технически развитых странах разработки алгоритмов и аппаратуры сокращения объема, рационального пакетирования и передачи по каналам связи с различной пропускной способностью видео-, аудио- и сопутствующей информации являются основой эффективного использования телекоммуникационных систем, сохранения действующих частотных планов, высвобождения значительной части частотного пространства для

передачи потребителям дополнительных видов услуг – видеотелефонии, мобильной и стационарной видео-конференц-связи, многопрограммного интерактивного телевидения, телевидения высокой чёткости, многопрограммного звукового вещания и даже «цифрового кино».

В таблице 1 приведены параметры исходных и компрессированных видеосигналов для различных приложений, обеспечивающих передачу динамических изображений. Как видно из этой таблицы, размер кадров изображений, их частота и формат существенно изменяются в зависимости от вида приложений. Величина компрессии цифрового потока должна составлять 100 и более раз.

Разработка алгоритмов и действующих комплексов цифрового сжатия различных видов информации для их передачи по каналам связи как альтернативы аналоговым системам проводится уже более 20 лет и привела к созданию стандартов обработки динамических сигналов изображения – MPEG-1, MPEG-2, MPEG-4 (видео), H.261, H.263, H.264 (AVC), а также и звуковой информации и речи – MPEG-1, MPEG-2 (аудио – Layer 1, 2, 3), MPEG-4 (аудио – AAC), AC-3, G.729, G.728, G.723.1 и др.

Стандарт видеокompрессии AVC (ITU-T Rec. H.264, MPEG-4 Part 10 AVC) является в настоящее время наиболее эффективным из стандартизованных видеокодеков [5]. Применение этой новой технологии с использованием модифицированных старых методов обработки динамических изображений позволило поднять эф-

фективность компрессии на 30...50% по сравнению с MPEG-4 Part 2 Video.

Стандарт аудиокомпрессии HE-AAC (MPEG-4 Part 3 Audio) при эффективной реализации обеспечивает передачу монофонического сигнала хорошего качества при скорости потока от 16 Кбит/с, стереофонического сигнала высокого качества при скорости потока от 24 Кбит/с, стереофонического сигнала CD-качества при скорости потока от 32 Кбит/с, многоканального (5.1) сигнала при скорости потока от 128 Кбит/с [6, 7].

Именно эти стандарты компрессии телевизионной информации в настоящее время следует применять при внедрении цифрового телевизионного вещания.

Тем не менее, поскольку имеющиеся стандарты определяют лишь цифровой поток кодируемых данных и регламентируют лишь самые общие принципы его формирования, имеется возможность более эффективной обработки сигналов в рамках этих стандартов.

Несмотря на наличие значительного количества публикаций в мире по тематике сжатия видеoinформации, практически все эти публикации содержат лишь самое общее описание методов сжатия без раскрытия наиболее существенных деталей используемых алгоритмов. Информации же о конкретной совокупности операций, составляющих суть этих алгоритмов, в силу действия законов по интеллектуальной собственности невозможно обнаружить не только в открытых публикациях, но и в конкретных материалах фирм-разработчиков.

В связи с этим важнейшей проблемой проведения фундаментальных работ в России по данной тематике является задача полного овладения теорией и математическими методами обработки информации с использованием имеющихся зарубежных материалов в качестве информации, задающей общее направление работ. А далее с учётом полученного опыта по освоению стандартных алгоритмов должны разрабатываться более эффективные системы. В этом плане интерес представляет ряд разработок, основанных на использовании принципов, изложенных в отечественных патентах [8, 9].

Примером эффективного использования современных стандартов кодирования динамических изображений является отечественная реализация компьютерной видео-конференц-связи/видеотелефонии, использующая каналы с заданной пропускной способностью от 30 Кбит/с до 2 Мбит/с [10]. В этой системе использованы протоколы сжатия видеоданных H.261, H.263, MPEG-4, H.264(AVC), протоколы сжатия аудиоданных G.723.1, G.727, G.729, MPEG-1 Layer II или III, AC3, HE-AAC. В состав системы входят стационарные или мобильные терминалы и центральный узел администрирования (сервер). Передача информации может осуществляться в режимах unicast и multicast по различным симметричным и несимметричным каналам связи: спутниковым, различным наземным, коммутируемым телефонным линиям и Интернету.

Таблица 1. Параметры видео для различных приложений

Приложения		Размер кадра	Модель цветности, количество бит на пиксел	Формат экрана	Частота кадров, 1/с, развёртка	Скорость цифрового потока, Мбит/с	Стандарты компрессии	Скорость сжатого потока, Мбит/с
Видеотелефония		subQCIF (128 × 96), QSIF (160 × 120), QCIF (176 × 144)	4 : 2 : 0, 12	4 : 3	1...5, прогрессивная	0,141...1,45	H.261, H.263, H.264 (AVC)	0,009...0,128
Видео-конференц-связь		QSIF, QCIF, SIF (320 × 240), CIF (352 × 288)	4 : 2 : 0, 12	4 : 3	5...30, прогрессивная	1,10...34,8	H.261, H.263, H.264 (AVC)	0,032...1,5
Домашнее видео, видео по требованию		SIF	4 : 2 : 0, 12	4 : 3	30, прогрессивная	26,4	MPEG-1, MPEG-2, MPEG-4, H.264 (AVC)	0,7...1,5
		CIF			25, прогрессивная	29,0		
Стандартное ТВ		640 × 480 (NTSC)	4 : 2 : 0, 12; 4 : 2 : 2, 16	4 : 3	30, чересстрочная	105...141	MPEG-2, H.264 (AVC)	4...20
		720 × 576 (PAL, SECAM)			25, чересстрочная	119...158		
ТВ повышенной чёткости		1280 × 720	4 : 2 : 0, 12; 4 : 2 : 2, 16	16 : 9	25, 30, 50, 60, прогрессивная	264...844	MPEG-2, H.264 (AVC)	10...40
ТВЧ		1920 × 1080	4 : 2 : 2, 16	16 : 9	25, 30, чересстрочная	791...949	MPEG-2, H.264 (AVC)	20...60
					25, 30, 50, 60, прогрессивная	791...1900		
Цифровое кино	H0	1920 × 1080	4 : 2 : 2, 20	16 : 9	60, прогрессивная	2370	H.264 (AVC)	60...80
	H1	3840 × 2160				9490		100...150
	H2	5760 × 3240	4 : 4 : 4, 36			38400		150...600
	H3	7680 × 4320				68300		

Развёртывание в России цифрового телевидения не только решит проблемы частотного планирования, поскольку при использовании видео- и аудиокодеков AVC и AAC в стандартном телевизионном канале можно передать до 8 – 10 программ, но и должно обеспечить существенное повышение технического качества приёма и воспроизведения изображений подобно результатам перехода от чёрно-белого к цветному телевизионному вещанию. Это невозможно реализовать с использованием приставок, трансформирующих цифровой сигнал в видеосигналы системы SECAM, не реализующей потенциальную разрешающую способность даже стандартного телевидения.

Очевидно, высокое качество воспроизведения изображения связано с применением жидкокристаллических или плазменных дисплеев, которые, в основном, и будут определять цену приёмных устройств. Следовательно, наиболее эффективной возможностью является использование в качестве приёмного устройства компьютера, оснащённого соответствующими производимыми уже в настоящее время дешёвыми платами-тюнерами приёма эфирного, кабельного и спутникового радиосигналов.

Временное же обеспечение малоимущего населения приставками к стандартным цветным телевизорам должно осуществляться либо бесплатно, либо по самым минимальным ценам.

Эффективность использования компьютеров связана также с возможностью постепенного наращивания мультимедийных функций путём замены плат компьютеров на более совершенные и дополнения их новыми платами и программами. При этом весьма привлекательным является использование программных декодеров, что обеспечивает возможность совершенствования стандартов кодирования, не изменяющих аппаратные средства абонентов.

Важнейшим вопросом является разработка отечественных стандартов формирования, передачи и приёма цифровой информации с учётом особенностей построения видеоинформационных систем в России.

Новые стандарты должны разрабатываться с перспективой, а не фиксировать и тем более закреплять нашу техническую отсталость. Они должны

стимулировать разработчиков и производителей передовой технологической базы мультимедийных систем. В отечественных стандартах должны быть строго определены варианты цифровой обработки изображений и звука в комплексах различного назначения (от телевидения высокой чёткости до домашних систем «видео по запросу», от видео-конференц-связи до видеотелефонии), варианты использования различных методов канального кодирования в спутниковых и наземных системах вещания, варианты применения различных систем фазовой манипуляции несущих в наземных и кабельных системах, применения различных видов модуляции радиосигналов. Особое значение имеют проблемы определения набора используемых мощностей передающих средств наземного и спутникового телерадиовещания. При разработке стандартов, кроме того, должны быть решены проблемы использования систем точных частот и точного времени, что является особенно важным, учитывая территориальные особенности России.

Могут быть предложены новые методы планирования сетей телевизионного вещания, связанные с возможностью эффективного использования смежных каналов. В этом плане Россия может предложить варианты совершенствования стандартов DVB.

Особое внимание должно быть уделено уже получившим широкое распространение за рубежом и в России мультимедийным IP-системам, реализуемым с использованием различных систем подачи информации. Только они обеспечат развитие действительно интерактивных телевизионных систем, поскольку возможности эфирных и спутниковых систем в этом плане весьма ограничены.

В соответствии с Концепцией в 2007 – 2009 гг. необходимо разработать «национальные стандарты телерадиовещания, включая стандарт цифрового радиовещания DRM» в ДМВ-, СВ- и КВ-диапазонах. К сожалению, лишь «в перспективе предполагается перевод существующего аналогового FM-вещания на цифровые технологии трансляции», несмотря на то что отечественными специалистами создана принципиально новая Аудиовизуальная информацион-

ная система AVIS (Audiovisual information system) [11, 12].

В 2006 г. в МСЭ-Р были представлены два документа, в которых была описана эта система [13, 14]. Как указано в документе, эта система позволяет повысить эффективность использования VHF-диапазона, в частности, диапазона 87...108 МГц, предоставляя возможность в одном канале шириной 200 или 250 кГц передавать до 10 программ стереозвука высокого качества или изображение размера CIF (352 × 288) с соответствующим стереозвуковым сопровождением.

Описание системы AVIS было внесено в проект новой редакции Отчёта МСЭ-Р, посвящённого системам мобильного мультимедийного вещания [15].

В таблице 2 приведены варианты максимально возможных потоков передаваемой информации при ширине канала 250 кГц для всех комбинаций защитного интервала, QAM-созвездия и скорости свёрточного кода, возможное количество стереопрограмм CD-качества или предпочтительно передаваемые видео-/аудиоформаты.

Потребности вещателей в пропускной способности варьируют от пяти до семнадцати высококачественных аудиопрограмм или динамических цветных видеопрограмм со стереозвуковым сопровождением и возможным дополнительным сервисом передачи данных. Чтобы удовлетворить все интересы, система обеспечивает скорости передачи данных в диапазоне 170...560 Кбит/с. Возможны два адекватных варианта, представленные созвездиями QPSK и 16-QAM со скоростями свёрточного кода 1/2, 2/3 или 3/4 и с величинами защитного интервала, равными 1/8 или 1/4. Как следует из этой таблицы, внедрение системы AVIS решит проблемы частотного планирования в ОВЧ-диапазоне, в котором может быть размещено, например, 30 видеопрограмм со стереозвуковым сопровождением для мобильного потребителя, 30 видеоканалов для использования спецслужбами и до 400 звуковых стереопрограмм.

Специфической особенностью системы AVIS является возможность приёма цифровой информации на стандартные штыревые антенны в движущемся транспорте в городских



VISHAY TRANSDUCERS

**ПОЛНАЯ КОМПЛЕКТАЦИЯ ВЕСОИЗМЕРИТЕЛЬНЫХ СИСТЕМ:
ТЕНЗОДАТЧИКИ, ТЕНЗОРЕЗИСТОРЫ, ИНДИКАТОРНЫЕ ТАБЛО, КЛЕИ И ГЕРМЕТИКИ**



ЭЛЕКТРОННЫЕ КОМПОНЕНТЫ ОТ ВЕДУЩИХ ПРОИЗВОДИТЕЛЕЙ



- балочные датчики
- одноточечные тензодатчики
- S-образные тензодатчики
- компрессионные тензодатчики
- антивибрационные тензодатчики
- цифровые тензодатчики

ВЕСОИЗМЕРИТЕЛЬНЫЕ СИСТЕМЫ



www.platan.ru

ПЛАТАН

Офисы в Москве: **м. Молодежная:** ул. Ивана Франко, 40, стр. 2, (495) 97-000-99, 121351, Москва, а/я 100, e-mail: platan@aha.ru
м. Новослободская: 1-й Щемилковский пер., 16, стр. 2 (495) 744-70-70, platan@platan.ru

Офис в Санкт-Петербурге: ул. Зверинская, 44 (812) 232 88 36, 232 23 73, baltika@platan.spb.ru

Представительства: Воронеж: (4732) 59 75 57 Казань: (843) 292 18 06 Киев: (38044) 494 37 92 Новосибирск: (3832) 16 57 73
Омск: (3812) 24 69 03 Томск: (3822) 55 65 30 Ульяновск: (8422) 37 65 67 Уфа: (3472) 32 10 79

Региональные дилеры: Белгород: (4722) 31 30 84 Екатеринбург: (343) 353 75 16 Ижевск: (3412) 43 72 51 Йошкар-Ола: (8362) 45 17 45 Минск: (375 17) 287 28 60 Нижний Новгород: (8312) 30 32 33 Новосибирск: (3832) 17 39 43 Омск: (3812) 24 10 90
Пермь: (3422) 37 17 46, (3422) 12 54 00 Ростов-на-Дону: (8632) 44 34 48 Самара: (8462) 67 31 39 Санкт-Петербург: (812) 327 96 92
Саратов: (8452) 60 68 88 Тольятти: (8482) 70 91 03 Томск: (3822) 51 12 25 Тюмень: (3452) 75 11 17 Чебоксары: (8352) 28 81 57
Уфа: (3472) 35 63 73 Якутск: (4112) 36 38 51, 43 32 86

условиях с плотной застройкой, многолучевостью и отсутствием прямой видимости антенны передатчика, а также в районах со сложным рельефом, в горной местности и в густых лесных массивах. В связи с этим помимо стандартного применения для работы на мобильного абонента, система может быть использована различными спецслужбами, для оповещения населения при чрезвычайных ситуациях, приёма информации в городском транспорте, например, трансляций с арен соревнований в Сочи 2014 г., для использования в метрополитене или в шахтном хозяйстве с применением излучающих кабелей и указанного диапазона частот на вторичной основе.

Серьёзной проблемой внедрения видеоинформационных систем является подготовка специалистов данного профиля. Эта важнейшая область не отражена в ныне существующих программах обучения студентов. Функцией обучения специалистов теории и практике таких систем, помимо создания представления о весьма сложных преобразованиях сигналов в процессе сокращения объёма информации, должно стать привлечение молодых специалистов России к исследованиям ещё не решённых проблем в этой перспективной области. Развитие информационных технологий в начале XXI в. характеризуется становлением и практическим использованием техники цифровой обработки сигналов – одной из самых динамичных и быстро развивающихся технологий в мире телекоммуникаций и информатизации общества. Цифровая обработка сигналов (ЦОС) – это информатика ре-

ального времени, призванная решать задачи приёма, обработки, сокращения избыточности сигнала и передачи информации в реальном времени.

Цифровые видеоинформационные системы применяются в различных областях, таких как связь и системы управления, радиотехника и электроника, акустика, радиовещание и телевидение, измерительная техника и др. Ежегодно во всём мире проводятся десятки международных научно-технических конференций и семинаров, посвящённых решению актуальных проблем. Хочется надеяться, что начавшееся широкое внедрение в практику видеоинформационных систем послужит началом реализации планов обучения специалистов данного профиля.

Одной из важнейших проблем внедрения видеоинформационных систем является создание измерительной аппаратуры, необходимой для разработки, настройки и поддержания технических характеристик систем передачи информации в состоянии, обеспечивающем их качественное функционирование.

Метрологическая безопасность России – залог создания высококачественных видеоинформационных систем и их эффективного использования. С широким внедрением цифровых видеоинформационных систем потребность в использовании измерительной аппаратуры будет возрастать, поскольку требуется создание принципиально новых способов и средств контроля и измерений. При этом необходимо, чтобы эти средства были совместимы с традиционными аналоговыми системами. По этой причине в Концепции [4]

важное внимание уделено проблеме «внедрения систем дистанционного контроля и мониторинга передающего оборудования».

На современном этапе развития техники выполнение требований метрологии связано с созданием виртуальных измерительных систем на базе использования персональных компьютеров в качестве устройств анализа и организации структуры систем формирования и обработки измерительной информации.

При этом обеспечивается реализация патентно-чистых способов измерений с применением специально разработанных оптимальных измерительных сигналов и процедур их обработки, позволяющих резко повысить точность и быстродействие измерений, существенное увеличение функциональных возможностей создаваемых измерительных средств, снижение цены приборов практически на порядок.

В качестве примера виртуальных измерительных компьютерных комплексов можно привести анализаторы серии ВК (ВК-2, ВК-Ц), реализующие функции измерения как аналоговых, так и цифровых систем формирования и передачи телевизионных каналов связи.

Выводы

Эффективность внедрения цифровых видеоинформационных систем связана с требованиями существенно повышения качества воспроизведения изображений и звука при существенном увеличении объёма передаваемой информации, удовлетворения постоянно возрастающих запросов на частотные присвоения систем свя-

Таблица 2. Предпочтительные аудио-/видеоформаты при ширине канала 250 кГц

Тип QAM-созвездия	Скорость свёрточного кода	Защитный интервал					
		1/4			1/8		
		максимальный поток, Кбит/с	видеоформат, частота кадров, 1/с	стереозвуковой поток, Кбит/с	максимальный поток, Кбит/с	видеоформат, частота кадров, 1/с	стереозвуковой поток, Кбит/с
QPSK	1/2	170	–	5 × 32	190	–	6 × 32
			QCIF, 12,5	24		QCIF, 12,5	24
QPSK	2/3	220	–	6 × 32	250	–	7 × 32
			QVGA, 12,5	32		QVGA, 12,5	32
QPSK	3/4	250	–	7 × 32	280	–	8 × 32
			QVGA, 12,5	32		QVGA, 12,5	32
16-QAM	1/2	330	–	10 × 32	370	–	11 × 32
			CIF, 12,5	32		CIF, 12,5	32
16-QAM	2/3	450	–	14 × 32	490	–	15 × 32
			CIF, 25	32		CIF, 25	32
16-QAM	3/4	500	–	15 × 32	560	–	17 × 32
			CIF, 25	32		CIF, 25	32

зи без пересмотра частотных планов и интегрирования России в общемировую систему телекоммуникаций.

Внедрение видеоинформационных систем и, в частности, DVB-систем телевизионного вещания, связано с решением проблем создания собственных систем и соответствующей аппаратуры на базе эффективного использования мирового опыта, разработки стандартов России по средствам формирования и передачи различных видов цифровой информации, метрологического обеспечения средств цифрового вещания и обучения специалистов соответствующих специальностей.

ЛИТЕРАТУРА

1. Кривошеев М.И. Международная стандартизация цифрового телевизионного вещания. М.: НИИР, 2006.
2. «О внедрении в Российской Федерации европейской системы цифрового телевизионного вещания DVB». Распоряжение Правительства Российской Федерации №706-р от 25.04.2004.
3. Зубарев Ю.Б., Дворкович В.П., Дворкович А.В. Проблемы и перспективы внедрения информационных мультимедийных систем в России. Электросвязь. 2004. № 10.
4. «Концепция развития телерадиовещания в Российской Федерации на 2008–2015 гг.». Распоряжение Правительства Российской Федерации №1700-р от 29.11.2007.
5. ITU-T Recommendation H.264 – Advanced Video Coding for Generic Audiovisual Services. ISO/IEC 14496-10 – Information Technology – Coding of Audio-Visual Objects. Part 10: Advanced Video Coding. 2005.
6. ISO/IEC 14496-2 – Information Technology – Coding of Audio-Visual Objects. Part 2: Visual. 2004.
7. ISO/IEC 14496-3 – Information Technology – Coding of Audio-Visual Objects. Part 3: Audio. 2005.
8. Дворкович А.В., Дворкович В.П., Мохин Г.Н., Соколов А.Ю. Способ цифровой обработки динамических изображений. Патент РФ № 2182746. 2002.
9. Дворкович А.В., Дворкович В.П., Соколов А.Ю. Способ поиска векторов движения деталей в динамических изображениях. Патент РФ № 2182727. 2002.
10. Общее описание видеотелекоммуникационной системы НИИР-КОМ Phone. www.niir-com.ru.
11. Дворкович А.В., Дворкович В.П., Зубарев Ю.Б., Соколов А.Ю., Чернов Ю.А. Способ трансляции информационного телевидения. Патент РФ № 2219676. 2000.
12. Дворкович В.П., Дворкович А.В., Иртюга В.А., Тензина В.В. Новая аудиовизуальная информационная система. Broadcasting. Телевидение и радиовещание. 2005. № 5.
13. ITU-R Document 6E/336-E, 6M/133-E Increase of the Band 8 (VHF) Utilization Efficiency. 3 March 2006.
14. ITU-R Document 6M/150-E Technical Report: Digital Mobile Narrowband Multimedia Broadcasting System AVIS. 14 August 2006.
15. ITU-R Document 6M/183-E Annex 8 to WP 6M Chairman's Report. Preliminary draft Revision of Report ITU-R BT.2049. Broadcasting of multimedia and data applications for mobile reception. 15 June 2007. ©

Новости мира News of the World Новости мира

Nikon выпустит сканер для 32-нм техпроцесса до конца 2008 г.

Корпорация Nikon на днях озвучила планы по производству первых 193-нм иммерсионных сканеров, использующих технологию экспонирования с двойным шаблоном (double patterning) до конца 2008 г. Аппарат получил наименование NSR-S610C. Сканер будет поддерживать фирменные технологии Tandem Stage и Local Fill. Других технических характеристик пока не приводится.

Напомним, что методики двойного экспонирования (double exposure), к которым и относится экспонирование с двойным шаблоном, признаются основными конкурентами застрявшей на стадии разработки EUV-литографии (литография жёстким ультрафиолетом, вакуумная литография), по крайней мере, в качестве основы для 32-нм технологического процесса. Смысл методики заключается в последовательном применении двух шаблонов во время прожига фоторезиста для получения рисунка с размерами элементов, не достижимыми с помощью обычных методов оптической литографии.

32-нм проектные нормы для производства КМОП-микросхем будут внедрены в массовое производство в 2011 – 2013 гг. Для того чтобы не отстать от графика, производители оборудования для полупроводниковой промышленности должны позаботиться о раз-

работке литографических сканеров не позднее конца 2008 – начала 2009 гг.

nikon.com

Солнечные панели с КПД 80%, работающие даже ночью?

В настоящее время максимальный КПД типичных солнечных панелей не превышает 20%. К тому же они не могут преобразовывать солнечную энергию в электричество в ночное время, а в хмурые зимние дни их эффективность существенно снижается.

Группа учёных из Национальной лаборатории штата Айдахо во главе со Стивеном Новаком (Steven Novack) верит в то, что их новая разработка поможет преодолеть эти недостатки традиционных солнечных панелей. Как сообщает источник, господин Новак работает над созданием технологии, с помощью которой можно будет организовать сравнительно дешёвое производство двухсторонних гибких солнечных панелей с КПД до 80%(!), одна сторона которых сможет работать даже ночью.

Ключевым в разработке является использование специального материала, состоящего из миниатюрных наноантенн, которые позволяют «захватывать» инфракрасное излучение. Учёные уверяют, что производство такой наноткани не является сложным, но всё же перед Стиве-



ном Новаком остаётся нерешённой серьёзная проблема – преобразование света в другой вид энергии. Источник отмечает, что учёные уже работают над этим и намерены решить задачу преобразования энергии, поместив в центр каждой наноантенны миниатюрный конденсатор; больше никаких деталей пока не раскрывается. Исследователи надеются, что их задумка позволит обеспечить очень высокое по сравнению с современными панелями значение КПД.

Судить о том, есть ли шанс у данной разработки когда-нибудь встать на коммерческие рельсы, могут лишь специалисты после детального ознакомления с работой группы Новака. Хочется верить, что у учёных всё получится.

Idaho National Laboratory, EcoGeek

Какая архитектура АЦП подходит для вашей задачи?

Печатается с разрешения фирмы Analog Devices (www.analog.com)

Уолт Кестер (Walt Kester)

Перевод Дмитрия Иоффе (Санкт-Петербург)

В статье рассматривается программный метод повышения точности измерения временных интервалов в системах с восьмиразрядными микроконтроллерами семейств HC908 и HCS908.

ВВЕДЕНИЕ

Выбрать подходящий АЦП из тысяч преобразователей, имеющихся сейчас в продаже, очень непросто. Наиболее очевидный способ – сразу обратиться к руководствам по выбору или программам для поиска по параметрам, например, таким, какие предлагаются на сайте фирмы Analog Devices. Вводим частоту преобразования, разрядность, напряжение питания и другие важные свойства, щёлкаем по кнопке Find и надеемся на лучшее. Но обычно этого мало. Как разобраться с множеством появившихся «наилучших выборов»? Существует ли другой путь решения этой задачи: более понятный и с лучшими результатами?

Большинство применений АЦП сегодня распределено между четырьмя обширными сегментами рынка:

- сбор данных;
- точные промышленные измерения;
- обработка голосовых и аудиоданных;
- «высокоскоростная» обработка (подразумевается частота преобразования выше 5 МГц).

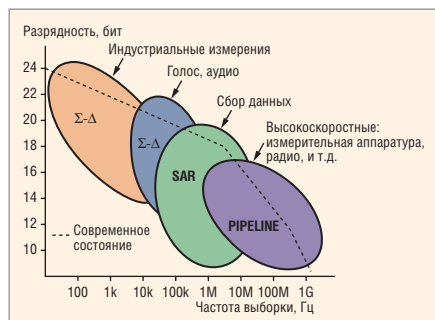


Рис. 1. Архитектуры АЦП, области применения, разрядность и частота преобразования

В подавляющем большинстве этих применений используются АЦП последовательного приближения (successive-approximation, SAR), сигма-дельта (Σ - Δ) и конвейерные (pipelined) АЦП. Понимание основ этих трёх наиболее популярных архитектур АЦП и их связи с областями применения будет полезным дополнением к руководствам по выбору и поисковым машинам.

Классификация на рисунке 1 показывает, как связаны эти области применения и архитектуры с разрядностью АЦП (вертикальная ось) и частотой преобразования (горизонтальная ось). Штриховая линия отображает положение дел к середине 2005 г. Даже несмотря на то, что параметры у разных архитектур значительно перекрываются, область применения сама по себе является ключевым моментом для выбора нужной архитектуры.

АЦП последовательного приближения для сбора данных

В области систем сбора данных наиболее распространены АЦП последовательного приближения, особенно в тех случаях, когда требуется мультиплексирование нескольких входных сигналов. От модульных и гибридных устройств 1970-х гг. и до современных микромощных интегральных схем, АЦП последовательного приближения – «рабочие лошади» систем сбора данных. Эта архитектура была впервые использована в экспериментальных системах фирмы Bell Labs в 1940-х гг. В 1954 г. Бернард Гордон из Epsco создал первый коммерческий

АЦП последовательного приближения на лампах, 11-разрядный, с частотой преобразования 50 кГц и рассеиваемой мощностью 500 Вт.

Современные АЦП последовательного приближения имеют разрядность от восьми до восемнадцати бит и частоту преобразования до нескольких мегагерц. На момент написания этой статьи были доступны 16-разрядные устройства на частоту 3 МГц (AD7621) и 18-разрядные на 2 МГц (AD7641). Выходные данные обычно передаются через стандартный последовательный интерфейс (например, I²C или SPI), но есть и устройства с параллельным выходом (разумеется, у них значительно большее количество выводов и размеры корпуса).

Базовая схема АЦП последовательного приближения показана на рисунке 2. Чтобы иметь возможность обрабатывать быстро изменяющиеся сигналы, на входе АЦП имеется устройство выборки-хранения (УВХ). На выходе этого устройства сигнал остаётся постоянным во время всего цикла преобразования. Преобразование начинается с установки выходного напряжения встроенного цифроаналогового преобразователя (ЦАП) на середину диапазона. Компаратор сравнивает выходное напряжение УВХ с выходным напряжением ЦАП. Результат сравнения (он является старшим битом выходного кода) записывается в регистр последовательного приближения (РПП) как 0 или 1. Затем, в зависимости от значения старшего бита, на выходе ЦАП устанавливается напряжение, равное 1/4 или 3/4 диапазона, и компаратор определяет значение следующего бита. Результат записывается в регистр, и процесс продолжается до тех пор, пока не будут определены значения всех битов. После окончания преобразования устанавливается логический сигнал готовности (он может на-

зываются (EOC, DRDY, BUSY и т.д.). В англоязычной литературе аббревиатура SAR (successive-approximation register, регистр последовательного приближения) обычно понимается как название для всей архитектуры.

Временная диаграмма работы типичного АЦП последовательного приближения представлена на рисунке 3. Показанные на ней сигналы присутствуют в большинстве таких АЦП, но в разных устройствах они могут называться по-разному. Обратите внимание, что результат преобразования текущей выборки доступен сразу по окончании преобразования, без какой-либо задержки или конвейера. Поэтому АЦП последовательного приближения удобно использовать в устройствах с однократной или пакетной выборкой или с мультиплексированием.

В большинстве современных микросхем АЦП последовательного приближения процесс преобразования управляется высокочастотным тактовым сигналом (внутренним или внешним, в зависимости от модели АЦП), при этом необязательно использовать синхронизацию от входа запуска преобразования.

Основной алгоритм, используемый в АЦП последовательного приближения, восходит к 1500-м годам. Он связан с решением полезной математической головоломки – определение неизвестного веса путём минимальной последовательности операций взвешивания. По условию этой задачи необходимо определить наименьшее число гирь для взвешивания предметов весом от 1 до 40 фунтов на чашечных весах. Одно из решений нашёл математик Тарталья в 1556 г. Он предложил использовать двоичную серию гирь весом 1, 2, 4, 8, 16 и 32 фунта (или 2^0 , 2^1 , 2^2 , 2^3 , 2^4 и 2^5). Предложенный алгоритм взвешивания – тот же самый, что и в современных АЦП последовательного приближения. (Отметим, что это решение пригодно для измерения неизвестного веса до 63 фунтов ($2^6 - 1$) вместо 40 фунтов, как требовалось при постановке задачи.) На рисунке 4 показан двоичный алгоритм использования чашечных весов для неизвестного веса 45 фунтов.

Общая точность АЦП последовательного приближения определяется, в первую очередь, характеристиками внутреннего ЦАП. Раньше в пре-

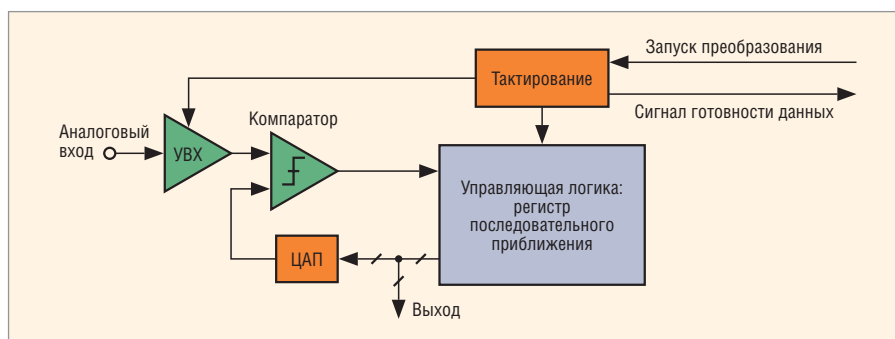


Рис. 2. Базовая схема АЦП последовательного приближения

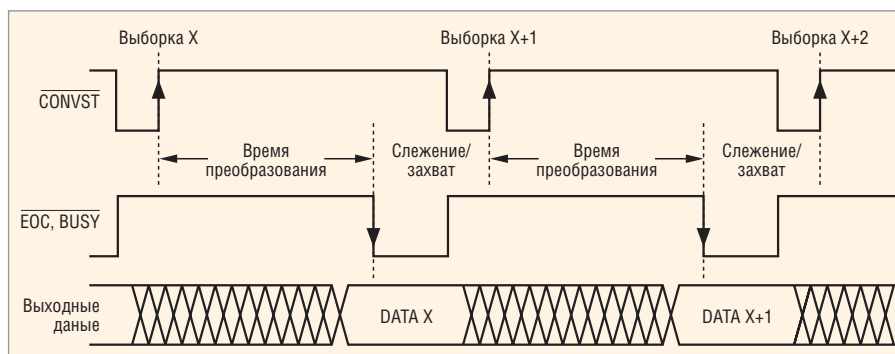


Рис. 3. Упрощенная временная диаграмма работы АЦП последовательного преобразования

цизионных АЦП, таких как ставший промышленным стандартом AD574, для достижения требуемой точности и линейности использовались ЦАП с лазерной подгонкой тонкоплёночных резисторов. Однако процесс осаждения и подгонки тонкоплёночных резисторов увеличивает цену изделия, и кроме того, сопротивление тонкоплёночного резистора может изменяться при механическом воздействии на корпус устройства.

Поэтому в современных АЦП последовательного приближения, изготавливаемых по КМОП (CMOS)-технологии, популярны ЦАП на переключаемых конденсаторах. Принципиальное преимущество таких ЦАП состоит в том, что их точность и линейность определяется, в первую очередь, точностью фотолитографии, которая задаёт размеры обкладок конденсаторов и, следовательно, степень их согласованности. Кроме того, параллельно основным конденсаторам могут быть расположены маленькие конденсаторы, подключаемые или отключаемые при автоматической калибровке для достижения требуемой точности и линейности без необходимости в тонкоплёночной лазерной подгонке. Поэтому рассогласование ёмкостей конденсаторов при изменении температуры может быть лучше 1 ppm/°C, и тем самым достигается высокая температурная стабильность.

КМОП-технология, используемая при производстве современных АЦП последовательного приближения, является также идеальным процессом для получения аналоговых коммутаторов. Поэтому непосредственно к основному АЦП можно добавить входной мультиплексор, что позволяет интегрировать полную систему сбора данных на одном кристалле. Так же легко можно добавить к АЦП последовательного приближения цифровые узлы, такие как последовательность мультиплексоров, схема автоматической калибровки и многое другое.

На рисунке 5 показаны элементы 1-МГц АЦП последовательного приближения серии AD79х8. Схема управления (sequencer) обеспечивает автоматическое преобразование сигналов выбранных каналов, или же каналы

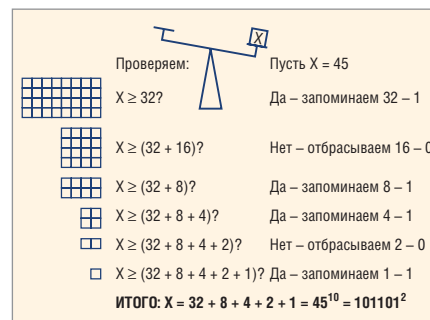


Рис. 4. Алгоритм АЦП последовательного приближения с использованием чашечных весов и двоичных гирь

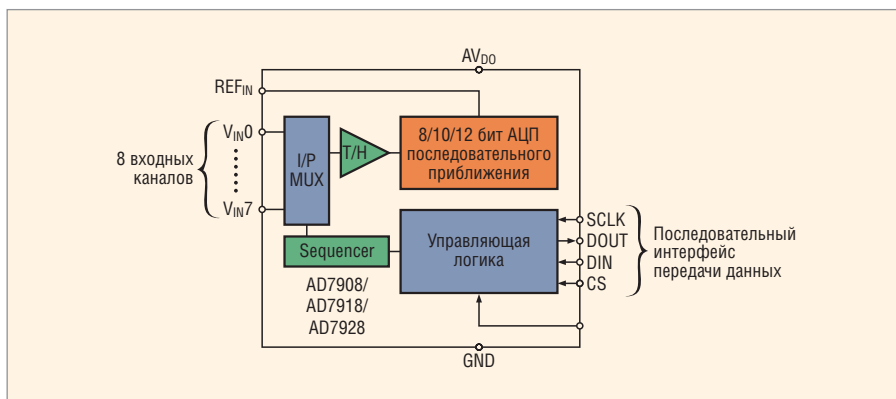


Рис. 5. Функциональная схема современного 1-МГц АЦП последовательного приближения с восьмиканальным мультиплексором на входе

Это семейство включает микросхемы AD7908 (8 разрядов), AD7918 (10 разрядов) и AD7928 (12 разрядов)

могут при необходимости адресоваться индивидуально. Данные передаются через последовательный порт. АЦП последовательного приближения популярны в многоканальных системах сбора данных, потому что у них отсутствует задержка конвейера, характерная для сигма-дельта- и конвейерной архитектур. Эти АЦП могут работать в однократном, пакетном и непрерывном режимах.

Сигма-дельта ($\Sigma\Delta$)-АЦП для ПРЕЦИЗИОННЫХ ПРОМЫШЛЕННЫХ ИЗМЕРЕНИЙ

Современные $\Sigma\Delta$ -АЦП практически вытеснили интегрирующие АЦП (двойного, тройного интегрирования и пр.) в приложениях, требующих высокого разрешения (от 16 до 24 разрядов) и эффективной частоты преобразования до нескольких сотен герц. Высокое разрешение в сочетании со встроенным программируемым усилителем позволяет оцифровывать малые сигналы непосредственно с выходов датчиков, таких как тензодатчики или термпары. Правильный выбор частоты преобразования и полосы пропускания цифрового фильтра

обеспечивает также прекрасное подавление помех от сети переменного напряжения частотой 50 и 60 Гц. Сигма-дельта-АЦП представляют собой привлекательную альтернативу традиционному подходу с использованием инструментального усилителя и АЦП последовательного приближения.

Основные концепции сигма-дельта-АЦП зародились в Bell Labs в 1950-х гг. в ходе работ по созданию экспериментальных цифровых систем передачи данных с использованием дельта-модуляции и кодо-импульсной модуляции. К концу 1960-х гг. сигма-дельта-архитектура была хорошо проработана. Однако, из-за малой доступности цифровых фильтров, которые являются неотъемлемой частью этой архитектуры, практические реализации интегральных схем смогли появиться только после 1980 г., когда получили широкое распространение КМОП-микросхемы цифровой обработки сигналов. На рисунке 6 иллюстрируются основные понятия, используемые в сигма-дельта-преобразовании: передискретизация, перенос спектра, цифровая фильтрация и децимация.

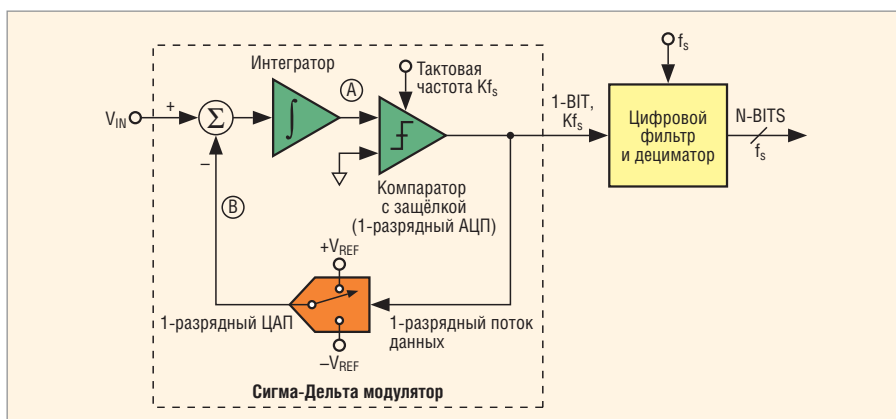


Рис. 7. Сигма-дельта АЦП первого порядка

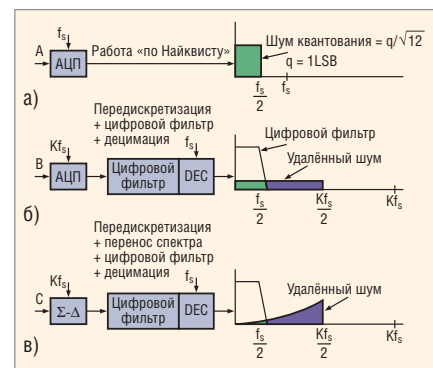


Рис. 6. Спектр шумов в фундаментальных понятиях, используемых в сигма-дельта-преобразовании: передискретизация, перенос спектра, цифровая фильтрация и децимация

На рисунке 6а показан спектр шумов для традиционной работы «по Найквисту», когда полоса сигнала на входе АЦП лежит в пределах от нуля до половины частоты дискретизации $f_s/2$ и шум квантования однородно распределён по этой же полосе. На рисунке 6б частота дискретизации увеличена в K раз (K – коэффициент передискретизации), а полоса входного сигнала осталась без изменений. Шум квантования выпадает из полосы сигнала и удаляется цифровым фильтром. После этого частота выходных данных может быть уменьшена до исходной частоты дискретизации f_s (этот процесс называется децимацией). Такое сочетание процессов передискретизации, цифровой фильтрации и децимации увеличивает соотношение сигнал/шум (SNR) в полосе Найквиста (от нуля до $f_s/2$). Для каждого удвоения K соотношение сигнал/шум в полосе от нуля до $f_s/2$ увеличивается на 3 дБ. На рисунке 6в схематично показана сигма-дельта-архитектура, где традиционный АЦП заменён сигма-дельта-модулятором. Применение модулятора позволяет перенести шумы квантования за пределы полосы исследуемого сигнала и таким образом значительно увеличить соотношение сигнал/шум в полосе от нуля до $f_s/2$.

Основная схема сигма-дельта-АЦП первого порядка и сигма-дельта-модулятора показана на рисунке 7.

«Сердцем» основной схемы модулятора являются одноразрядный АЦП (компаратор) и одноразрядный ЦАП (ключ). Многоразрядные сигма-дельта-АЦП используют одноразрядный модулятор, неотъемлемым преимуществом которого является его превосходная дифференциальная линейность.

На выходе модулятора образуется одноразрядный поток данных. Благодаря отрицательной обратной связи, которая охватывает интегратор, среднее значение сигнала в точке В должно быть равно входному напряжению V_{IN} . Если V_{IN} равно нулю, т.е. середине входного диапазона, количество нулей и единиц в выходном потоке данных одинаково. Если входной сигнал сдвигается вверх, количество единиц увеличивается, а количество нулей уменьшается. Аналогично, когда входной сигнал опускается, число единиц уменьшается, а число нулей увеличивается. Поэтому отношение числа единиц в выходном потоке к общему числу отсчётов на том же интервале – плотность единиц – должно быть пропорционально постоянной составляющей входного сигнала.

Модулятор также выполняет функцию переноса спектра шума, работая как фильтр нижних частот для сигнала и как фильтр верхних частот для шумов квантования. Обратите внимание, что цифровой фильтр является неотъемлемой частью сигма-дельта-АЦП и он может быть оптимизирован для получения отличного подавления частоты питающей сети 50/60 Гц. Однако цифровой фильтр неизбежно вносит конвейерную задержку, которая обязательно должна приниматься во внимание при разработке систем управления и мультиплексировании сигналов. Если сигналы в сигма-дельта-АЦП мультиплексируются, то правильный сигнал на выходе цифрового фильтра устанавливается только по окончании переходного процесса. Обычно для этого требуется несколько периодов тактовой частоты. Из-за конвейерной задержки в цифровом фильтре сигма-дельта АЦП не может работать в однократном или пакетном режиме.

Несмотря на то что простому одноразрядному сигма-дельта-АЦП первого порядка присущи линейность и монотонность благодаря одноразрядным АЦП и ЦАП, он не может обеспечить достаточного переноса спектра для приложений с высоким разрешением. Увеличение числа интеграторов в модуляторе (подобно добавлению полюсов в фильтре) даёт лучший перенос спектра за счёт повышения цены и сложности устройства, как показано на рисунке 8 для одноразрядного модулятора второго порядка. Обратите внимание на улуч-

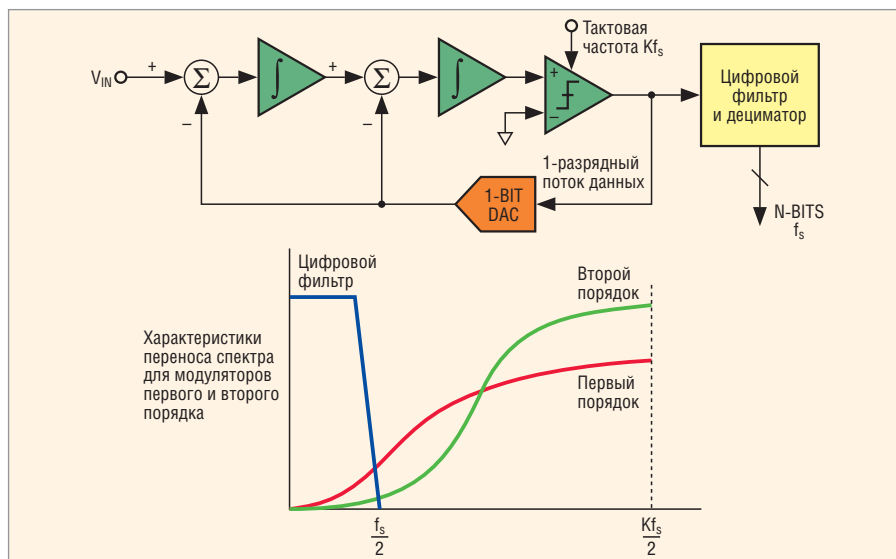


Рис. 8. Сигма-дельта модулятор второго порядка

шение характеристики переноса спектра по сравнению с модулятором первого порядка. Модуляторы более высоких порядков (выше третьего) трудно сделать устойчивыми, и их разработка представляет собой сложную задачу.

Популярной альтернативой модуляторам высокого порядка является использование многоразрядной архитектуры, где одноразрядный АЦП (компаратор) заменяется N-разрядным параллельным преобразователем, а одноразрядный ЦАП (ключ) – высоколинейным N-разрядным ЦАП. Дорогостоящей лазерной подгонки в многоразрядных сигма-дельта-АЦП, требуемой для достижения требуемой линейности внутренних АЦП и ЦАП, можно избежать, например, используя скремблирование данных.

Интегрирующие архитектуры (двухстадийные, трёхстадийные и т.д.) всё ещё применяются в таких изделиях, как цифровые вольтметры, но в современных промышленных измерениях доминируют КМОП сигма-дельта-АЦП. Эти преобразователи обеспечивают прекрасное подавление синфазной помехи от сети переменного напряжения и разрешение до 24 разрядов при таких преимуществах, как встроенная калибровка на кристалле. Большинство из них имеет встроенные программируемые усилители, которые позволяют оцифровывать слабые сигналы непосредственно с мостовых датчиков и термпар без применения внешних схем согласования и инструментальных усилителей.

На рисунке 9 показана упрощённая схема прецизионного тензодатчика.

Этот датчик формирует максимальное выходное напряжение 10 мВ при нагрузке 2 кГ и напряжении возбуждения 5 В.

На выходе моста присутствует синфазное напряжение 2,5 В. На схеме показана величина сопротивления моста для нагрузки в 2 кГ. Выходное напряжение для любой заданной нагрузки прямо пропорционально напряжению возбуждения, т.е. логотрично отношению напряжения питания.

Традиционным подходом к оцифровке сигналов такого небольшого уровня было бы использование инструментального усилителя для получения сигнала, достаточного для обычного АЦП последовательного приближения с 14- или 18-разрядным разрешением. В связи с повышенными требованиями к смещению и дрейфу потребовался бы инструментальный усилитель с автоматической установкой нуля, такой как AD5555 или AD8230. И в дополне-

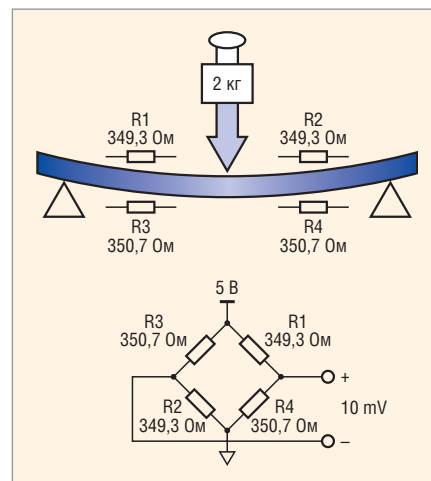


Рис. 9. Выходной сигнал тензодатчика

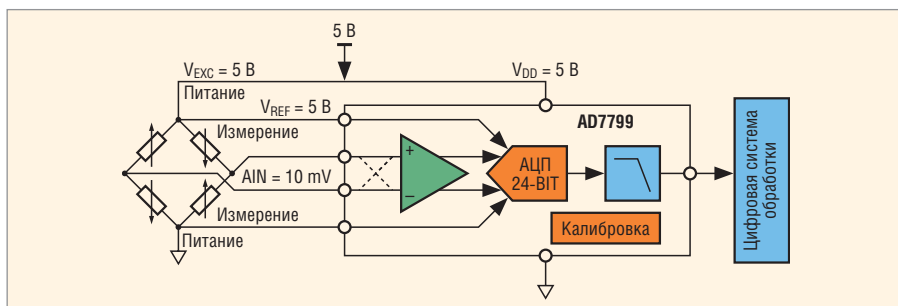


Рис. 10. Обработка сигнала тензодатчика с использованием сигма-дельта-АЦП высокого разрешения AD7799

ние ко всему выходные данные АЦП последовательного приближения часто усредняют для лучшего подавления шумов.

Заманчивая альтернатива обычному сочетанию инструментального усилителя и АЦП последовательного приближения показана на рисунке 10. Здесь используется непосредственное соединение тензодатчика и сигма-дельта-АЦП высокого разрешения AD7799. Полный размах выходного напряжения моста 10 мВ преобразуется в приблизительно 16 «свободных от шума» разрядов АЦП с частотой примерно 4,7 Гц. (Дальнейшее обсуждение приведённых ко входу шумов и свободного от шума разрешения см. в [1]). Логометрический принцип устраняет необходимость в прецизионном источнике опорного напряжения.

Сигма-дельта-АЦП очень хорошо подходят для преобразования очень малых сигналов с большим разрешением. Но разработчик должен понимать, что в них используется гораздо более интенсивная цифровая обработка, чем в АЦП последовательного приближения и, кроме того, процесс разработки может занять несколько больше времени. Очень полезными могут оказаться оценочные платы и соответствующее программное обеспечение. И всё-таки, есть ещё много видов оборудования и устройств сопряжения с датчиками, где можно использовать традиционные инструментальные усилители (для усиления сигнала и подавления синфазных помех) с мультиплексорами и АЦП последовательного приближения.

СИГМА-ДЕЛЬТА-АЦП ДЛЯ ТОНАЛЬНОЙ ПЕРЕДАЧИ И ОБРАБОТКИ ЗВУКА

Сигма-дельта-АЦП прекрасно зарекомендовали себя во множестве при-

ложений для промышленных измерений: прецизионные измерения, слежение за датчиками, измерение энергии, управление двигателями. Но, кроме того, они доминируют также в тональной передаче и обработке звука. Основное преимущество большого коэффициента передискретизации, используемого в сигма-дельта-преобразователях, состоит в упрощении фильтра на входе АЦП и фильтра на выходе ЦАП. К тому же простота добавления цифровых функций в преобразователь, изготавливаемый по КМОП-технологии, позволяет наращивать сложность цифровых фильтров без существенного увеличения площади кристалла, потребляемой мощности и стоимости.

Цифровые технологии для тональной передачи звука начали применяться с появлением кодово-импульсной модуляции в телекоммуникационных приложениях в 1940 г. Первые 24-канальные ИКМ-системы типа Т использовали 8-разрядные АЦП для сжатия и ЦАП для разжатия и частоту дискретизации 8 квыборок/с (kSPS). Это стало первым стандартом.

Современные цифровые сотовые системы используют линейные сигма-дельта-АЦП с передискретизацией и ЦАП с высоким разрешением вместо технологий сжатия с низким разрешением. Типичное соотношение сигнал/шум составляет 60...70 дБ. Если для совместимости со старыми системами требуется сжатие/разжатие, оно выполняется в сигнальном процессоре аппаратно или программно. Тональные «кодеки» (кодеры/декодеры) применяются не только в кодово-импульсной модуляции, они используются также в обработке речи, шифровании и т.д. Доступно множество разнообразных устройств этого типа.

Сигма-дельта-АЦП и ЦАП также преобладают во множестве приложе-

ний, требующих обработки звука, например, FM-стерео, компьютерный звук, стереофонические компакт-диски (CD), цифровые магнитные аудиоленты (digital audio tape, DAT) и DVD-аудио. Требования к общим гармоническим искажениям плюс шум (THD + N) лежат в диапазоне от 60 до более чем 100 дБ, а частота преобразования 48...192 кГц. Современные сигма-дельта-АЦП и ЦАП удовлетворяют этим требованиям. Кроме того, они также имеют дополнительные цифровые функции, обычно связанные с областью применения.

КОНВЕЙЕРНЫЕ АЦП ДЛЯ ВЫСОКОСКОРОСТНЫХ ПРИЛОЖЕНИЙ (ЧАСТОТА ПРЕОБРАЗОВАНИЯ БОЛЕЕ 5 МГц)

В этой статье мы произвольно определили любое применение, требующее частоты дискретизации не менее 5 МГц, как «высокоскоростное». На рисунке 1 показано, что области АЦП последовательного приближения и конвейерных АЦП перекрываются на частотах преобразования примерно 1...5 МГц. За исключением этой небольшой области, в приложениях, рассматриваемых как высокоскоростные, наиболее часто используются конвейерные АЦП. Сегодня конвейерные КМОП АЦП с малым потреблением применяются не только в видеотехнике, но и во многих других областях. Совсем не так было в 1980 г., когда для этих целей использовались микросхемы параллельных АЦП (которые доминировали в обработке видеосигналов при разрядности 8 бит и частоте преобразования 15...100 МГц) или очень дорогие гибридно-модульные устройства с высоким разрешением. Несмотря на то что параллельные преобразователи с небольшим разрешением остаются важной составной частью конвейерных АЦП, они редко используются сами по себе, за исключением устройств с чрезвычайно большой частотой преобразования – обычно более 1 или 2 ГГц – и требуемым разрешением от шести до восьми разрядов.

Сегодня рынок, требующий «высокоскоростных» АЦП, включает множество видов измерительных применений (цифровые осциллографы, анализаторы спектра и получение изображений для медицины). Кроме

того, высокоскоростные преобразователи требуются в видеотехнике, радиолокации, телекоммуникациях (обработка промежуточной частоты и радиосигналов, базовые станции и т.д.) и потребительской электронике (цифровые камеры, дисплеи, DVD, телевидение высокого разрешения).

Архитектура конвейерных АЦП происходит от поддиапазонной (sub-ranging) архитектуры, впервые применённой в 1950-х гг. Схема простого шестиразрядного двухкаскадного поддиапазонного АЦП показана на рисунке 11.

Выходной сигнал устройства выборки-хранения (УВХ) оцифровывается первым каскадом, трёхразрядным суб-АЦП (SADC) – обычно параллельным преобразователем. Приблизжённый трёхразрядный результат преобразования (старшие биты) конвертируется обратно в аналоговый сигнал в трёхразрядном суб-ЦАП (SDAC). Затем выходной сигнал SDAC вычитается из сигнала УВХ, разность усиливается, и этот «сигнал остатка» оцифровывается трёхразрядным АЦП второго каскада для получения трёх младших разрядов 6-разрядного выходного слова.

Этот поддиапазонный АЦП может быть лучше изучен при рассмотрении временной диаграммы «остатка» на входе АЦП второго каскада, как показано на рисунке 12. Эта временная диаграмма типична для низкочастотного пилообразного сигнала, приложенного к аналоговому входу АЦП. Во избежание появления пропущенных кодов временная диаграмма остатка не должна выходить за пределы входного диапазона АЦП второго каскада, как показано для идеального случая на рисунке 12а. Это означает, что и N1-разрядный суб-АЦП, и N1-разрядный суб-ЦАП должны иметь точность выше, чем $N1 + N2$ разрядов. В приведённом примере $N1 = 3$, $N2 = 3$ и $N1 + N2 = 6$. Ситуация, показанная на рисунке 12б, приведёт к пропущенным кодам, когда временная диаграмма остатка выйдет за диапазон суб-АЦП N2, R, и попадёт в зону X или Y. Это может быть вызвано нелинейностью суб-АЦП N1 или несогласованностью усиления и/или смещения между каскадами. Выходной сигнал АЦП при этих условиях может выглядеть так, как на рисунке 13.

Показанная архитектура используется для разрешения до 8 разрядов ($N1 = N2 = 4$). Сохранить согласо-

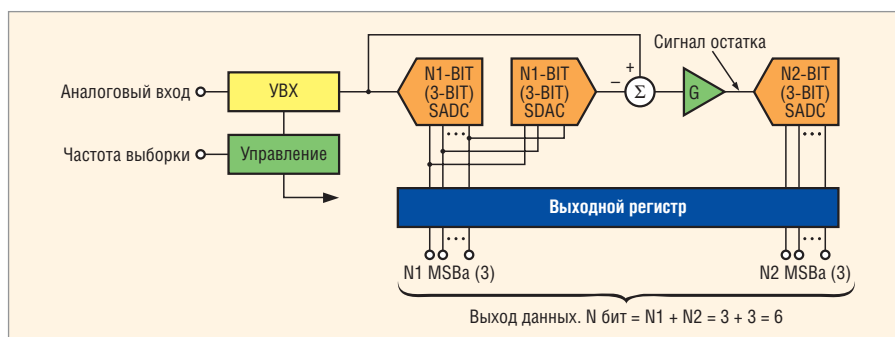


Рис. 11. Шестиразрядный двухкаскадный поддиапазонный АЦП

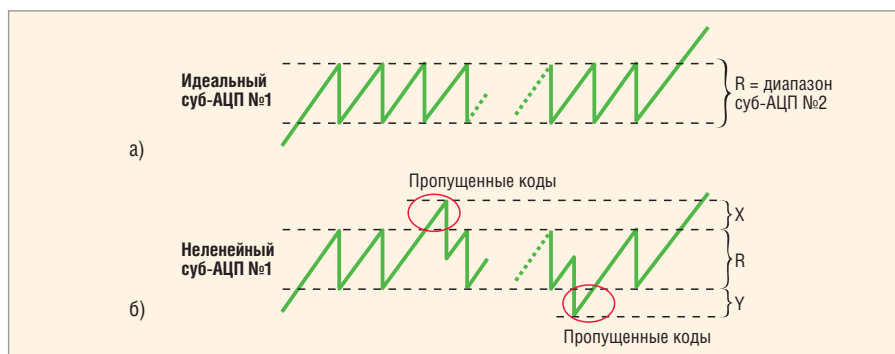


Рис. 12. Временная диаграмма «остатка» на входе суб-АЦП второго каскада

ние между двумя каскадами при более чем восьми разрядах (с учётом, в частности, изменения температуры) будет трудно. Заметим, что это не является специфическим требованием для одинакового числа битов на каскад в поддиапазонной архитектуре. Кроме того, число каскадов может быть более двух. Тем не менее, разрешение при архитектуре, приведённой на рисунке 11, ограничено примерно восемью разрядами, если не использовать некоторые дополнительные способы коррекции ошибок.

Поддиапазонные АЦП с коррекцией ошибок появились в середине 1960-х гг. как средство для достижения большего разрешения при сохранении основ поддиапазонной архитектуры. Например, в двухкаскадном шестиразрядном поддиапазонном АЦП в суб-АЦП второго каскада добавлялся дополнительный разряд, который позволял оцифровать зоны, показанные как X и Y на рисунке 12. Добавочный разряд второго каскада АЦП позволяет «остатку» отклоняться от идеального значения при условии, что он не выходит за диапазон второго каскада АЦП. Однако внутренний суб-ЦАП всё-таки должен иметь точность выше общего разрешения $N1 + N2$.

Основная схема шестиразрядного поддиапазонного АЦП с коррекцией ошибок показана на рисунке 14. Разрешение второго каскада увеличено

до 4 разрядов вместо исходных трёх. Дополнительная логика, которая требуется для модификации кода суб-АЦП N1, когда «остаток» попадает в зоны X или Y, реализуется как простой сумматор с добавлением постоянного смещения к сигналу «остатка». При такой схеме старший бит суб-АЦП второго каскада определяет, будут ли старшие биты инкрементированы на 1 или же оставлены без изменения.

Отметим, что во втором каскаде АЦП можно использовать более одного корректирующего бита, но эта тема выходит за рамки данного обсуждения.

Поддиапазонный АЦП с коррекцией ошибок, показанный на рисунке 14, не имеет конвейерной задержки. Входное УВХ остаётся в состоянии

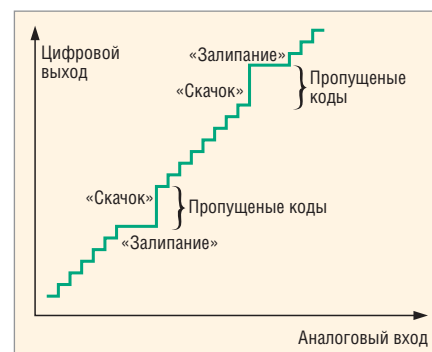


Рис. 13. Пропущенные коды, вызванные нелинейностью в старших разрядах АЦП или несогласованностью между каскадами

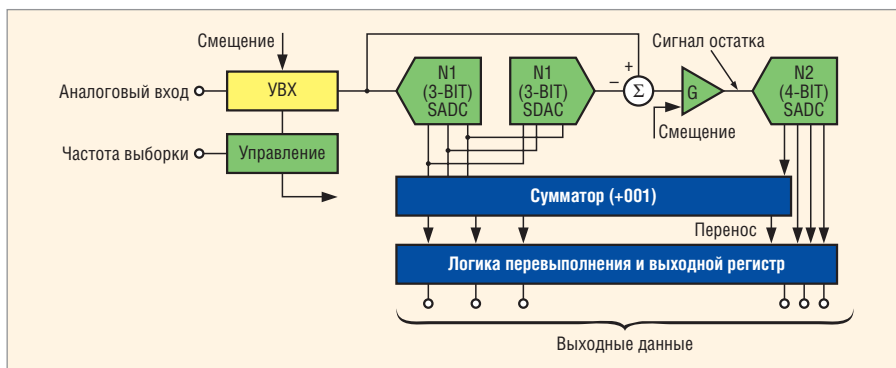


Рис. 14. Поддиапазонный АЦП с коррекцией ошибок, N1 = 3, N2 = 4

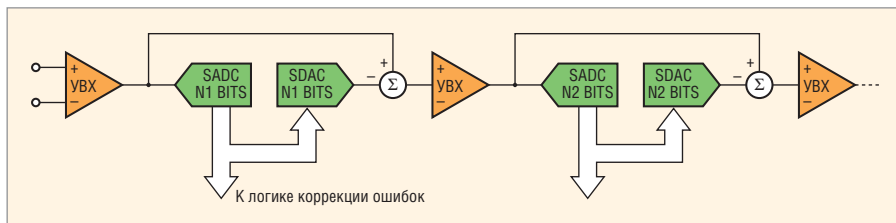


Рис. 15. Обобщённый вид конвейерных каскадов в поддиапазонном АЦП с коррекцией ошибок

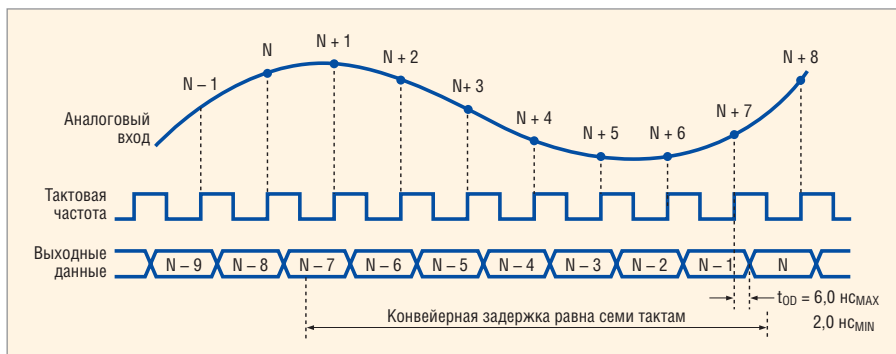


Рис. 16. Временная диаграмма типичного конвейерного АЦП, 12-разрядного 65-МГц AD9235

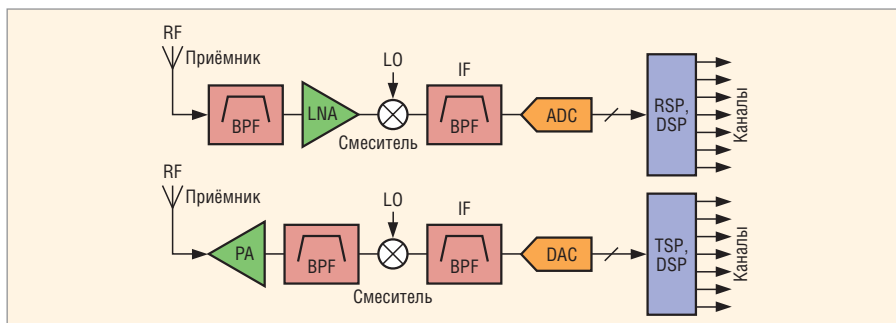


Рис. 17. Структура тракта ПЧ широкополосного программного радиоприёмника и передатчика

хранения всё время, требуемое для выполнения следующих операций: срабатывания суб-АЦП первого каскада, преобразования его выходного кода в аналоговую форму в суб-ЦАП первого каскада, вычитания сигнала суб-ЦАП из сигнала УВХ, усиления и преобразования в суб-АЦП второго каскада. После того как цифровые данные пройдут через логику коррекции ошибок и выходной регистр, они готовы к использованию, а преобразователь – к следующей выборке входного сигнала.

Для увеличения быстродействия основной схемы поддиапазонного АЦП очень часто используется показанная на рисунке 15 «конвейерная» архитектура. Такой конвейерный АЦП имеет поддиапазонную архитектуру с цифровой коррекцией, в которой каждый из двух каскадов работает с данными в течение половины цикла преобразования, а затем передаёт «остаток» со своего выхода на следующий каскад «конвейера» до начала следующей фазы тактового сигнала. Межкаскадное устройство вы-

борки-хранения (УВХ) работает как аналоговая линия задержки – она синхронизируется так, чтобы переходить в режим хранения по окончании преобразования в первом каскаде. Благодаря этому допускается большее время установления для внутренних суб-АЦП, суб-ЦАП и усилителей, и конвейерный преобразователь может работать на большей частоте, чем версия без конвейера.

При разработке конвейерных АЦП может быть сделано множество компромиссов, например, при выборе числа каскадов, числа битов в каскаде, числа корректирующих битов и быстродействия. Для уверенности в том, что выходные данные от отдельных каскадов, соответствующие определённым выборкам, поступают на логику коррекции ошибок одновременно, на выходе каждого из каскадов конвейера должно быть добавлено необходимое число сдвиговых регистров. Например, если для первого каскада требуется семь регистров для задержки, то для второго – шесть, для третьего – пять, и т.д. Таким образом, результирующие выходные данные формируются с задержкой, как показано на рисунке 16 – временной диаграмме для типичного конвейерного АЦП AD9235.

На рисунке 17 показана упрощённая схема типового программного радиоприёмника и передатчика. Основная его особенность: вместо того, чтобы каждый канал оцифровывать в приёмнике отдельно, непосредственно в АЦП оцифровывается вся полоса, содержащая множество каналов. Общая полоса, в зависимости от стандарта, может достигать 20 МГц. Фильтрация каналов, настройка и выделение осуществляются в цифровом виде в приёмном сигнальном процессоре (receive-signal processor, RSP) высокопроизводительным цифровым сигнальным процессором (digital signal-processor, DSP).

Оцифровка полосы частот на относительно высокой промежуточной частоте (ПЧ, intermediate frequency (IF)) устраняет несколько стадий обработки сигнала. Это приводит к дешёвым и гибким решениям, в которых обработка сигнала выполняется в цифровом виде, вместо более сложной аналоговой схемы, связанной со стандартным аналоговым супергетеродинным радиоприёмником. Кроме того, различные эфирные стандарты

(GSM, CDMA, EDGE и т.д.) могут быть реализованы на одном и том же оборудовании простым внесением соответствующих изменений в программное обеспечение. Заметим, что передатчик в программном радио использует передающий сигнальный процессор (TSP) и DSP для формирования индивидуальных каналов передачи через выходной ЦАП.

Требования к АЦП для приёмника определяются соответствующим эфирным стандартом, в котором работает приёмник. Сигнал в полосе, обрабатываемой АЦП, содержит, наряду с полезной информацией, помехи большой амплитуды. АЦП не должен давать интермодуляционных искажений при воздействии этих помех, так как они могут забивать небольшой полезный сигнал. Отношение наибольшей ожидаемой помехи к наименьшему ожидаемому сигналу в основном определяет требуемый свободный от искажений динамический диапазон (spurious-free dynamic range, SFDR). Помимо высокого SFDR, АЦП должен иметь соотношение сигнал/шум (signal-to-noise ratio, SNR), соответствующее требуемой чувствительности приёмника.

Ещё одно требование к АЦП состоит в том, что SFDR и SNR должны быть определены для требуемой промежуточной частоты. Основная концепция квантования промежуточной частоты показана на рисунке 18, где сигнал с полосой 20 МГц оцифровывается на частоте 60 МГц. Обратите внимание, что процесс квантования ПЧ сдвигает сигнал из третьей зоны Найквиста без необходимости аналогового преобразования. Полезная полоса находится в центре зоны Найквиста на промежуточной частоте 75 МГц. Числа, выбранные в этом примере, до некоторой степени произвольны, но они вполне иллюстрируют описываемую концепцию. Эта область применения предъявляет жёсткие требования к АЦП, особенно к его SNR и SFDR. Современные конвейерные АЦП, такие как 14-разрядный 80-МГц AD9444, удовлетворяют этим требованиям. Например, AD9444 имеет SFDR 97 дБн и SNR 73 дБ при ПЧ 70 МГц на входе. Входная полоса пропускания AD9444 составляет 650 МГц. Существуют и другие модели АЦП, оптимизированные по SFDR и/или SNR, это AD9445 и AD9446.

Выводы

Мы рассмотрели наиболее распространённые архитектуры современных интегральных схем АЦП: последовательного приближения, сигма-дельта и конвейерные.

АЦП последовательного приближения подходят для почти всех систем сбора данных с мультиплексированием, а также для большинства измерительных приложений. Они относительно просты в использовании, не имеют конвейерной задержки и выпускаются с разрешением до 18 разрядов и частотой преобразования до 3 МГц.

Для разнообразных промышленных измерений идеальны сигма-дельта-АЦП. Их разрешение составляет от 12 до 24 разрядов. Сигма-дельта-АЦП пригодны для обработки сигналов от различных датчиков, мониторинга энергии и управления двигателями. В большинстве случаев высокое разрешение и наличие встроенного инструментального усилителя позволяют подключать АЦП непосредственно к выходу датчика без необходимости использовать отдельный инструментальный усилитель или другие схемы согласования.

Сигма-дельта-АЦП и ЦАП легко интегрируются в микросхемы, содержащие большое количество цифровых функциональных узлов, и доминируют в тональной передаче и обработке звука. Передискретизация, присутствующая в этих АЦП, уменьшает требования к антиалиасинговым фильтрам перед АЦП и восстанавливающим фильтрам после ЦАП.

Для частот преобразования выше примерно 5 МГц наиболее часто используются АЦП с конвейерной архитектурой. В этих применениях обычно требуется разрешение до 14 разрядов и высокими SFDR и SNR в диапазоне частот от 5 МГц до более чем 100 МГц. АЦП этого класса используются в большинстве типов измерительного оборудования, включая цифровые осциллографы, анализаторы спектра и оборудования для получения изображений в медицине. Кроме того, они применяются в видеотехнике, радиолокации и телекоммуникационной аппаратуре, включая обработку ПЧ, программное радио, базовые станции, а также в потребительской электронике – цифровых камерах, дисплеях, телевидении высокой чёткости и т.д.

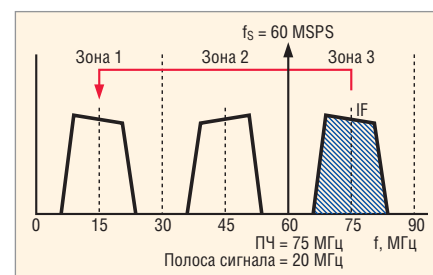


Рис. 18. Квантование сигнала с полосой 20 МГц при промежуточной частоте 75 МГц и частоте преобразования 60 МГц

Использование руководств по выбору и поисковых систем, предоставляемых производителями, в сочетании с фундаментальными знаниями об этих трёх архитектурах, могут помочь разработчику правильно выбрать АЦП для своей задачи. Использование оценочных плат может ещё облегчить этот процесс. Программа ADIsimADC® фирмы Analog Devices позволяет пользователю оценить динамическую производительность АЦП без использования какой-либо аппаратуры. Требуемое программное обеспечение и модели АЦП (и множество других вспомогательных материалов по разработке цифровых и аналоговых схем) можно свободно загрузить с сайта <http://www.analog.com>. Эти инструменты могут оказаться чрезвычайно ценными в процессе выбора.

Нельзя упускать из вида правильную разработку входных, выходных и тактирующих схем для АЦП. Справочные материалы и замечания по применению могут помочь при изучении этих важных вопросов. И, наконец, для успешной разработки устройств со смешанными сигналами не менее важны правильная конструкция платы, заземление и развязка. Для детального рассмотрения этих и других вопросов разработки читатель может обратиться к двум дополнительным источникам, указанным в списке литературы, а также к сайту фирмы Analog Devices <http://www.analog.com>.

ЛИТЕРАТУРА

1. W. Kester, Ed. Data Conversion Handbook, Published by Newnes, an imprint of Elsevier. 2005. Ch. 3. Data Converter Architectures.
2. W. Jung, Ed. Op Amp Applications Handbook, Published by Newnes, an imprint of Elsevier. 2005.
3. <http://www.analog.com>.



ШИМ на базе микроконтроллера AT902313-10PI

Сергей Шишкин (Нижегородская обл.)

При разработке данного устройства автор преследовал цель создать простой, удобный в работе универсальный цифровой регулятор на базе недорогого микроконтроллера AVR, при этом эффективно задействовать программные и аппаратные ресурсы применяемого микроконтроллера.

В AT902313 предусмотрены два таймера/счётчика общего назначения: 8-разрядный таймер/счётчик 0 (T/C0) и 16-разрядный таймер/счётчик 1 (T/C1). Таймер T/C1 может работать в режиме широтно-импульсной модуляции (ШИМ). Рассмотрим поподробнее все особенности работы T/C1 вышеуказанного микроконтроллера в режиме ШИМ. В качестве источников импульсов для таймера можно выбрать сигнал с тактовой частотой микроконтроллера (СК),

импульсы предварительного делителя (СК/8, СК/64, СК/256, СК/1024) или импульсы с соответствующего внешнего вывода. Рассмотрим регистры управления T/C1. Это регистры TCCR1A и TCCR1B. Назначение битов регистра TCCR1A приведено в таблице 1. Функции битов COM1A1, COM1A0 в режиме ШИМ приведены в таблице 2. Биты 5 – 2 в AT902313 зарезервированы и всегда читаются как 0. Функции битов PWM11, PWM10 приведены в таблице 3. На-

значение битов регистра TCCR1B приведено в таблице 4.

Бит 7 (ICNC1) – подавитель входного шума на входе захвата. Если ICNC1 = 0, то подавление входного шума входа захвата запрещено. При этом захват срабатывает по первому заданному (нарастающему или спадающему) фронту сигнала на выводе ICP (вывод 11). При установке бита обрабатываются четыре последовательные выборки сигнала на выводе ICP. Для срабатывания захвата все выборки должны соответствовать уровню, заданному битом ICES1. Частота выборок равна тактовой частоте процессора.

Бит 6 (ICES1) – выбор фронта захвата сигнала. Если ICES1 = 0, содержимое таймера/счётчика 1 переписывается в регистр захвата по спадающему фронту на выводе ICP. Если бит установлен – по нарастающему.

Биты 5, 4 в AT902313 зарезервированы и всегда читаются как 0. Бит 3 (CTC1) – очистка таймера/счётчика 1 по совпадению. В режиме ШИМ этот бит не работает. Биты CS12, CS11, CS10 отвечают за выбор тактовой частоты. Эти биты задают коэффициент предварительного деления для таймера/счётчика 1. Назначение данных битов приведено в таблице 5.

T/C1 можно использовать как 8-, 9-, 10-разрядный широтно-импульсный модулятор. В этом случае счётчик и регистр OCR1A работают как защищённый от дребезга независимый ШИМ с отцентрированными импульсами.

При выборе режима широтно-импульсной модуляции (ШИМ) таймер/счётчик 1 и регистр совпадения OCR1A формируют 8-, 9-, 10-разрядный непрерывный, свободный от «дрожания» и правильный по фазе сигнал, выводимый на вывод 15 (OC1) микроконтроллера. Таймер/счётчик 1 работает как реверсивный счётчик, считающий от нуля до конечного значения. Конечное значение таймера и частота ШИМ приведены в таблице 6.

Таблица 1. Назначение битов регистра TCCR1A

Бит	7	6	5	4	3	2	1	0
	COM1A1	COM1A0	–	–	–	–	PWM11	PWM10
Чтение/запись	R/W	R/W	R	R	R	R	R/W	R/W
Начальное значение	0	0	0	0	0	0	0	0

Таблица 2. Функции битов COM1A1, COM1A0 в режиме ШИМ

COM1A1	COM1A0	Воздействие на вывод OC1 (вывод 15 микроконтроллера)
0	0	Не подключен
0	1	Не подключен
1	0	Устанавливается при совпадении для возрастания счётчика и сбрасывается для уменьшения
1	1	Устанавливается при совпадении для уменьшения счётчика и сбрасывается для возрастания

Таблица 3. Функции битов PWM11, PWM10

PWM11	PWM10	Режим работы таймера/счётчика 1
0	0	Работа ШИМ запрещена
0	1	8-разрядный ШИМ
1	0	9-разрядный ШИМ
1	1	10-разрядный ШИМ

Таблица 4. Назначение битов регистра TCCR1B

Бит	7	6	5	4	3	2	1	0
	ICNC1	ICES1	–	–	CTC1	CS12	CS11	CS10
Чтение/запись	R/W	R/W	R	R	R/W	R/W	R/W	R/W
Начальное значение	0	0	0	0	0	0	0	0

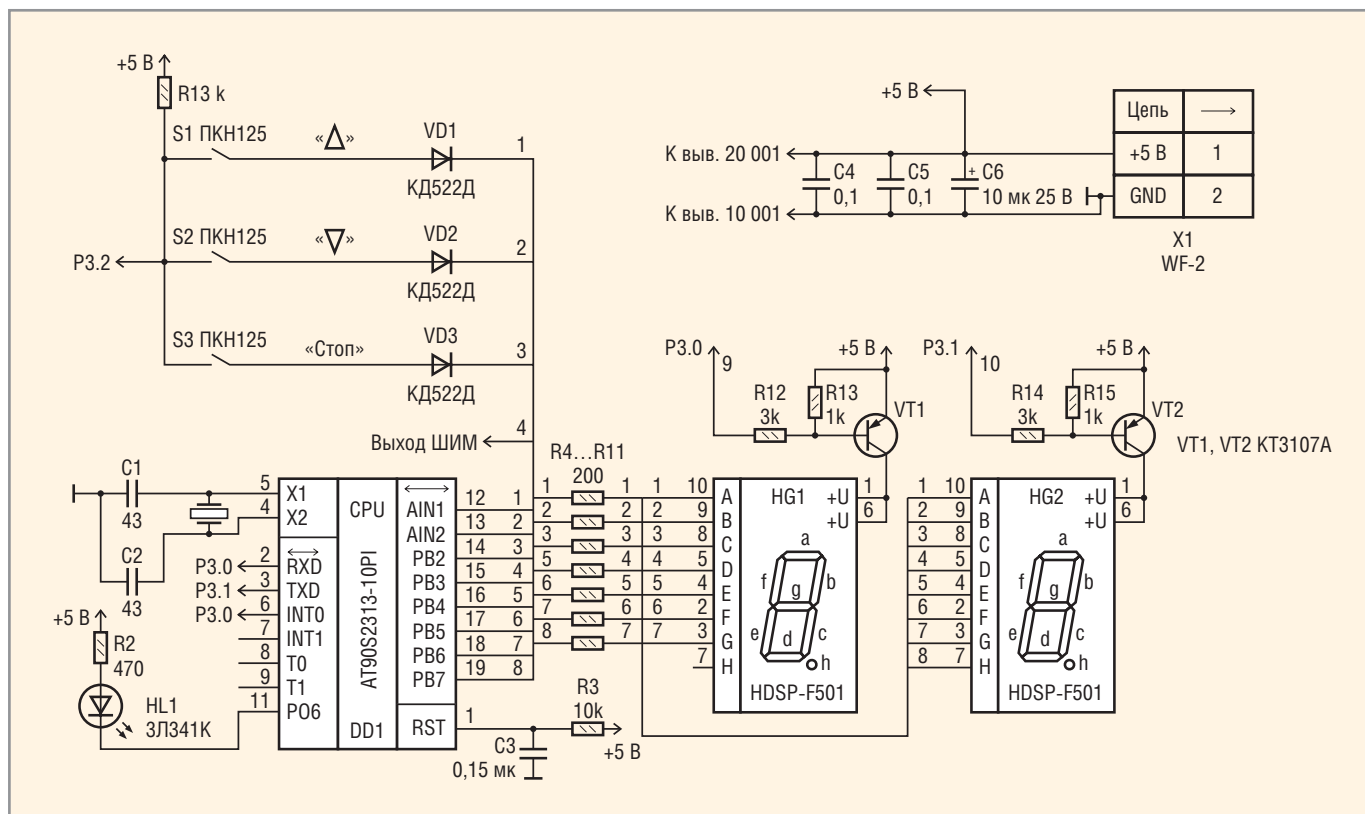


Рис. 1. Принципиальная схема широтно-импульсного модулятора

При достижении конечного значения счётчик начинает считать в обратную сторону до нуля, после чего рабочий цикл повторяется. Когда значение счётчика совпадет с 8, 9, 10 младшими битами регистра OCR1A, вывод 15 (OC1) устанавливается или сбрасывается в соответствии с установками битов COM1A1 и COM1A0 в регистре TCCR1A (см. табл. 2). Программные ресурсы данного микроконтроллера позволяют реализовать ШИМ с достаточно гибким управлением и с достаточно большим диапазоном задаваемых частот.

Принципиальная схема широтно-импульсного модулятора (далее – устройства) на базе микроконтроллера AT90S2313-10PI представлена на рисунке.

В устройстве использована 8-разрядная ШИМ. Поэтому в регистр TCCR1A загружается число 0b11000001. Для согласования двухразрядного числа, индицируемого на индикаторах HG1, HG2 с конечным значением таймера/счётчика 1, в программе заложена формула: $Y = 2,5X$, где X – число, индицируемое на индикаторах; Y – число, загружаемое в счётчик таймера/счётчика 1. На дисплее в этом случае индицируется относительная величина (в %) загрузки числа в счётчик. Реально в счётчик загружается число от 0 до 247.

Индикатор HL1 включается с вывода 11 микроконтроллера DD1. Через порт В микроконтроллер DD1 управляет клавиатурой (кнопки S1...S3) и динамической индикацией. Динамическая индикация собрана на транзисторах VT1, VT2, цифровых семисегментных индикаторах HG1, HG2. Резисторы R4 – R11 – токоограничительные для сегментов индикаторов HG1, HG2. Коды для включения индикаторов HG1, HG2 при функционировании динамической индикации поступают на порт В микроконтроллера DD1.

Для функционирования клавиатуры задействован также вывод 6 микроконтроллера DD1.

Рабочая частота 10 МГц микроконтроллера задаётся генератором с внешним резонатором ZQ1.

В интерфейс устройства входят клавиатура (кнопки S1 – S3), индикатор HL1 и блок индикации (дисплей) из двух цифровых семисегментных индикаторов HG1, HG2. Интерфейс достаточно компактен, удобен и имеет хорошую читаемость. Кнопки клавиатуры имеют следующее назначение:

Таблица 5 Назначение битов CS12, CS11, CS10

CS12	CS11	CS10	Режим работы таймера/счётчика 1
0	0	0	Таймер/счётчик 1 остановлен
0	0	1	СК
0	1	0	СК/8
0	1	1	СК/64
1	0	0	СК/256
1	0	1	СК/1024
1	1	0	Спадающий фронт на выводе T1
1	1	1	Нарастающий фронт на выводе T1

Таблица 6 Конечное значение таймера и частота ШИМ

Разрешение ШИМ	Конечное значение таймера	Частота ШИМ
8 бит	\$00FF (255)	Ftc/510
9 бит	\$01FF (511)	Ftc/1022
10 бит	\$03FF (1023)	Ftc/2046

- S1 (Δ) – увеличение на единицу значения ШИМ (в %) при удержании данной кнопки в нажатом состоянии более 2 с, значение ШИМ, индицируемое на дисплее, увеличивается на 5 единиц за 1 с;
- S2 (∇) – уменьшение на единицу значения ШИМ (в %) при удержании данной кнопки в нажатом состоянии более 2 с, значение ШИМ, индицируемое на дисплее, уменьшается на 5 единиц за 1 с;
- S3 (C) – выключение ШИМ, при выключении ШИМ выключается индикатор HL1, на выводе 15 микроконтроллера – лог. 1.

Для включения ШИМ достаточно нажать кнопку S1 или S2. При включенной ШИМ индикатор HL1 включен.

Системный сброс микроконтроллера AT90S2313-10PI осуществляется сигналом низкого уровня через RC-цепь (резистор R3, конденсатор C3). Сразу после подачи питания инициализируются регистры, счётчики, стек, таймеры T/C0 и T/C1, сторожевой таймер, порты ввода/вывода. При инициализации индикатор HL1 отключен. На индикаторах HG1, HG2 индицируются нули.

Для перевода устройства в рабочий режим необходимо кнопками S1 (Δ), S2 (∇) установить необходимое значение ШИМ, при этом включится индикатор HL1. Для отключения ШИМ надо нажать на кнопку S3 (C), на выводе 15 микроконтроллера при этом установится лог. 1.

Программа, листинг которой можно найти на сайте журнала, состоит из трёх основных частей: инициализации, основной программы, работающей в замкнутом цикле, и подпрограммы обработки прерывания от таймера T/C0 (метки INIT, SE1, S0).

В основной программе происходит инкремент, декремент заданного значения ШИМ.

В подпрограмме обработки прерывания от таймера T/C0 происходит опрос клавиатуры и перекодировка двоичного числа значений времени в код для отображения информации на семисегментных индикаторах и отображения разрядов динамической индикации. В памяти данных микроконтроллера с адреса \$60 по \$61 организован буфер отображения для динамической индикации.

Каждый байт из функциональной группы в цикле в подпрограмме об-

работки прерывания таймера T/C0 (метка S0) после перекодировки выводится в порт В микроконтроллера. Для включения индикаторов HG1, HG2 необходимо установить лог. 0 на выводах 2, 3, микроконтроллера DD1 соответственно. Так, например, для того чтобы на индикаторе HG1 индицировалось число «1», необходимо двоично-десятичное число, расположенное по адресу \$60, перекодировать, вывести в порт В микроконтроллера и установить лог. 0 на выводе 2 микроконтроллера DD1. Записывая поочередно после перекодировки в цикле в порт В микроконтроллера байты из функциональной группы буфера отображения и лог. 0 на соответствующие выводы порта D, мы получаем режим динамической индикации.

В процессе выполнения подпрограммы прерывания происходит опрос клавиатуры. Младшая тетрада выводимого при этом в порт В микроконтроллера байта для клавиатуры представляет собой код «бегущий ноль». После записи данного байта в порт В, микроконтроллер DD1 анализирует сигнал на входе 6 порта D. В рамках вышеуказанной подпрограммы при любой нажатой кнопке на входе 6 микроконтроллера присутствует лог. 0. Таким образом, каждая кнопка клавиатуры привязана к «своему» разряду в младшей тетраде байта данных, выводимого в порт В микроконтроллера для опроса клавиатуры.

При нажатии на кнопку S1 текущее значение ШИМ на дисплее увеличивается на единицу и устанавливается флаг, разрешающий увеличивать значение ШИМ, индицируемое на дисплее. Одновременно запускается счётчик, организованный на R2, формирующий интервал 2 с. Если кнопка удерживается более 2 с, значение ШИМ, индицируемое на дисплее, увеличивается на 5 единиц за 1 с. При отпускании кнопки S1 все вышеуказанные счётчики обнуляются.

Аналогичным образом организована работа кнопки S2 для уменьшения значения ШИМ, индицируемого на дисплее. При нажатии на кнопку S2 текущее значение времени на дисплее уменьшается на единицу. Если кнопка удерживается более 2 с, значение времени, индицируемое на дисплее, уменьшается на 5 единиц за 1 с. Счётчики приведённого

алгоритма для кнопки S2 организованы соответственно в регистрах R3, R4.

В регистре R22 осуществляется выбор разрядов динамической индикации. При инициализации в R22 заносится число 0b00000001. При каждом обращении к подпрограмме обработки прерывания единица сдвигается влево, подготавливая включение следующего разряда. В подпрограмме также осуществляется проверка, не вышла ли единица за пределы разрядной сетки, т.е. после числа 0b00000100 в R22 загружается снова 0b00000001. Все флаги, которые используются при работе программы, хранятся в регистрах R24, R25. Назначение каждого флага приведено в тексте программы.

Понятно, что частота ШИМ «привязана» к частоте кварцевого резонатора ZQ1, подключаемого к микроконтроллеру. Нетрудно подсчитать, что при частоте кварцевого резонатора 10 МГц в программе при 8-разрядной ШИМ, можно задать минимальную частоту ШИМ – $10\,000\,000\text{ Гц}/1024 \times 510 = 19,15\text{ Гц}$ и максимальную – $10\,000\,000\text{ Гц}/510 = 19607,8\text{ Гц}$.

Разработанная программа на ассемблере занимает порядка 0,7 Кб памяти программ микроконтроллера.

Потребление тока от источника +5 В не более 100 мА. В схеме, представленной на рисунке, применены конденсаторы C1 – C5 типа K10-17а. Конденсатор C6 типа K50-35. Данный конденсатор устанавливается между цепью +5 В и общим проводником микроконтроллера DD1. В схемах применены резисторы типа C2-33Н-0.125.

Индикаторы HG1, HG2 зелёного цвета HDSP-F501. Подойдут любые другие индикаторы с общим анодом и приемлемой яркостью свечения, например, отечественные типа АЛС321. Индикатором HL1 красного цвета может служить любой подходящий светодиод с $I_{\text{пр}} = 10\text{ мА}$.

ЛИТЕРАТУРА

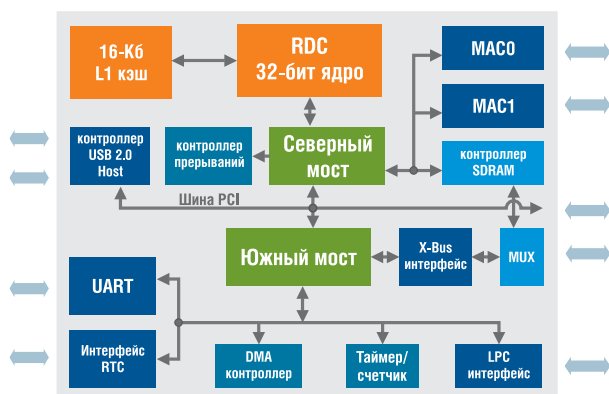
1. Фрунзе А.В. Микроконтроллеры? Это же просто! Том 3. М.: ИД СКИМЕН, 2002.
2. Голубцов М.С., Кириченко А.В. Микроконтроллеры AVR: от простого к сложному. Изд. 2-е испр. и доп. М.: СОЛОН-Пресс, 2005.
3. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т. 8. М.: ИП РадиоСофт, 1999.



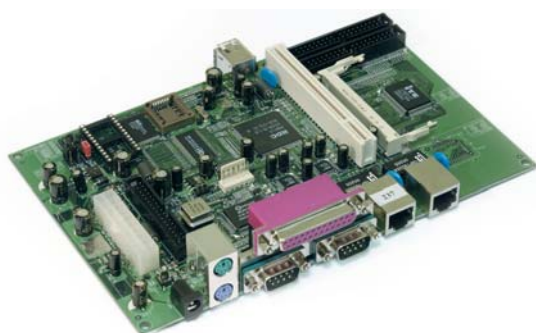
НОВЫЙ X86 МИКРОКОНТРОЛЛЕР RDC R8610



Микроконтроллер **R8610**



Структурная схема микроконтроллера **R8610**



Оценочная плата: полнофункциональный промышленный компьютер

Основные достоинства

- Совместимость с популярной x86-архитектурой
- Обширные периферийные возможности
- Низкие затраты на разработку ПО
- Невысокая стоимость

Области применения

- Промышленные компьютеры
- Системы сбора данных
- Оборудование для коммуникаций: коммутаторы пакетов, точки доступа, локальные маршрутизаторы и т.д.

Технические характеристики

- 133-МГц 32-бит RISC-ядро
- Совместимость с архитектурой 80486SX
- 16 Кб кэш первого уровня
- Двухпортовый хост-контроллер USB 2.0
- Контроллер PCI rev. 2.1
- 2 контроллера Fast Ethernet MAC
- Интегрированная периферия
 - контроллер прерываний
 - контроллер DMA
 - таймеры
- Внешние интерфейсы и память
 - Flash, ROM, SDRAM
 - порт UART
 - LPC-интерфейс
- 56 портов ввода-вывода общего назначения
- Поддержка WinCE, Linux и других ОС
- Питание ядра 1,8 В, подсистемы ввода/вывода 3,3 В



Доступен набор для разработчиков и полный комплект технической документации

Реклама

Улучшенный синтез двухканальных совершенных банков решетчатых фильтров без умножителей

Александр Мингазин (Москва)

Статья посвящена проблеме синтеза двухканальных совершенных банков решетчатых фильтров без умножителей; предложены алгоритмы её решения на основе вариации исходных параметров. Особенностью алгоритмов является включение в них процедуры выбора варианта спектральной факторизации передаточной функции фильтра. На конкретном примере синтеза банка показано, что это позволяет дополнительно увеличить ослабление АЧХ в полосе задерживания и/или упростить реализацию. Полученные результаты превосходят известные из литературы решения.

ВВЕДЕНИЕ

Банки цифровых фильтров (системы анализа/синтеза) находят применение в цифровой обработке сигналов, в частности, при сжатии звука и изображений. Особый интерес представляют совершенные банки, или системы с полным восстановлением. В совершенном банке фильтров выходной сигнал соответствует задержанной копии входного сигнала и поэтому свободен от амплитудных и фазовых искажений, а также от погрешности наложения спектров. Многоканальные совершенные системы могут быть выполнены на базе двухканальных систем.

В работе [1] предложен совершенный двухканальный банк решетчатых КИХ-фильтров, свойство совершенности которого структурно обусловлено. Квантование коэффициентов передаточных функций (ПФ) фильтров анализа и синтеза сказывается только на АЧХ и не влияет на всю систему анализа/синтеза. Как банк анализа, так и банк синтеза содержит ФНЧ и ФВЧ, которые обладают свойством дополнения по мощности. Поэтому вся система описывается фактически единственной передаточной функцией. В связи с этим требуется синтезировать только один ФНЧ с заданным ослаблением в полосе задер-

живания и несимметричной импульсной характеристикой (ИХ).

Для исполнений в виде заказных или полузаказных СБИС весьма экономичны реализации совершенных банков решетчатых фильтров без умножителей, когда все умножители в структуре заменяются сумматорами и элементами сдвига. С целью дополнительного уменьшения сложности СБИС и потребляемой мощности, а также повышения быстродействия таких реализаций важно на этапе расчёта фильтров минимизировать полное число сумматоров, включающее сумматоры самой решетчатой структуры и сумматоры, заменяющие умножители.

Для этого был предложен метод поиска по дереву [2], сочетающий нелинейное квантование коэффициентов в определённой очередности и повторную оптимизацию остальных коэффициентов на непрерывном множестве значений. При этом время вычислений на персональном компьютере может достигать десятков часов. Другой подход основан на неполном переборе нелинейно квантованных коэффициентов [3], где области возможного изменения коэффициентов определяются предварительно с помощью нелинейной оптимизации на непрерывном множестве значений коэффициентов. В зависимости от требований к банку фильтров данный метод может потребовать сотни миллионов оценок решений с дискретными (квантованными) коэффициентами. Для частного

примера авторы работы [3] получили результаты, сопоставимые с достигнутыми [2], но за более короткое время.

Два альтернативных алгоритма синтеза были предложены в работе [4], где вместо вариации коэффициентов (ВК) используется вариация исходных параметров (ВИП) метода, включающего взвешенную чебышевскую аппроксимацию и спектральную факторизацию передаточной функции фильтра. В первом алгоритме варьируются только два параметра, тем не менее, для конкретного примера он приводит к результатам, сопоставимыми с найденными [3]. При этом требуется много меньше оценок целевой функции с дискретными коэффициентами. Во втором алгоритме стратегия ВИП объединена с простой процедурой ВК. Такое сочетание, как показано на примере из [2], позволяет улучшить результаты.

В данной статье сделано предположение, что включение процедуры выбора варианта спектральной факторизации в алгоритмы синтеза банков фильтров без умножителей может дополнительно улучшить решение. Это подтверждено на примере синтеза предлагаемыми алгоритмами на основе ВИП.

ДВА ПОДХОДА К СИНТЕЗУ БАНКОВ РЕШЕТАТЫХ ФИЛЬТРОВ

Для двухканального совершенного банка решетчатых фильтров необходимо синтезировать лишь один КИХ-фильтр нижних частот с несимметричной ИХ и передаточной функцией $H_0(z)$ [1]. Фильтр должен обладать заданным ослаблением в полосе задерживания. Остальные передаточные функции фильтров банка определяются по $H_0(z)$. На рисунке 1 показана структура решетчатого фильтра банка анализа для двухканального совершенного банка. Верхнему выходу соответствует ФНЧ, а нижнему ФВЧ. Нечётный порядок фильтра равен $2N - 1$.

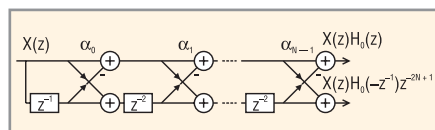


Рис. 1. Структура решетчатого фильтра для банка анализа

Непрерывные коэффициенты решетчатого фильтра $\alpha_i, i = 0, \dots, N - 1$ (см. рис. 1) могут быть получены прямым путем (методами нелинейного программирования). Косвенный подход определения α_i основан на спектральной факторизации $H(z) = z^{-2N+1} H_0(z) H_0(z^{-1})$ полуполосного ФНЧ прямой формы с симметричной ИХ и расчёте α_i по ИХ фильтра с $H_0(z)$. Для синтеза $H(z)$ удвоенного порядка $2(2N - 1)$ используется алгоритм взвешенной чебышевской аппроксимации, а для факторизации – кепстральный метод или процедура нахождения нулей $H(z)$ с последующим формированием по ним $H_0(z)$. Кепстральный метод приводит к единственной $H_0(z)$ с чередующимися знаками у коэффициентов решетчатого фильтра, а процедура нахождения нулей $H(z)$ позволяет сформировать определённое число различных вариантов $H_0(z)$, что даёт дополнительную степень свободы при синтезе банков фильтров без умножителей.

Особенности косвенного метода синтеза

Алгоритм ВИП [4] основан на косвенном подходе с применением кепстрального метода факторизации, который является приближенным. Как оказалось, расчёт коэффициентов структуры, показанной на рисунке 1, чрезвычайно чувствителен к точности получения ИХ, соответствующей $H_0(z)$. Известно, что точность кепстрального метода связана с количеством точек прямого и обратного БПФ, а рекомендованное значение, не предполагающее последующего расчёта коэффициентов структуры рис. 1, равно $8[2(2N - 1) + 1]$. В ходе выполнения данной работы установлено, что для обеспечения приемлемой точности расчёта коэффициентов данной структуры указанное значение должно быть превышено в несколько раз. Это увеличивает необходимую память данных и существенно замедляет процесс вычисления на компьютере. Для уменьшения объёма памяти и ускорения расчётов предлагается использовать решетчатую структуру, показанную на рисунке 2, которая совпадает со структурой рис. 1, когда коэффициенты $\gamma_i = 0, i = 2, 4, \dots, 2N - 2$.

На первом этапе по ИХ находим коэффициенты γ_i структуры рис. 2, а за-

тем на их основе получаем искомые $\alpha_0 = \gamma_1, \alpha_i = \gamma_{2i+1}, i = 1, 2, \dots, N - 1$. Этот подход обеспечивает необходимую точность и полностью согласуется с теорией [1], за исключением того, что структура рис. 2 отличается от структуры рис. 4 [1] знаками γ_i для умножителей, входы которых подключены к выходам элементов задержки. Для структуры из работы [1] все коэффициенты γ_i имеют отрицательный знак, в то же время на рис. 2 отрицательный знак имеют только коэффициенты γ_i с нечётными индексами. Заметим, что чётные каскады структуры, приведённой на рис. 2, могут быть реализованы на одном умножителе [5].

ДЕТАЛЬНЫЙ АНАЛИЗ ИЗВЕСТНЫХ РЕШЕНИЙ

Проанализируем результаты синтеза [2–4], полученные для двухканальных совершенных банков решетчатых фильтров без умножителей при номинальных граничных частотах $f_{1n} = 0,18$ и $f_{2n} = 0,5 - f_{1n} = 0,32$, нормированных относительно частоты дискретизации.

В работе [2] порядок решетчатого фильтра равен $2N - 1 = 27$, а количество ненулевых бит для каждого коэффициента составляет $m = 2$, что предопределяет полное число сумматоров в фильтре, равное $\Sigma = 56 = 28 + 14 \times 2$. Здесь и далее первое слагаемое соответствует числу сумматоров в структуре, а второе – полному числу сумматоров, заменяющих все пары умножителей (см. рис. 1). Для расчёта исходных непрерывных коэффициентов решетчатого фильтра использован метод нелинейной оптимизации, который приводит к ослаблению в полосе задерживания $\alpha_0 = 60,17$ дБ. На рисунке 3 показана карта нулей передаточной функции этого фильтра, рассчитанная по коэффициентам, взятым из работы [2]. Нижняя часть карты нулей не показана, поскольку она симметрична верхней части. Нули находятся внутри и на единичной окружности. Заметим, что косвенный подход на основе кепстрального метода даёт примерно такое же расположение нулей.

Авторы [2] с помощью процедуры поиска по дереву максимизировали ослабление фильтра при длине слова мантиссы квантованных коэффициентов $M = 10$ и получили решение с $\tilde{\alpha}_0 = 45,45$ дБ. Знак $\sim$ означает, что па-

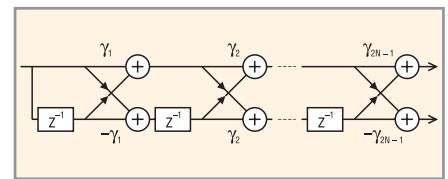


Рис. 2. Решетчатая структура

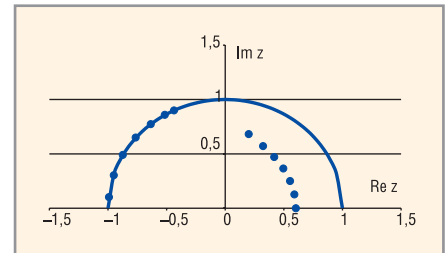


Рис. 3. Карта нулей ПФ для непрерывных коэффициентов, найденных в работе [2]

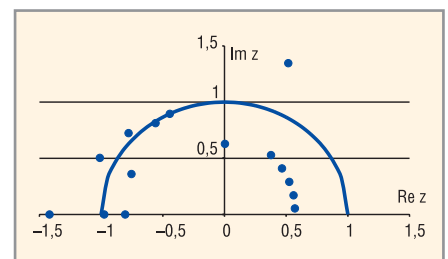


Рис. 4. Карта нулей ПФ для дискретных коэффициентов, найденных в работе [2] при $M = 10$ и $m = 2$

раметр оценен для квантованных коэффициентов. Затраченное компьютерное время составило 55 ч. Расширение области поиска увеличивает время счёта до 120 ч и более и не позволяет получить большее значение $\tilde{\alpha}_0$. На рисунке 4 показана карта нулей для этого решения, построенная по коэффициентам из [2]. Сопоставляя рисунки 3 и 4, можно заметить, что нули располагаются уже не только внутри и на единичной окружности, но и вне её пределов, причём это относится и к одному из нулей, находившемуся внутри единичной окружности до квантования коэффициентов.

По-видимому, из-за огромной области возможных дискретных значений коэффициентов авторы [3] отказались синтезировать фильтр своим методом при $2N - 1 = 27$; порядок был уменьшен до $2N - 1 = 21$, но количество ненулевых бит в коэффициентах пришлось увеличить с $m = 2$ до $m \leq 3$. Заметим, что увеличение m приводит к фильтру с меньшим быстродействием. Для расчёта исходных непрерывных коэффициентов решетчатого фильтра использован упомянутый выше косвенный подход, который да-

ёт $a_0 = 47,85$ дБ. Область возможных значений коэффициентов оказалась очень большой и поэтому была разделена на подобласти. Поиск в этих подобластях соответствует неполному перебору и при $M = 9$ позволяет получить $\tilde{a}_0 = 45,78$ дБ и $\Sigma = 56 = 22 + 17 \times 2$. При этом требуется более 285 млн. оценок с дискретными коэффициентами. Однако время счёта составило 1,14 ч, что значительно меньше времени, затраченного на выполнение алгоритма [2].

В работе [4] при тех же N , m и M , как и в [3], при помощи алгоритма ВИП, использующего косвенный подход, получено $\tilde{a}_0 = 45,01$ дБ и $\Sigma = 56 = 22 + 17 \times 2$, что сопоставимо с результатами [3]. Однако при этом потребовалось много меньше (всего 789) оценок с дискретными коэффициентами. Это говорит о том, что область поиска в алгоритме [3], возможно, слишком велика. Следует отметить, что решение, полученное в работе [4], не может быть обнаружено ни в одной из пяти подобластей поиска, используемых в [3], т.к. оно принадлежит сразу двум соседним подобластям.

Возвращаясь к работе [2] и рассматривая квантованные коэффициенты решетчатого фильтра, найденные при $m = 2$, можно заметить, что они значительно отличаются от непрерывных коэффициентов исходного решения. Поэтому так велико время счёта для описанного алгоритма [2]. Кроме того, у квантованных коэффициентов нарушено чередование знака, свойственное непрерывным коэффициентам исходного решения. Из этого можно заключить, что исходное решение неудачно и ни алгоритм [3], ни алгоритм ВИП [4] принципиально не могут обнаружить найденные квантованные коэффициенты [2]. Дело в том, что в работе [3] чередование знака «навязано» изначально, поскольку огромная область изменения дискретных коэффициентов стала бы ещё больше, а в работе [4] алгоритм ВИП для фильтра с чередующимися знаками коэффициентов принципиально не может повлиять на эти знаки.

Если выполнить синтез обсуждаемого фильтра с помощью алгоритма ВИП + ВК [4], то для найденного лучшего решения с $\tilde{a}_0 = 40,98$ дБ нарушается чередование знака коэффициентов, но лишь у α_{N-2} и α_{N-1} (см. рис. 1). В качестве процедуры ВК в [4] исполь-

зован покоординатный поиск, которому свойственно «застывать» на локальных оптимумах, и, как видим, он не позволяет достичь или улучшить решение [2] $\tilde{a}_0 = 45,45$ дБ.

Как показывают предварительные расчёты, изменение варианта спектральной факторизации передаточной функции или перераспределение нулей между $H_0(z)$ и $H_0(z^{-1})$ приводит к нарушению чередования знаков коэффициентов решетчатого фильтра. Поэтому, учитывая проведённый анализ, можно предположить, что включение процедуры выбора варианта факторизации в алгоритмы синтеза обсуждаемых банков фильтров без умножителей может привести к улучшению решения. Далее это будет подтверждено для рассмотренного примера синтеза банка фильтров.

ВОЗМОЖНЫЕ ВАРИАНТЫ СПЕКТРАЛЬНОЙ ФАКТОРИЗАЦИИ

Хорошо известно, что для КИХ-фильтра существует 2^n различных вариантов несимметричных ИХ или комбинаций нулей передаточной функции на z -плоскости (вариантов спектральной факторизации), которым соответствуют абсолютно идентичные АЧХ. Здесь n – количество некротных действительных нулей и некротных пар комплексно-сопряжённых нулей передаточной функции фильтра, не лежащих на единичной окружности. Эти варианты обусловлены тем, что отражение того или иного нуля относительно единичной окружности на z -плоскости не приводит к изменению АЧХ. Положение нуля на z -плоскости характеризуется радиусом и углом. Отражение заключается в изменении значения радиуса на обратное при сохранении угла.

Все упомянутые варианты можно получить из одного варианта, соответствующего, например, всем n нулям передаточной функции, расположенным внутри единичной окружности, путём перебора $2n$ комбинаций нулей передаточной функции, отличающихся размещением их внутри или вне единичной окружности.

Чтобы характеризовать решения, полученные для того или иного варианта, введем код спектральной факторизации C , который может принимать значения 0, 1, 2, ..., 2^n . Примем для определённости, что значение $C = 0$ со-

ответствует нулям внутри единичной окружности, и определим n пар комплексно-сопряжённых нулей $H_0(z)$ как $R_n \exp(\pm j\varphi_n)$, $R_n - 1 \exp(\pm j\varphi_n - 1)$, ..., $R_0 \exp(\pm j\varphi_0)$, полагая $\varphi_n > \varphi_{n-1} > \dots > \varphi_0$. Здесь R_i – радиус, а φ_i – угол i -го нуля на z -плоскости.

Пусть $n = 7$, и для кода факторизации $C = 0$ (или в двоичном представлении $C = 0000000$) имеем радиусы нулей $R_6, R_5, \dots, R_0$. Требуется установить радиусы, например, для кода $C = 33$. В двоичном представлении $C = 0100001$, и поэтому для этого кода получим радиусы $R_6, R_5^{-1}, R_4, \dots, R_1, R_0^{-1}$. Таким образом, единице в двоичном представлении C соответствует обратный радиус. Аналогично можно устанавливать радиусы для других кодов.

Следует отметить, что из 2^n вариантов ИХ половина является взаимно обращёнными во времени, и казалось бы, что можно одну половину отбросить и рассматривать 2^{n-1} вариантов. Это оправдано для КИХ-фильтров прямой формы. Однако для решетчатой структуры, как можно убедиться, обращение ИХ означает смену всех знаков у коэффициентов α_i , $i = 0, 1, \dots, N - 2$ и замену α_{N-1} на α_{N-1}^{-1} без смены знака. Поэтому для решетчатой структуры всё же имеется 2^n вариантов с разными наборами коэффициентов.

СИНТЕЗ БАНКОВ ФИЛЬТРОВ БЕЗ УМНОЖИТЕЛЕЙ И ВЫБОР ВАРИАНТА ФАКТОРИЗАЦИИ

Задача синтеза совершенных банков решетчатых фильтров без умножителей с помощью ВИП сформулирована в [4] и заключается в нахождении таких исходных параметров f_1 (или $f_2 = 0,5 - f_1$) и r , расчёт по которым приводит к минимальному полному числу сумматоров в фильтре Σ при удовлетворении допуска на ослабление $\tilde{a}_0$ в номинальной полосе задерживания от f_{2n} до 0,5. Здесь f_1 и f_2 – граничные частоты полосы пропускания и задерживания, а r – вспомогательный параметр, влияющий на ослабление АЧХ в полосе задерживания.

Возможны различные алгоритмы ВИП. Процедура поиска решения, подобная [4], которую мы ниже используем для примера синтеза, заключается в следующем. Задаются значения M , m и код факторизации C . Варьируется параметр r в диапазоне $r_{\min} \leq r \leq r_{\max}$. Шаг изменения r адаптируется так, чтобы перебрать все возможные ре-

шения в этом диапазоне для выбора из них допустимых по $\tilde{a}_0$ вариантов. Эта процедура выполняется для каждого значения f_1 из диапазона $f_{1\min} \leq f_1 \leq f_{1\max}$ с заданным шагом. Далее выбираются решения с минимальным числом Σ . Если допустимые решения отсутствуют, то значение M или m увеличиваются на единицу и процедура поиска повторяется.

Для предварительного выбора подходящего кода спектральной факторизации из диапазона $C = 0...2^{n-1}$ используется упрощенный алгоритм ВИП. Упрощение заключается в выполнении алгоритма только для одного номинального значения $f_1 = f_{1n}$. Далее для ряда C , которым отвечают максимальные значениями $\tilde{a}_0$, применяется алгоритм ВИП. В процессе работы алгоритма ВИП определяются нули передаточной функции фильтра, и она формируется заново, в соответствии с кодом факторизации.

Сочетание алгоритмов ВИП и ВК может улучшить результаты. В качестве процедуры ВК применим поординатный поиск. При этом наряду с началом поиска от большего по аб-

солютной величине коэффициента к меньшему [4], используем начало в обратном порядке.

Коды с $C = 2^{n-1} + 1, 2^{n-1} + 2, \dots, 2^n$, соответствующие упомянутому выше обращенным ИХ, в обсуждаемых алгоритмах не задействованы. Вместо этого обращение ИХ выполняется только для приемлемых решений, найденных с помощью ВИП + ВК. Для этого требуется сменить знаки всех коэффициентов α_i структуры, показанной на рис. 1, кроме α_{N-1} , и заменить его на α_{N-1}^{-1} . Такое обращение ИХ для поставленной задачи может показаться бессмысленным. Действительно, в случае равенства α_{N-1} степени двойки получим те же самые $\tilde{a}_0$ и Σ . Кроме того, в случае неравенства α_{N-1}^{-1} становится не квантованным. Однако смысл обращения заключается в том, чтобы в окрестности α_{N-1}^{-1} попытаться найти квантованное значение, приводящее к увеличению $\tilde{a}_0$ и/или уменьшению Σ . Все эти действия для простоты назовем процедурой обращения ИХ (ОИХ).

Итак, для иллюстрации влияния выбора варианта факторизации на

результаты синтеза используем три алгоритма: ВИП, ВИП + ВК и ВИП + ВК + ОИХ.

РЕЗУЛЬТАТЫ СИНТЕЗА

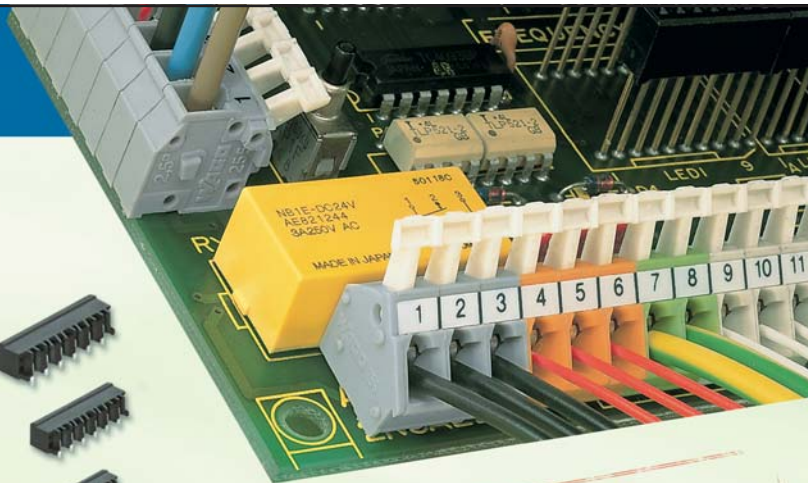
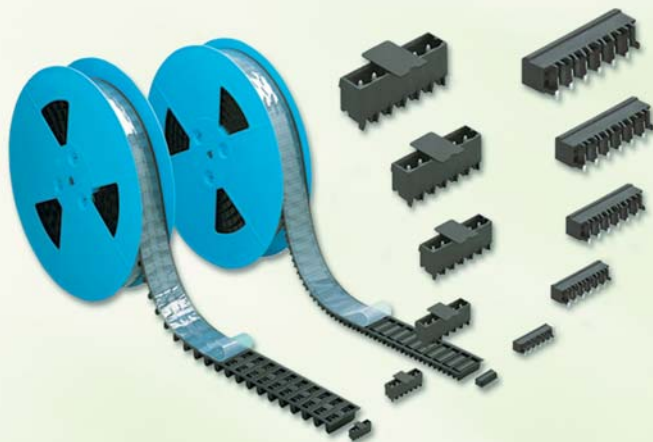
В таблице 1 приведены результаты синтеза совершенных банков решетчатых фильтров, полученные при $f_{1n} = 0,18, f_{2n} = 0,32, M = 7, \dots, 10, m = 2, m \leq 3$ и $m \leq 2$ разными алгоритмами.

Новые решения найдены с помощью предложенных алгоритмов ВИП, ВИП + ВК и ВИП + ВК + ОИХ при $2N - 1 = 27$. Исходная передаточная функция $H_0(z)$ с непрерывными коэффициентами имеет один действительный и 13 пар комплексно-сопряженных нулей (см. рис. 3). Из них один действительный нуль и шесть пар комплексно-сопряженных нулей лежат внутри единичной окружности. Поэтому существует $2^7 = 128$ вариантов спектральной факторизации.

Упрощенный алгоритм ВИП применен для кодов факторизации $C = 0, 1, \dots, 63$, алгоритм ВИП – для $C = 0, 10, 24, 31, 33, 40, 51, 61$, алгоритм ВИП + ВК – для $C = 0$ и $C = 33$, а алгоритм ВИП + ВК + ОИХ – только для $C = 33$. Как следует

Клеммы и соединители для печатных плат

WAGO
INNOVATIVE CONNECTIONS



К монтажу
ГОТОВЫ!

Реклама

ProSoft[®]

ОФИЦИАЛЬНЫЙ ДИСТРИБЬЮТОР В РОССИИ И СТРАНАХ СНГ

МОСКВА Телефон: (495) 234-0636 • Факс: (495) 234-0640 • E-mail: info@prosoft.ru • Web: www.prosoft.ru
С.-ПЕТЕРБУРГ Телефон: (812) 448-0444 • Факс: (812) 448-0339 • E-mail: info@spb.prosoft.ru • Web: www.prosoft.ru
ЕКАТЕРИНБУРГ Телефон: (343) 376-2820 • Факс: (343) 376-2830 • E-mail: info@prosoftsystems.ru • Web: www.prosoftsystems.ru
САМАРА Телефон: (846) 277-9166 • Факс: (846) 277-9165 • E-mail: info@samara.prosoft.ru • Web: www.prosoft.ru
НОВОСИБИРСК Телефон: (383) 202-0960; 335-7001; 335-7002 • E-mail: info@nsk.prosoft.ru • Web: www.prosoft.ru
КИЕВ Телефон: (+380-44) 206-2343/2478/2496 • Факс: (+380-44) 206-2343 • E-mail: info@prosoft-ua.com • Web: www.prosoft.ru
УФА Телефон: (347) 2925-216; 2925-217 • Факс: (347) 2925-218 • E-mail: info@ufa.prosoft.ru • Web: www.prosoft.ru

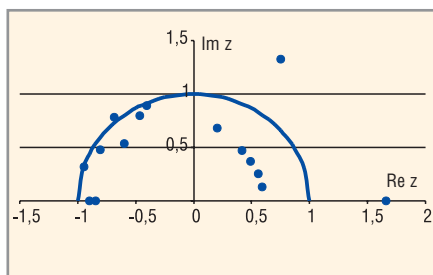


Рис. 5. Карта нулей ПФ для решения с $\tilde{a}_0 = 48,10$ дБ, найденного алгоритмом ВИП + ВК при $M = 10$ и $m \leq 2$

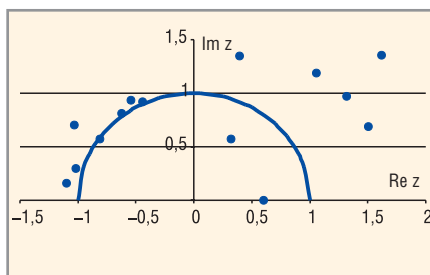


Рис. 6. Карта нулей ПФ для решения с $\tilde{a}_0 = 48,91$ дБ, найденного алгоритмом ВИП + ВК + ОИХ при $M = 10$ и $m \leq 2$

из таблицы 1, при $C = 0$ алгоритм ВИП позволяет более чем на 13 дБ, а ВИП + ВК более чем на 15 дБ увеличить ослабление $\tilde{a}_0$, полученное в случае простого округления (ПО) коэффициентов. Для алгоритмов из [2–4] это увеличение составляет примерно 20 дБ.

Однако при $C = 33$ алгоритм ВИП позволяет более чем на 21 дБ, алгоритм ВИП + ВК почти на 23 дБ, а алгоритм ВИП + ВК + ОИХ – более чем на 23 дБ увеличить значение $\tilde{a}_0$, по-

лученное методом ПО. Кроме того, в сравнении с результатами [2–4], найдены решения при меньших M и Σ . Для $C = 33$ с помощью алгоритмов ВИП, ВИП + ВК и ВИП + ВК + ОИХ получены и другие решения, превосходящие результаты из работ [2–4], но в таблице 1 приведены лучшие решения. При $C = 33$ в таблице 1 также показаны решения, которые несколько уступают результатам работ [2–4] по ослаблению $\tilde{a}_0$, однако они

Таблица 1. Результаты синтеза совершенных банков решетчатых фильтров

Алгоритм	$2N - 1$	C	M	m	$f_1; r$	$\tilde{a}_0$, дБ	Σ
ПО [2]	27	0	10	2	–	25,38	$56 = 28 + 14 \times 2$
Поиск по дереву [2]					–	45,37*	
Неполный перебор [3]					–	45,19*	
ВИП [4]	21	9	≤ 3		0,18053; 3	45,01	$56 = 22 + 17 \times 2$
ВИП					0,1950; 0,1683	38,85	
ВИП		33	8	7	0,1788; 0,1367	46,79	$54 = 28 + 13 \times 2$
					0,1794; 0,1429	44,06	$50 = 28 + 11 \times 2$
					0,1780; 0,4398	40,98	
ВИП + ВК	27	0	10	≤ 2	0,1788; 0,1367	48,10	$56 = 28 + 14 \times 2$
					0,1800; 0,1481	47,81	$54 = 28 + 13 \times 2$
					0,1786; 0,1377	46,08	$50 = 28 + 11 \times 2$
					0,1810; 0,1600	44,38	$44 = 28 + 8 \times 2$
					0,1786; 0,1377	48,91	$52 = 28 + 12 \times 2$
ВИП + ВК + ОИХ							

* Значения оценены по коэффициентам из [2, 3] и несколько меньше, чем представленные [2, 3].

Таблица 2. Коэффициенты α_i для решения с ослаблением $\tilde{a}_0 = 48,10$ дБ

α_i	Варианты представления значений коэффициентов α_i		
α_0	$-2 + 2^{-3}$	$-1,875$	$-1920q$
α_1	$2^{-1} + 2^{-7}$	$0,5078125$	$520q$
α_2	$2^{-1} + 2^{-5}$	$0,53125$	$544q$
α_3	$2^{-5} - 2^{-8}$	$0,02734375$	$28q$
α_4	$2^{-1} + 2^{-6}$	$0,515625$	$528q$
α_5	$2^3 - 1$	7	$7168q$
α_6	$-2^{-1} - 2^{-7}$	$-0,5078125$	$-520q$
α_7	$2^{-2} - 2^{-6}$	$0,234375$	$240q$
α_8	$1 - 2^{-7}$	$0,9921875$	$1016q$
α_9	$-2^{-6} + 2^{-8}$	$-0,01171875$	$-12q$
α_{10}	$-2^{-3} + 2^{-5}$	$-0,09375$	$-96q$
α_{11}	$2^{-3} + 2^{-6}$	$0,140625$	$144q$
α_{12}	$-2^{-4} + 2^{-6}$	$-0,046875$	$-48q$
α_{13}	$2^{-6} - 2^{-10}$	$0,0146484375$	$15q$

характеризуются меньшими значениями M и Σ .

В таблице 2 приведены найденные коэффициенты α_i для решения с $\tilde{a}_0 = 48,10$ дБ (три варианта представления значений). В четвёртом столбце $q = 2^{-M} = 2^{-10}$. Отметим, что число ненулевых бит в коэффициентах $m = 2$. Карта нулей передаточной функции приведена на рисунке 5. Полезно сравнить её с картой, показанной на рисунке 4.

Для решения с $\tilde{a}_0 = 46,08$ дБ коэффициенты равны $\alpha_3 = 2^{-5}$, $\alpha_9 = -2^{-6}$, $\alpha_{13} = 2^{-6}$, а для решения с $\tilde{a}_0 = 46,79$ дБ имеем $\alpha_{13} = 2^{-6}$. Значения остальных коэффициентов совпадают с приведёнными в таблице 2.

Решению с максимальным значением $\tilde{a}_0 = 48,91$ дБ соответствуют коэффициенты α_i , $i = 0, 1, \dots, 12$ решения с ослаблением $\tilde{a}_0 = 46,08$ дБ, взятые со знаком минус, и $\alpha_{13} = 2^3 + 2^6$. Карта нулей передаточной функции приведена на рисунке 6.

Все $\tilde{a}_0$ таблицы 1, кроме $\tilde{a}_0 = 25,38$ дБ, оценены для корректности сравнения на одном и том же количестве частот в полосе задерживания (1000).

ЗАКЛЮЧЕНИЕ

Существующие алгоритмы синтеза двухканальных совершенных банков решетчатых фильтров без умножителей не учитывают возможного влияния выбора варианта спектральной факторизации передаточной функции на результаты. В данной работе предложены алгоритмы на основе вариации исходных параметров, в которые включена процедура выбора варианта факторизации. На конкретном примере показано, что это позволяет улучшить решение. Полученные результаты в сравнении с известными из литературы характеризуются большими значениями ослабления в полосе задерживания и/или меньшим полным числом сумматоров в структуре банка фильтров без умножителей. Однако это не гарантирует, что найдены оптимальные решения. Следует также отметить, что для фильтров высоких порядков значительно возрастает количество вариантов факторизации и не ясно, какие из них следует выбрать, а какие возможно сразу отбросить. Требование близости ФЧХ фильтров банка анализа к минимально-фазовой, характерное для систем связи, может значительно сократить количество этих вариантов.

ЛИТЕРАТУРА

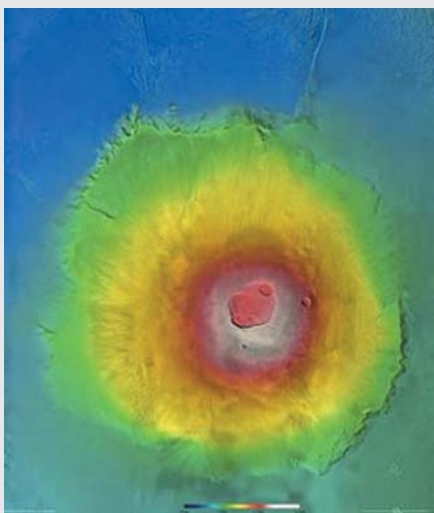
1. Vaidyanathan P.P., Hoang P.Q. Lattice structures for optimal and robust implementation of two-channel perfect-reconstruction QMF banks. IEEE Trans. on ASSP. 1988. Vol. 36. No.1. P. 81–94.
2. Lim Y.C., Yu Y.J. A width-recursive depth-first tree search approach for the design of discrete coefficient perfect reconstruction lattice filter bank. IEEE Trans. on CAS: II. 2003. Vol. 50. No.6. P. 257–266.
3. Yli-Kaakinen J., Saramaki T., Bregovic R. An algorithm for the design of multiplierless two-channel perfect reconstruction orthogonal lattice filter banks. ISCCSP. 2004. P. 415–418.
4. Мингазин А. Синтез совершенных банков решетчатых фильтров без умножителей. Современная электроника. 2007. № 3. С. 50–55.
5. Makboul J. A class of all-zero lattice digital filters: properties and applications. IEEE Trans. on ASSP. 1978. Vol. 26. No.4. P. 304–314.



Новости мира News of the World Новости мира

ESA показывает Марс в 3D

Европейское космическое агентство (ESA) представит в Интернете новые данные о Марсе, полученные при помощи стереокамеры Mars Express High Resolution Stereo Camera (HRSC), которая установлена на борту космического корабля Mars Express. Благодаря камере, которая способна не просто делать снимки с высоты, но и давать представление о топографии местности, ESA смогла подготовить цифровую модель рельефа красной планеты.



Используя такую модель, исследователи могут изучать крутизну склонов, высоту скал и глубину расселин. Такие данные помогают лучше понять, как вода или лава перемещались по поверхности планеты. Цифровая модель рельефа помогает в изучении и других данных о красной планете, полученных при помощи радара и других устройств.

Цифровая модель рельефа создана на основе огромного количества высококачественных фотографий, которые делает камера по мере того, как Mars Express облетает вокруг Марса. Предполагается, что камера будет работать до 2009 г., благодаря чему на Землю будут поступать всё новые и новые сведения об особенностях топографии Марса.

На иллюстрации показана часть цифровой модели поверхности Марса – Олимп, самый высокий вулкан планеты,

высота которого составляет около 25 км по отношению к среднему уровню поверхности. Изображение покрывает территорию 600 000 кв. км. Цвета на нём обозначают разную высоту. Прежде чем было получено это изображение, Mars Express облетал планету 18 раз, и каждый раз камера делала новые снимки, которые затем были объединены в единое целое.

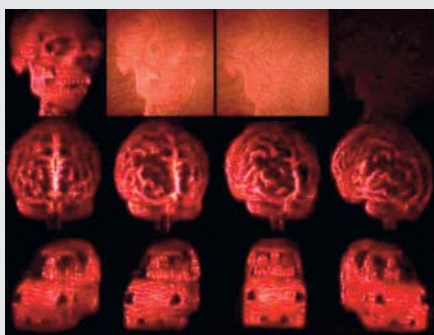
www.esa.int

Создан голографический дисплей с возможностью перезаписи данных

Журнал Nature сообщает об изобретении американских учёных, которое может открыть новые области для применения голограмм. До сих пор их применение было сильно ограничено, поскольку производство голограмм было достаточно трудоёмким процессом. В Университете Аризоны создан трёхмерный голографический дисплей, данные на котором могут быть удалены и перезаписаны за считанные минуты.

Устройство состоит из специальной пластиковой плёнки, расположенной между двумя фрагментами стекла, каждый из которых покрыт прозрачным электродом. Изображения «записываются» на светочувствительный пластик при помощи лазера. Учёные могут делать снимки интересующих их объектов с разных ракурсов, а дисплей собирает их в одну трёхмерную картинку. Процесс занимает не более нескольких минут, а полученное изображение может показываться около трех часов.

Пока что создан только прототип устройства. Его размер – всего лишь 10 × 10 см,



и он может показывать изображения только в красном цвете. Однако уже сейчас ведётся разработка дисплеев следующего поколения размером 30 × 30 см. В перспективе их размер может быть увеличен ещё больше.

Такие дисплеи, как предполагают, станут очень востребованы во многих областях, в том числе в медицине, военном деле и, конечно, в сфере развлечений и в рекламе.

3dnews.ru

NEC разработала печатные нанотранзисторы

Компания NEC сообщила об успешной разработке транзисторов на базе углеродных нанотрубок (carbon nanotube, CNT), получаемых при помощи технологий струйной печати. Сообщается, что компоненты выгодно отличаются от создаваемых до сих пор на базе кремнийорганических материалов печатных полупроводников характеристиками производительности, и разница эта приблизительно в 100 раз. Кроме того, свойства CNT-транзисторов можно задавать, изменяя длину и плотность нанотрубок, и соответствующая технология также была разработана. Ожидается, что это изобретение в перспективе позволит существенно расширить диапазон приложений, в которых может использоваться «напечатанная» электроника.

Большой интерес к технологиям создания полупроводников с помощью методов струйной печати, в частности, объясняется тем, что они представляют собой один из способов совместить удовлетворение всё более растущего спроса на электронику с необходимостью снижения вредных выбросов во внешнюю среду при производстве. Альтернативный метод создания электронных компонентов позволяет кардинально упростить производственные процессы по сравнению с традиционными технологиями кремниевых полупроводников, снизить количество отходов, а выбросы двуоксида углерода уменьшить более чем на 90%.

3dnews.ru

Многообразие алгоритмов адаптивной фильтрации по критерию наименьших квадратов

Виктор Джиган (Москва)

Рассматриваются вопросы построения математических моделей алгоритмов адаптивной фильтрации нестационарных сигналов, а также проблемы инициализации, обеспечивающей математическую эквивалентность алгоритмов в пределах классов адаптивных фильтров. Алгоритмы составляют прикладную библиотеку адаптивной фильтрации, реализованную в среде MATLAB и на языке Assembler СБИС отечественной серии «Мультикор».

ВВЕДЕНИЕ

Сегодня адаптивные фильтры широко применяются в составе оборудования радиоэлектронных систем различного назначения [1]. В основе работы адаптивного фильтра лежит алгоритм вычисления его весовых коэффициентов. На практике в качестве алгоритмов адаптивной фильтрации часто используются различные варианты простого градиентного алгоритма по критерию наименьшего среднеквадратичного отклонения. Самыми сложными, с вычислительной точки зрения, являются рекурсивные алгоритмы адаптивной фильтрации по критерию наименьших квадратов (Recursive Least Squares, RLS) [2, 3]. Однако они быстро сходятся и обеспечивают наименьшие значения остаточных ошибок в установившемся режиме по сравнению с другими адаптивными алгоритмами. Сложность адаптивных алгоритмов оценивают количеством арифметических операций, требуемых для выполнения одной итерации. Сложность RLS-алгоритмов равна $O(N^2)$, а сложность быстрых (вычислительно эффективных, т.е. с ма-

лым числом арифметических операций) RLS-алгоритмов – $O(N) \geq 7N$, где N – число весовых коэффициентов адаптивного фильтра.

Не так давно использование RLS-алгоритмов на практике ограничивалось низкой производительностью цифровых устройств, применяемых для реализации адаптивных фильтров. Наличие современной высокопроизводительной элементной базы послужило одним из критериев целесообразности разработки алгоритмов адаптивной фильтрации, представленных в настоящей статье. Большинство полученных алгоритмов предназначено для использования в многоканальных адаптивных фильтрах с неодинаковым числом комплексных весовых коэффициентов в каналах (см. рис. 1). Такие фильтры применяются для построения нелинейных полиномиальных фильтров, компенсаторов множественных эхо-сигналов, эквалайзеров и ряда других устройств. Алгоритмы для одноканальных фильтров или фильтров с действительными весовыми коэффициентами являются частными случаями данного общего решения задачи адаптивной фильтрации.

Известные RLS-алгоритмы в основном предназначены для адаптивной фильтрации стационарных сигналов. Это обусловлено тем, что присутствующая в алгоритмах корреляционная матрица входных сигналов адаптивного фильтра или промежуточные переменные, зависящие от этой матрицы, оцениваются на возрастающем окне отсчетов. При обработке нестационарных сигналов такие алгорит-

мы обладают низкой эффективностью, поскольку корреляционная матрица становится плохо обусловленной. Приёмами, позволяющими повысить эффективность адаптивных RLS-алгоритмов, являются оценка корреляционной матрицы на скользящем окне отсчетов и динамическая регуляризация этой матрицы. Эти методы увеличивают вычислительную сложность RLS-алгоритмов примерно в два или четыре раза по сравнению с алгоритмами с возрастающим окном без регуляризации, что является платой за возможность обработки нестационарных сигналов. В настоящей статье рассматриваются алгоритмы обработки нестационарных сигналов.

МНОГОКАНАЛЬНЫЕ RLS-АЛГОРИТМЫ С КВАДРАТИЧНОЙ ВЫЧИСЛИТЕЛЬНОЙ СЛОЖНОСТЬЮ

Адаптивный фильтр (см. рис. 1) функционирует на основе алгоритмов, минимизирующих энергию ошибок между требуемым $d(k)$ и выходным $y(k)$ сигналами. Результатом такой минимизации является вектор весовых коэффициентов адаптивного фильтра:

$$\mathbf{h}_{N,\chi}(k) = \mathbf{R}_{N,\chi}^{-1}(k) \mathbf{r}_{N,\chi}(k), \quad (1)$$

где $\mathbf{R}_{N,\chi}(k)$ – корреляционная матрица сигналов M -канального адаптивного фильтра $\chi_N(k)$, $\mathbf{r}_{N,\chi}(k)$ – вектор взаимной корреляции элементов вектора $\chi_N(k)$ и сигнала $d(k)$, k – индекс дискретного времени, $N = \sum_{m=1}^M N_m$ – суммарное число весовых коэффициентов.

В случае скользящего окна (см. рис. 2) $\mathbf{R}_{N,\chi}(k)$ и $\mathbf{r}_{N,\chi}(k)$ определяются как

$$\mathbf{R}_{N,\chi}(k) = \sum_{i=k-L+1}^k \lambda^{k-i} \chi_N(i) \chi_N^H(i), \quad (2)$$

$$\mathbf{r}_{N,\chi}(k) = \sum_{i=k-L+1}^k \lambda^{k-i} \chi_N(i) d^*(i), \quad (3)$$

где λ – параметр экспоненциального взвешивания сигналов. Длина ско-

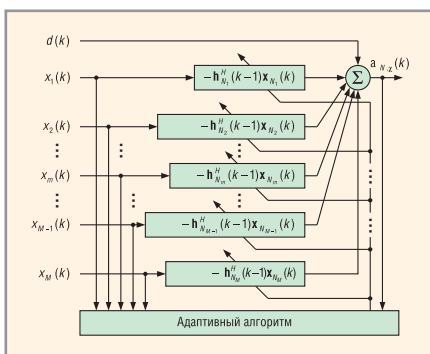


Рис. 1. Многоканальный адаптивный фильтр

заящего окна L , выраженная числом отсчётов, определяется интервалом стационарности обрабатываемых сигналов. Структура уравнений (2) и (3) обуславливает необходимость последовательного двукратного применения леммы об обращении матрицы [4] для получения рекурсивного алгоритма вычисления вектора $\mathbf{h}_{N,\chi}(k)$. Такой RLS-алгоритм характеризуется квадратичной вычислительной сложностью $O(N^2)$ арифметических операций на одну итерацию, что примерно в два раза больше, чем у аналогичного алгоритма с возрастающим окном.

Решение задачи адаптивной фильтрации для случая скользящего окна также получено приведением матрицы входных сигналов адаптивного фильтра к треугольному виду с помощью прямого QR-разложения. Этот алгоритм характеризуется наличием операций извлечения квадратного корня как результата использования вращений Гивенса (Givens) для приведения матрицы входных сигналов фильтра к треугольному виду. Решение задачи адаптивной фильтрации также получено приведением матрицы входных сигналов адаптивного фильтра к треугольному виду с помощью обратного QR-разложения (Inverse QR, IQR), использующего вращений Гивенса.

Аналогичный алгоритм на основе обратного QR-разложения, использующего преобразования Хаусхолдера (Householder), отличается тем, что в случае скользящего окна в нём требуются всего две операции извлечения квадратного корня. Получены также алгоритмы на основе прямого и обратного QR-разложения, в которых исключены операции извлечения квадратного корня (Square Root Free, SRF) путем масштабирования ряда переменных, участвующих в вычислениях. Оценки вычислительной сложности перечисленных алгоритмов приведены в таблице 1.

Корреляционная матрица сигналов адаптивного фильтра иногда может быть плохо обусловленной. Поэтому в случае возрастающего окна она регуляризируется как [5]:

$$\mathbf{R}_{N,\chi}(k) = \sum_{i=1}^k \lambda^{k-i} [\mathbf{x}_N(i) \mathbf{x}_N^H(i) + \xi^2 \mathbf{p}_N(i) \mathbf{p}_N^T(i)]. \quad (4)$$

В выражении (4) ξ – небольшое число (параметр динамической регуляриза-

ции), $\mathbf{p}_N(k)$ – вектор искусственных сигналов регуляризации. В случае скользящего окна регуляризация корреляционной матрицы осуществляется как

$$\mathbf{R}_{N,\chi}(k) = \sum_{i=k-L+1}^k \lambda^{k-i} [\mathbf{x}_N(i) \mathbf{x}_N^H(i) + \xi^2 \mathbf{p}_N(i) \mathbf{p}_N^T(i)]. \quad (5)$$

При использовании выражения (4), также получены RLS-алгоритмы, вычислительная сложность которых примерно совпадает со сложностью одноименных алгоритмов со скользящим окном (см. табл. 1). Сложность RLS-алгоритмов на основе уравнения (5) в два раза больше сложности алгоритмов со скользящим окном без регуляризации.

Полученные RLS-алгоритмы (см. табл. 1) в пределах классов, определяемых уравнениями (2), (4) или (5), являются математически эквивалентными друг другу, что подтверждают результаты моделирования, приведённые на рисунке 3 для алгоритмов из таблицы 1.

В процессе моделирования рассматривалась задача идентификации трёхканального линейного фильтра с комплексными весовыми коэффициентами, число которых в каналах определялось как $N_1 = 8$, $N_2 = 16$ и $N_3 = 32$. Сигналы $x_m(k)$, $m = 1, 2, 3$, представляли собой белый шум, а сигнал $d(k)$ – свёртку сигналов $x_m(k)$ с соответствующими импульсными откликами идентифицируемого трёхканального линейного фильтра. Аддитивный шум в сигнале $d(k)$ отсутствовал. На рисунке 3 параметр Echo Return Loss Enhancement (ERLE):

$$\text{ERLE}(k) = 10 \lg \left(\frac{\sum_{i=k-B+1}^k d^2(i)}{\sum_{i=k-B+1}^k \alpha_{N,\chi}^2(i)} \right)$$

является одним из показателей качества алгоритмов адаптивной фильтрации.

Таблица 1. Сложность RLS-алгоритмов со скользящим окном

№	Алгоритм	Сложения	Умножения	Деления	Корни
1	RLS	$6N^2 + 6N$	$7N^2 + 9N$	2	–
2	Givens QR	$2N^2 + 6N$	$5N^2 + 20N$	$2N + 1$	$2N$
3	Givens IQR	$3N^2 + 6N$	$5,5N^2 + 16N$	$2N$	$2N$
4	Householder IQR	$6N^2 + 6N$	$7N^2 + 11N$	2	2
5	SRF Givens QR	$2N^2 + 6N$	$3,5N^2 + 19N$	$2N$	–
6	SRF Givens IQR	$3N^2 + 6N$	$4,5N^2 + 15N$	$2N$	–

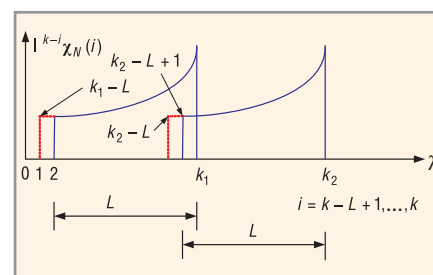


Рис. 2. Скользящее окно

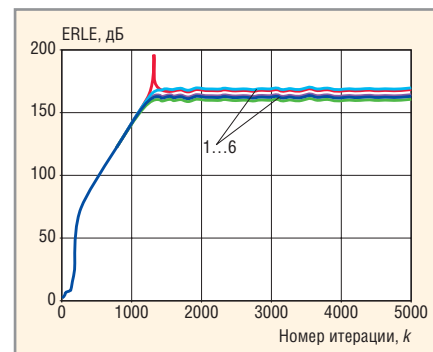


Рис. 3. Результаты моделирования

При одинаковом числе весовых коэффициентов в каналах идентифицируемого импульсного отклика и в каналах адаптивного фильтра, на входе сигнала $d(k)$ отсутствует аддитивный шум, обусловленный различной длиной этих импульсных откликов. В этом случае при обработке стационарных сигналов значение параметра ERLE в установившемся режиме ограничено лишь ошибками округления алгоритма. На практике, когда число весовых коэффициентов адаптивного фильтра не равно числу весовых коэффициентов идентифицируемого импульсного отклика (в силу его неизвестности), или при наличии аддитивного шума на входе сигнала $d(k)$, а также при обработке нестационарных сигналов достижимые значения ERLE существенно ниже значений, ограниченных ошибками округления. При этом линии на рисунке 3 сливаются и повторяют друг друга на каждой итерации, что свидетельствует о математической эквивалентности сравниваемых алгоритмов, являющихся различными процедурами вы-

числения весовых коэффициентов адаптивного фильтра.

Многоканальные RLS-алгоритмы с линейной вычислительной сложностью

Уже при сравнительно небольшом числе весовых коэффициентов адаптивного фильтра RLS-алгоритмы с квадратичной вычислительной сложностью становятся трудно реализуемыми. Проблема вычислительной сложности решается с помощью быстрых, т.е. вычислительно эффективных алгоритмов адаптивной фильтрации. К ним относятся: быстрый алгоритм Калмана (Fast Kalman, FK), Fast Transversal Filter (FTF), Fast a Posteriori Error Sequential Technique (FAEST), стабилизированный (Stabilized) FAEST, а также быстрые алгоритмы на основе обратного QR-разложения с операциями извлечения квадратного корня и без таковых.

В основе построения быстрых RLS-алгоритмов находится теория линейного предсказания сигналов, обладающих свойством инвариантности к сдвигу [4]. Для одноканальных адаптивных фильтров она позволяет получить уравнения вычисления векторов Калмана, в которых отсутствуют матричные вычисления. Эти векторы используются в уравнениях вычисления весовых коэффициентов адаптивного фильтра. Как следствие, сложность алгоритмов становится линейной функцией $O(N)$ числа весовых коэффициентов.

Однако в многоканальных адаптивных фильтрах вектор $\mathbf{x}_N(k)$ не обладает свойством инвариантности к сдвигу, т.к. состоит из последовательности векторов сигналов отдельных каналов. Поэтому линейное предсказание не может быть применено непосредственно к многоканальным адаптивным фильтрам. В то же время, при использовании пе-

рестановочных матриц задача многоканальной адаптивной фильтрации сводится к ряду последовательных одноканальных задач. В части получения векторов коэффициентов Калмана она сводится к последовательности M задач для M -фильтров с одинаковым числом весовых коэффициентов в каналах, равным N . Векторы входных сигналов таких вспомогательных фильтров $\mathbf{x}_N^{(m)}(k)$ определяются на основе векторов сигналов многоканального адаптивного фильтра как

$$\begin{aligned}\mathbf{x}_N^{(0)}(k) &= \mathbf{x}_N(k) \\ \mathbf{x}_N^{(1)}(k) &= [\mathbf{x}_{N_1}^T(k-1), \\ &\quad \mathbf{x}_{N_2}^T(k), \dots, \mathbf{x}_{N_m}^T(k), \dots, \mathbf{x}_{N_M}^T(k)]^T \\ &\quad \dots \\ \mathbf{x}_N^{(m)}(k) &= [\mathbf{x}_{N_1}^T(k-1), \\ &\quad \mathbf{x}_{N_2}^T(k-1), \dots, \mathbf{x}_{N_m}^T(k-1), \\ &\quad \mathbf{x}_{N_{m+1}}^T(k), \dots, \mathbf{x}_{N_M}^T(k)]^T \\ &\quad \dots \\ \mathbf{x}_N^{(M)}(k) &= [\mathbf{x}_{N_1}^T(k-1), \mathbf{x}_{N_2}^T(k-1), \dots, \\ &\quad \mathbf{x}_{N_m}^T(k-1), \dots, \mathbf{x}_{N_M}^T(k-1)]^T.\end{aligned}$$

Аналогичную структуру имеют векторы $\mathbf{x}_N^{(m)}(k-L)$ в случае использования скользящего окна. Эти векторы определяют последовательность вычислений апостериорных векторов коэффициентов Калмана

$$\begin{aligned}\mathbf{g}_{N, \chi_U}^{(M)}(k) &= \mathbf{g}_{N, \chi_U}^{(0)}(k-1) = \mathbf{g}_{N, \chi_U}(k-1) \rightarrow \\ &\rightarrow \mathbf{g}_{N, \chi_U}^{(m-1)}(k-1) \rightarrow \mathbf{g}_{N, \chi_U}^{(0)}(k) = \mathbf{g}_{N, \chi_U}(k) \\ &\text{и} \\ \mathbf{g}_{N, \chi_D}^{(M)}(k) &= \mathbf{g}_{N, \chi_D}^{(0)}(k-1) = \mathbf{g}_{N, \chi_D}(k-1) \rightarrow \\ &\rightarrow \mathbf{g}_{N, \chi_D}^{(m-1)}(k-1) \rightarrow \mathbf{g}_{N, \chi_D}^{(0)}(k) = \mathbf{g}_{N, \chi_D}(k),\end{aligned}$$

или вычислений априорных векторов коэффициентов Калмана

$$\begin{aligned}\mathbf{t}_{N, \chi_U}^{(M)}(k) &= \mathbf{t}_{N, \chi_U}^{(0)}(k-1) = \mathbf{t}_{N, \chi_U}(k-1) \rightarrow \\ &\rightarrow \mathbf{t}_{N, \chi_U}^{(m-1)}(k-1) \rightarrow \mathbf{t}_{N, \chi_U}^{(0)}(k) = \mathbf{t}_{N, \chi_U}(k)\end{aligned}$$

и

$$\begin{aligned}\mathbf{t}_{N, \chi_D}^{(M)}(k) &= \mathbf{t}_{N, \chi_D}^{(0)}(k-1) = \mathbf{t}_{N, \chi_D}(k-1) \rightarrow \\ &\rightarrow \mathbf{t}_{N, \chi_D}^{(m-1)}(k-1) \rightarrow \mathbf{t}_{N, \chi_D}^{(0)}(k) = \mathbf{t}_{N, \chi_D}(k)\end{aligned}$$

Многоканальный FK-алгоритм базируется на вычислении векторов $\mathbf{g}$. Сложность такого алгоритма $O(N)$ не позволяет считать его быстрым или эффективным по сравнению с RLS-алгоритмами, рассмотренными в предыдущем разделе. FTF-алгоритм базируется на вычислении векторов $\mathbf{t}$ и отношений правдоподобия. Многоканальный FAEST-алгоритм аналогичен FTF-алгоритму, за исключением того, что в нём вычисляются обратные значения отношений правдоподобия. В основе стабилизированного (Stabilized) FAEST-алгоритма находится альтернативное вычисление ошибок линейного предсказания и обратного отношения правдоподобия с помощью различных математически эквивалентных соотношений, которые комбинируются перед использованием в других вычислениях алгоритма. Такой алгоритм несколько сложнее, чем FTF-алгоритм и FAEST-алгоритм, что является следствием дополнительных вычислительных затрат, обеспечивающих устойчивое функционирование адаптивного фильтра. Также получены быстрые RLS-алгоритмы на основе обратного QR-разложения. Оценки вычислительной сложности перечисленных алгоритмов приведены в таблице 2.

Получены также быстрые RLS-алгоритмы для случаев возрастающего окна с регуляризацией и скользящего окна с регуляризацией корреляционной матрицы. Оценка вычислительной сложности таких алгоритмов примерно совпадает с оценкой одноименных алгоритмов со скользящим окном, а сложность регуляризованных алгоритмов со скользящим окном и регуляризацией в два раза больше сложности таких алгоритмов без регуляризации.

Результаты моделирования быстрых многоканальных алгоритмов со скользящим окном схожи с результатами, приведёнными на рисунке 3,

Таблица 2. Сложность быстрых RLS-алгоритмов со скользящим окном

№	Алгоритм	Сложения	Умножения	Деления	Корни
1	FK	$14MN + 4N$	$16MN + 4N$	$4M$	–
2	FTF	$10MN + 4N$	$10MN + 4N$	$6M$	–
3	FAEST	$10MN + 4N$	$10MN + 4N$	$4N$	–
4	Stabilized FAEST	$14MN + 4N$	$14MN + 4N$	$6M$	–
5	IQR	$12MN + 4N$	$18MN + 4N$	$6M$	$4M$
6	SRF IQR	$10MN + 4N$	$14MN + 4N$	$4M$	–
7	Stabilized IQR	$14MN + 4N$	$16MN + 4N$	$10M$	–

что свидетельствует о математической эквивалентности RLS-алгоритмов с линейной и квадратичной сложностью. Быстрые RLS-алгоритмы могут быть использованы в задачах, где требуются адаптивные фильтры с большим числом весовых коэффициентов или где с помощью таких алгоритмов можно обрабатывать сигналы с большей частотой дискретизации при заданных ресурсах устройства, реализующего адаптивный фильтр.

БЫСТРЫЕ ЛЕСТНИЧНЫЕ RLS-АЛГОРИТМЫ

Другой разновидностью быстрых RLS-алгоритмов являются лестничные алгоритмы, которые получили такое название из-за структуры процедур вычисления априорных ошибок линейного предсказания α^f , α^b , апостериорных ошибок e^f , e^b и ошибок моделирования α , e обрабатываемых сигналов, напоминающей по форме лестницу (см. рис. 4). Все вычисления в лестничных алгоритмах являются скалярными и выполняются на каждой k -й итерации по времени в течение N шагов при изменении порядка адаптивного фильтра от 1 до N .

Из рис. 4 следует, что ошибки

$$\alpha_{\mathbf{x}_{II}}^{f(n+1)}(k) \text{ и } e_{\mathbf{x}_{II}}^{f(n+1)}(k)$$

являются взвешенными функциями ошибок

$$\alpha_{\mathbf{x}_{II}}^{b(n+1)}(k-1) \text{ и } e_{\mathbf{x}_{II}}^{b(n+1)}(k-1),$$

а ошибки

$$\alpha_{\mathbf{x}_{II}}^{b(n+1)}(k) \text{ и } e_{\mathbf{x}_{II}}^{b(n+1)}(k) -$$

взвешенными функциями ошибок

$$\alpha_{\mathbf{x}_{II}}^{f(n)}(k) \text{ и } e_{\mathbf{x}_{II}}^{f(n)}(k).$$

С помощью переменных, называемых коэффициентами отражения G , эти ошибки как бы отражаются друг на друга, что и обуславливает лестничную структуру процедуры вычисления этих ошибок [6].

Вычисления, проиллюстрированные рисунком 4, лежат в основе лестничного алгоритма со скользящим окном на основе априорных (a priori) и апостериорных (a posteriori) ошибок. Также получены алгоритмы, вычисляющие только априорные и только апостериорные ошибки. Другими разновиднос-

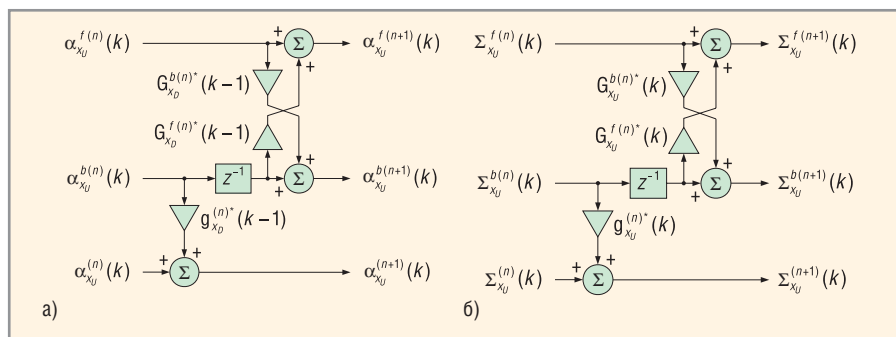


Рис. 4. Вычисления в лестничных алгоритмах

тями перечисленных алгоритмов являются одноименные алгоритмы с обратными связями (Feed Backs, FB), в которых коэффициенты отражения вычисляются рекурсивно. Получен также нормализованный (Normalized) лестничный алгоритм, который представляет собой модификацию алгоритма на основе апостериорных ошибок с обратными связями. Особенностью нормализованного лестничного алгоритма является то, что в нём вместо двух различных видов коэффициентов отражения в части операций линейного предсказания используются коэффициенты отражения одного вида. В таком алгоритме также требуется выполнять операции извлечения квадратного корня. В нормализованном алгоритме все переменные меньше единицы, что важно при реализации вычислений с фиксированной точкой. Разновидностью лестничных алгоритмов, использующих апостериорные ошибки, также являются: алгоритм на основе QR-разложения с вращениями Гивенса, модификация этого алгоритма в пространстве состояний (State Space, SS) и модификация без операций извлечения квадратного корня. Вычислительная сложность перечисленных алгоритмов приведена в таблице 3.

Лестничные RLS-алгоритмы могут быть и многоканальными. Такие алгоритмы получены для адаптивных

фильтров с одинаковым числом весовых коэффициентов в каналах и построены с использованием выражений, сходных по структуре с выражениями для одноканальных алгоритмов (при замене части переменных на матрицы и векторы).

Вычислительная сложность лестничных алгоритмов несколько больше сложности быстрых RLS-алгоритмов, рассмотренных в предыдущем разделе. Однако лестничные алгоритмы известны своей устойчивостью, что расширяет круг их применения. Кроме того, каскадная структура вычислений, характерная для лестничных алгоритмов, способствует эффективной и программной, и аппаратной реализации таких алгоритмов в виде СБИС.

Следует отметить, что лестничные алгоритмы предназначены для приложений, где не требуется вычислять вектор весовых коэффициентов в явном виде, а выходным сигналом является лишь сигнал ошибки α , например, в задачах подавления сигналов электрического или акустического эха.

МНОГОКАНАЛЬНЫЕ ЛИНЕЙНО-ОГРАНИЧЕННЫЕ RLS-АЛГОРИТМЫ

В ряде задач адаптивной фильтрации требуется использовать алгоритмы, основанные на методах условной оптимизации. Так, например, линей-

Таблица 3. Сложность лестничных RLS-алгоритмов со скользящим окном

№	Алгоритм	Сложения	Умножения	Деления	Корни
1	Apr.-Apost.	20N	34N	6N	—
2	Apr.	16N	32N	6N	—
3	Apost.	16N	32N	10N + 1	—
4	Apr.-Apost. FB	22N	41N	6N	—
5	Apr. FB	18N	45N	6N	—
6	Apost. FB	18N	60N	10N + 1	—
7	Norm. Apost.	20N	37N	6N + 5	5N
8	QR	16N	58N	4N + 1	4N
9	QR SRF	16N	40N	4N	—
10	QR SS	24N	60N	6N + 1	6N

но-ограниченные алгоритмы находят применение в адаптивных антенных и микрофонных решётках, в задачах идентификации при наложении ограничений на значения амплитудно-частотной характеристики (АЧХ) адаптивного фильтра на заданных частотах.

Линейно-ограниченные RLS-алгоритмы получены в результате минимизации энергии ошибок между требуемым сигналом $d(k)$ и выходным сигналом адаптивного фильтра $y(k)$ при условии $\mathbf{C}_{NJ}^H \mathbf{h}_{N,\chi}(k) = \mathbf{f}_J$, где $\mathbf{C}_{NJ}$ – матрица линейных ограничений, $\mathbf{f}_J$ – вектор J значений ограничиваемого параметра. Вид линейных ограничений определяется областью применения адаптивного фильтра – пространственно-временной или временной обработкой сигналов.

Вектор весовых коэффициентов линейно-ограниченного адаптивного фильтра записывается в виде:

$$\mathbf{h}_{N,\chi}(k) = \mathbf{R}_{N,\chi}^{-1}(k) \mathbf{r}_{N,\chi}(k) + \mathbf{R}_{N,\chi}^{-1}(k) \mathbf{C}_{NJ} \left[\mathbf{C}_{NJ}^H \mathbf{R}_{N,\chi}^{-1}(k) \mathbf{C}_{NJ} \right]^{-1} \times \left[\mathbf{f}_J - \mathbf{C}_{NJ}^H \mathbf{R}_{N,\chi}^{-1}(k) \mathbf{r}_{N,\chi}(k) \right], \quad (6)$$

а RLS-алгоритмы на основе этого выражения являются результатом применения леммы об обращении матриц для получения рекурсивных процедур вычисления переменных уравнения (6). Многообразие линейно-ограниченных RLS-алгоритмов образуется за счёт применения в них различных процедур вычисления векторов коэффициентов Калмана из алгоритмов, соответствующих способам оценки корреляционной матрицы.

В случае скользящего окна вычислительная сложность линейно-ограниченного алгоритма равна $6NJ^2 + 10NJ + 2J^2 + 4J + 5N$ операциям умножения, $6NJ^2 + 12NJ + 4J^2 + 4J + 6N$ операциям сложения и двум операциям деления, без учёта вычисления векторов коэффициентов Калмана. Аналогичной сложностью характеризуется и алгоритм с возрастающим окном и регуляризацией, тогда как сложность алгоритма со скользящим окном и регуляризацией примерно в два раза больше [7].

ПАРАЛЛЕЛЬНЫЕ И БЫСТРЫЕ RLS-АЛГОРИТМЫ

Представленные в предыдущих разделах алгоритмы адаптивной фильтра-

ции ориентированы на реализацию с помощью одного процессора. Особенностью рассматриваемых ниже параллельных алгоритмов является возможность их реализации с помощью двух или четырёх процессоров, независимо от числа каналов адаптивного фильтра и числа весовых коэффициентов в каналах, с соответствующим повышением скорости обработки (частоты дискретизации) сигналов. Параллелизм достигается обработкой независимых потоков данных адаптивного фильтра $\chi_N(k)$, $\chi_N(k-L)$, $\xi_{p_N}(k)$ и $\xi_{p_N}(k-L)$, которые одновременно существуют в случае адаптивной фильтрации нестационарных сигналов из-за применения скользящего окна при оценке корреляционной матрицы, её динамической регуляризации или применения обоих приёмов одновременно.

Такие параллельные алгоритмы не требуют дополнительных вычислительных затрат для разделения данных на параллельные потоки. В RLS-алгоритмах со скользящим окном и в регуляризованных RLS-алгоритмах с возрастающим окном имеется два ($F = 2$), а в регуляризованных RLS-алгоритмах со скользящим окном – четыре ($F = 4$) независимых потока входных данных, обусловленных модификацией корреляционной матрицы адаптивного фильтра. В последовательных RLS-алгоритмах в результате последовательного применения леммы об обращении матрицы эти потоки обрабатываются по очереди. Рассматриваемые параллельные RLS-алгоритмы базируются на возможности независимой (параллельной) обработки потоков данных.

В основе параллельных алгоритмов лежит обобщенная лемма об обращении матрицы:

$$\mathbf{R}^{-1} = \mathbf{B}^{-1} - \mathbf{B}^{-1} \mathbf{C} \mathbf{A}^{-1} \mathbf{D} \mathbf{B}^{-1}, \quad (7)$$

где $\mathbf{A} = \mathbf{D} \mathbf{B}^{-1} \mathbf{C} + \mathbf{S}$, а $\mathbf{C}$ и $\mathbf{D}$ – матрицы. Для использования этого уравнения при получении алгоритмов адаптивной фильтрации формируются матрицы:

$$\mathbf{C} = [\mathbf{y}, \mathbf{x}, \mathbf{z}, \mathbf{v}] = \mathbf{X}_{NF}(k) = [\mu^{0.5} \chi_N(k-L), \chi_N(k), \mu^{0.5} \xi_{p_N}(k-L), \xi_{p_N}(k)] \quad (8)$$

$$\mathbf{D} = \mathbf{C}^H \quad (9)$$

$$\mathbf{S} = \text{diag}(-1, 1, -1, 1) \quad (10)$$

Число столбцов F матрицы $\mathbf{X}_{NF}$ и их вид определяют возможные разновидности RLS-алгоритмов.

С помощью выражений (7) – (10) любую из матриц (2), (4) или (5) можно представить как

$$\mathbf{R}_N(k) = \lambda \mathbf{R}_N(k-1) + \mathbf{C}_{NF} \mathbf{S}_F \mathbf{C}_{NF}^H. \quad (11)$$

С использованием выражений (7), (10), (11) были получены параллельные версии алгоритмов, представленных в предыдущих разделах.

Параллельные алгоритмы во многом схожи с одноименными алгоритмами с возрастающим окном. Однако в параллельных алгоритмах переменные $\mathbf{X}_{NF}(k)$ и коэффициенты Калмана $\mathbf{G}_{NF}(k) = \mathbf{R}_N^{-1}(k) \mathbf{X}_{NF}(k)$, $\mathbf{T}_{NF}(k) = \mathbf{R}_N^{-1}(k-1) \mathbf{X}_{NF}(k)$ – это матрицы, а не векторы; $\mathbf{d}_F(k)$ и $\mathbf{a}_F(k)$, $\mathbf{c}_F(k)$ являются векторами, а не скалярными величинами. Отношения правдоподобия становятся квадратными матрицами с числом элементов $F \times F$. Эти матрицы обеспечивают математическую эквивалентность соответствующих последовательных RLS-алгоритмов и параллельных алгоритмов, определяемых значением F и структурой матрицы $\mathbf{X}_{NF}(k)$. Вычислительная сложность полученных параллельных алгоритмов [8] примерно совпадает с вычислительной сложностью одноименных последовательных алгоритмов.

Различие между последовательными алгоритмами и математически эквивалентными им параллельными алгоритмами иллюстрирует рисунок 5.

НЕКОТОРЫЕ ПРИМЕНЕНИЯ АДАПТИВНЫХ АЛГОРИТМОВ

Вычислительные процедуры быстрых RLS-алгоритмов со скользящим окном являются составной частью быстрых алгоритмов аффинных проекций [9] и нелинейных адаптивных фильтров [10]. Нелинейные эффекты учитываются в задачах подавления сигналов электрического и акустического эха, подавления сигналов акустических шумов, выравнивания каналов связи, коррекции погрешностей в аналого-цифровых преобразователях и других приложениях.

При построении полиномиальных адаптивных фильтров требуется использовать многоканальные фильтры с изменяемым на единицу числом весовых коэффициентов между соседними каналами. Такие фильтры являются частным случаем многоканальных адаптивных фильтров (см. рис. 1). Это позволяет для реализации полиномиальных адаптивных фильтров исполь-

зовать быстрые RLS-алгоритмы. Тогда общее число весовых коэффициентов при использовании только квадратичного ядра с учётом его симметрии равно $N_T = 0,5N^2 + 1,5N$, где N – число весовых коэффициентов линейной части адаптивного фильтра. Уже при небольших значениях N реализация таких фильтров требует больших вычислительных ресурсов. Решением проблемы является использование усечённых адаптивных фильтров, эффективность которых подтверждают результаты моделирования (см. рис. 6).

На рисунке 6 линия 1 соответствует идентификации сигнала $d(k)$ с помощью только линейного ядра адаптивного фильтра, линия 2 – с помощью двухканального диагонального полиномиального фильтра с одинаковым числом весовых коэффициентов линейного и нелинейного ядер, а линия 3 – с помощью полного квадратичного адаптивного фильтра. Линии 1 – 3 соответствуют RLS-алгоритму. Усечённые адаптивные фильтры, состоящие из линейного ядра и квадратичного ядра, аппроксимированного только диагональными элементами, при наличии шума на входе $d(k)$ обеспечивают качество (в терминах параметра ERL) примерно на 5 дБ лучше по сравнению с полным адаптивным фильтром. Это обусловлено тем, что на практике нелинейные ядра имеют малые амплитуды весовых коэффициентов, и при наличии шума на входе $d(k)$ большинство этих коэффициентов, за исключением диагональных с максимальными амплитудами, определяется с ошибками, сопоставимыми со значениями самих коэффициентов.

Графики для градиентного алгоритма, аналогичные линиям 1 – 3, отмечены линиями 4 – 6 соответственно. Видно, что полные и усечённые градиентные алгоритмы демонстрируют на 10...15 дБ меньшее значение параметра ERL, что свидетельствует в пользу применения усечённых полиномиальных адаптивных фильтров на базе быстрых многоканальных RLS-алгоритмов (не только с точки зрения вычислительной сложности, но и с точки зрения качества работы таких фильтров в реальных условиях).

ПРОВЕРКА РАБОТОСПОСОБНОСТИ И ЭФФЕКТИВНОСТИ АДАПТИВНЫХ АЛГОРИТМОВ

Было бы невозможно разработать и проверить представленные алгорит-

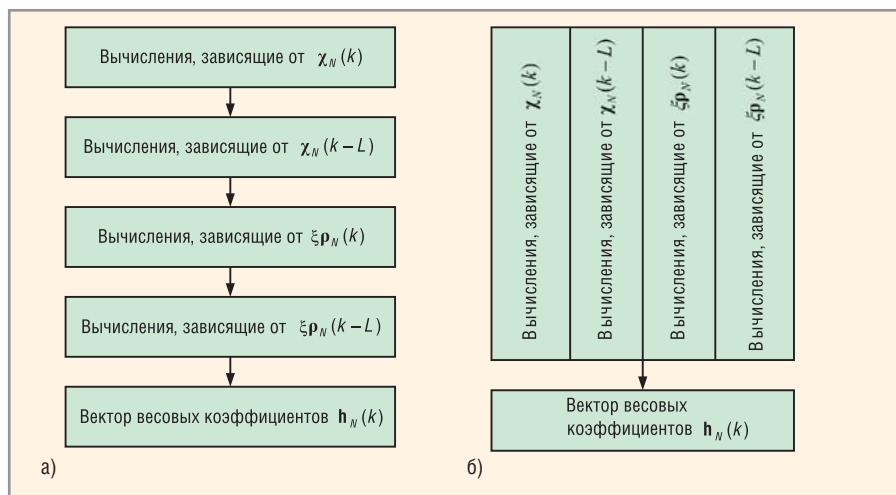


Рис. 5. Вычисления в RLS-алгоритмах

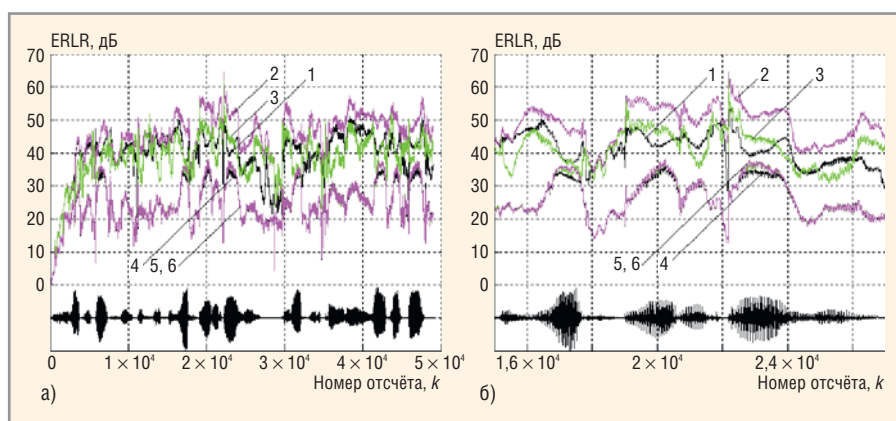


Рис. 6. Моделирование полиномиальных адаптивных фильтров

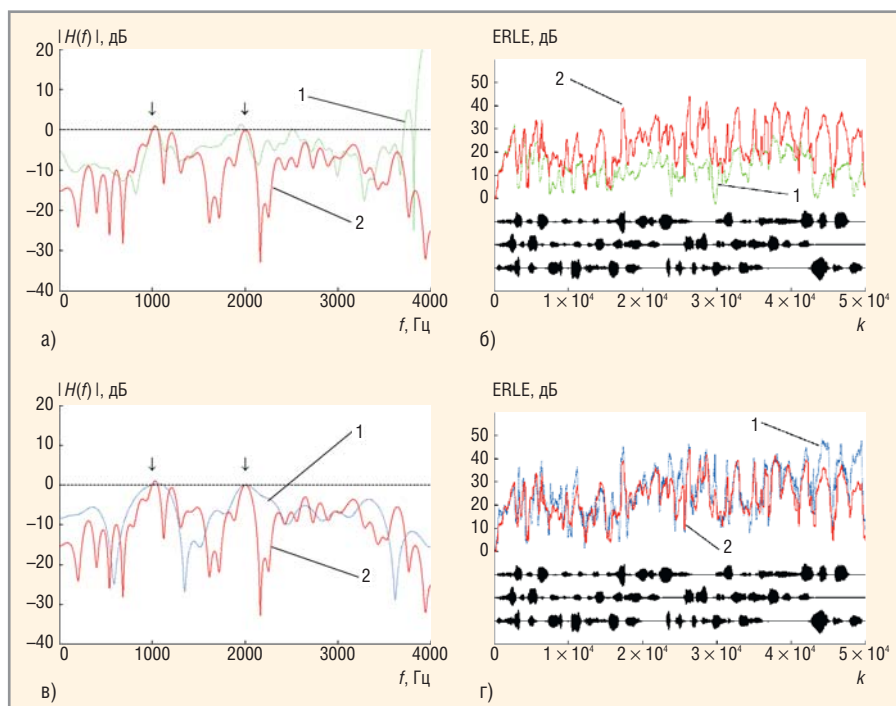


Рис. 7. Моделирование многоканальных адаптивных фильтров

мы адаптивной фильтрации без критерия правильности их функционирования. Одним из способов проверки является сравнение поведения адаптивных фильтров с одинаковым

числом весовых коэффициентов, использующих разные алгоритмы, при решении одинаковых задач и обработке одинаковых сигналов. Поскольку RLS-алгоритмы в пределах своих

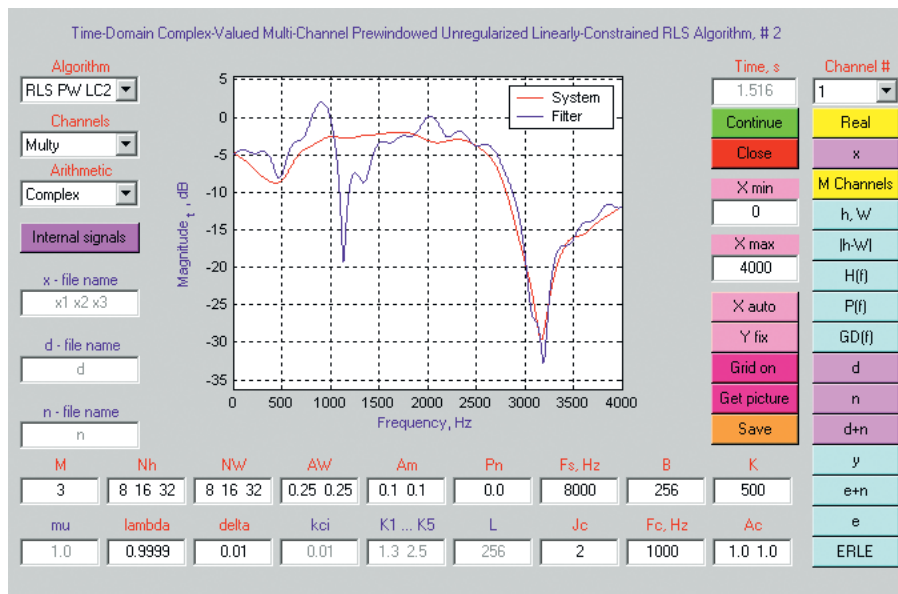


Рис. 8. Графический интерфейс пользователя

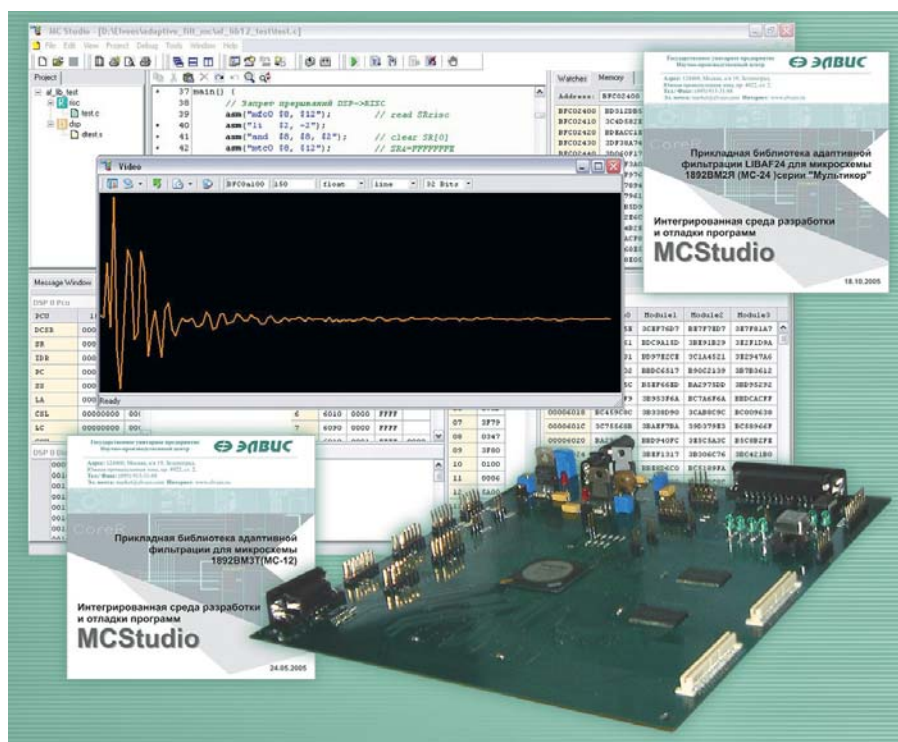


Рис. 9. Библиотеки адаптивной фильтрации для СБИС серии «Мультитор»

классов представляют собой тождественные преобразования некоторых математических соотношений, эти алгоритмы должны быть математически эквивалентными друг другу.

Однако было установлено, что в литературных источниках задание начальных условий различных адаптивных алгоритмов часто определяется по-разному. С одной стороны, это не противоречит работоспособности алгоритмов, но с другой стороны, не позволяет корректно их сравнивать даже в одинаковых условиях, т.к. из-за различной инициализации алгоритмы не обеспечивают одина-

ковых показателей качества и, следовательно, не являются полностью математически эквивалентными. Это затрудняет проверку алгоритмов в процессе их разработки и при решении прикладных задач.

Показано [11], что если в основе получения RLS-алгоритмов использовать следующий функционал:

$$J_N(k) = \sum_{i=p}^k \lambda^{k-i} \left| d(i) - \mathbf{h}_N^H(k) \mathbf{x}_N(i) \right|^2 + \delta^2 \mathbf{h}_N^H(k) \Lambda_N^{-1}(k) \mathbf{h}_N(k),$$

где $\Lambda_N^{-1}(k) = \text{diag}(\lambda^k, \lambda^{k-1}, \dots, \lambda^{k-(N-1)})$ – диагональная матрица, $p = 1$ – в случае

возрастающего окна и $p = k - L + 1$ – в случае скользящего окна, то вектор весовых коэффициентов адаптивного фильтра определяется как

$$\mathbf{h}_N(k) = \left[\mathbf{R}_N(k) + \delta^2 \Lambda_N^{-1}(k) \right]^{-1} \mathbf{r}_N(k).$$

Такая модификация позволила получить эквивалентные условия инициализации различных RLS-алгоритмов. Эквивалентность алгоритмов демонстрируется наблюдением на каждой итерации одинаковых сигналов на выходе адаптивного фильтра и других показателей качества его работы, если сравниваемые фильтры имеют одинаковые порядки и обрабатывают одинаковые входные сигналы (см. рис. 3).

Рассмотренные алгоритмы адаптивной фильтрации разделены на классы в соответствии со способом оценки корреляционной матрицы адаптивного фильтра. Результаты моделирования алгоритмов, демонстрирующие эффективность применения различной модификации корреляционной матрицы адаптивного фильтра при обработке нестационарных сигналов, представлены на рисунке 7. Рассматривается задача идентификации трёхканального линейного импульсного отклика при обработке различных нестационарных сигналов (речи) в каждом из каналов.

На рисунках 7а и 7б сравниваются многоканальные алгоритмы с возрастающим (линия 1) и скользящим (линия 2) окнами без регуляризации. Можно видеть, что ограничение 0 дБ АЧХ $|H(f)|$ адаптивного фильтра, задаваемое на частотах 1 и 2 кГц, обеспечивается обоими алгоритмами. Однако в алгоритме со скользящим окном (благодаря следящим свойствам) такой параметр, как ERLE, достигает более высокого значения, чем в алгоритме с возрастающим окном. На рисунке 7б видно, что в рассмотренных примерах значения параметра ERLE в случае RLS-алгоритма с возрастающим окном примерно на 20 дБ ниже, чем в случае RLS-алгоритма со скользящим окном. Это объясняется тем, что при обработке нестационарных сигналов во втором случае корреляционная матрица вычисляется более точно.

Улучшение разработанных алгоритмов достигается динамической регуляризацией при обращении корреляционной матрицы, оцениваемой на скользящем окне (см. рисунки 7в и

7г). На рисунке 7в видно, что ограничения АЧХ выполняются и в случае регуляризованного алгоритма, а из рисунка 7г следует, что при использовании скользящего окна и регуляризации (линия 1) достигаемое значение ERLE в среднем не меньше, чем при использовании только скользящего окна (линия 2, аналогичная линия 2 на рис. 7б).

РЕАЛИЗАЦИЯ АДАПТИВНЫХ АЛГОРИТМОВ

Рассмотренные алгоритмы (около 400 разновидностей) имеют программные прототипы на языке программирования MATLAB. Модели алгоритмов получены в виде отдельных функций, а также интегрированы в графический интерфейс пользователя (см. рис. 8), с помощью которого можно исследовать свойства интересующего алгоритма адаптивной фильтрации под воздействием внутренних тестовых сигналов или исследовать работу адаптивного фильтра в составе устройства при использовании записей реальных сигналов.

В настоящее время часть вычислительных процедур рассмотренных адаптивных алгоритмов уже вошла в состав прикладной библиотеки программ для СБИС сигнальных контроллеров отечественной серии «Мультикор» [12] 1892BM3T (MC-12) и 1892BM2Я (MC-24) (см. рис. 9).

ЗАКЛЮЧЕНИЕ

Описано семейство алгоритмов адаптивной фильтрации, предназначенных для обеспечения эффектив-

ной обработки нестационарных сигналов. С целью уменьшения нагрузки на вычислительное ядро процессора и повышения скорости обработки (частоты дискретизации) сигналов при реализации алгоритмов адаптивной фильтрации нестационарных сигналов разработаны математические аналоги последовательных алгоритмов – параллельные RLS-алгоритмы. Последние ориентированы на реализацию с помощью двух или четырёх процессоров, независимо от числа каналов адаптивного фильтра и числа весовых коэффициентов в каналах. Математические модели алгоритмов адаптивной фильтрации, их прототипы на языке программирования MATLAB, а также функции для СБИС сигнальных контроллеров отечественной серии «Мультикор» предоставляют разработчикам радиоэлектронной аппаратуры готовые решения в пределах широкого выбора алгоритмов адаптивной фильтрации. Это позволяет не только ускорить процесс разработки приложений, но и придать им новое качество, которое часто недостижимо при использовании простых алгоритмов адаптивной фильтрации.

ЛИТЕРАТУРА

1. Adaptive signal processing: applications to real-world problems. *J. Benesty, Y. Huang*, Eds. Berlin, Heidelberg, New York: Springer-Verlag, 2003.
2. Джиган В.И. Многоканальные RLS- и быстрые RLS-алгоритмы адаптивной фильтрации. Успехи современной радиоэлектроники. 2004. № 11. С. 48–77.

3. Джиган В.И. Многообразие лестничных RLS-алгоритмов адаптивной фильтрации. Цифровая обработка сигналов. 2005. № 3. С. 2–12.
4. Zelniker G., Taylor F.J. Advanced digital signal processing: theory and applications. New York: Marcel Dekker, 1994.
5. Gay S.L. Dynamically regularized fast RLS with application to echo cancellation. Proc. of the Int. Conf. on Acoustic, Speech and Signal Processing. 1996. P. 957–960.
6. Djigan V.I. Lattice RLS for nonstationary signal processing. Radioengineering: Proc. of Czech and Slovak Technical Univ. and URSI Committers. 2006. Vol. 15. № 1. P. 25–31.
7. Джиган В.И. Многоканальные линейно-ограниченные RLS алгоритмы со скользящим окном. Радиотехника. 2005. № 10. С. 32–36.
8. Djigan V.I. RLS adaptive filtering algorithms based on parallel computations. Radioengineering: Proc. of Czech and Slovak Technical Univ. and URSI Committers. 2005. Vol. 14. № 3. P. 28–36.
9. Джиган В.И. Особенности построения быстрого алгоритма аффинных проекций для многоканальной адаптивной фильтрации. Радиотехника и электроника. 2005. № 11. С. 1391–1399.
10. Matheus V.J. Adaptive polynomial filters. IEEE Signal Proc. Magazine. 1991. Vol. 8. № 3. P. 10–26.
11. Джиган В.И. Условия эквивалентности рекурсивных алгоритмов адаптивной фильтрации по критерию наименьших квадратов. Телекоммуникации. 2006. № 6. С. 6–11.
12. Солохина Т., Александров Ю., Петричкова Я. Сигнальные контроллеры компании «ЭЛВИС»: первая линейка отечественных DSP. Электроника: Наука, Технология, Бизнес. 2005. № 7. С. 70–77.



Новости мира News of the World Новости мира

Оперативная память позволяет получить доступ к зашифрованным данным

Исследователи Принстонского университета сообщили об изобретении новой атаки, которая может дать возможность недоброжелателям получить доступ к зашифрованным данным, хранящимся на компьютере. Такие решения для обеспечения безопасности, как Microsoft BitLocker, Apple FileVault и Linux dm-crypt, остаются совершенно беззащитными перед новой атакой.

Суть метода обхода защиты состоит в том, что для доступа к зашифрованным данным необходимо получить ключ шифрования. Когда пользователь набирает свой пароль, этот ключ хранится в оперативной памяти.

Оперативная память, освобождается при выключении компьютера, однако исследователи обнаружили, что данные исчезают из неё не сразу же после того, как перестает подаваться питание, а спустя некоторое время. Обычно оно составляет от нескольких секунд до минуты, но если охладить чип памяти до температуры –50°C, то данные сохраняются и спустя 10 мин.

Если система находится в спящем режиме, то получить доступ к данным в памяти не составит труда. А тот уровень защиты, который обещают разработчики систем для обеспечения безопасности, может быть гарантирован только в том случае, если пользователь выключит компьютер.

Исследователи говорят о том, что им удалось написать программы, которые ав-

томатически получали доступ к информации о шифровании после перезагрузки компьютера. Метод работал и в том случае, когда атакующие имели непосредственный доступ к компьютеру, и если они работали удалённо. Атака завершалась удачно даже тогда, когда чип памяти переставляли на другой компьютер. При этом ни одна из атак не требует использования какого-либо специального оборудования.

Исследователи уже сообщили о своём открытии производителям популярных средств для обеспечения безопасности, хотя и считают, что те вряд ли могут сделать что-то, кроме как посоветовать пользователям выключать свои компьютеры. Особенно это касается ноутбуков.

3dnews.ru

Новые технологии сжатия многомерных сигналов

Михаил Чобану, Михаил Волков (г. Москва)

Предложены новые технологии разработки алгоритмических и программных средств в системах сжатия многомерных сигналов. Данные технологии основаны на применении многомерных многоскоростных систем, оптимизированных методов частичной сортировки вейвлет-коэффициентов и предназначены для современных, высокопроизводительных видеоплат.

ВВЕДЕНИЕ

На протяжении последних десятилетий постоянно возрастает потребность в передаче видеосигналов по каналам связи. Современные приложения включают передачу программ цифрового телевидения высокой чёткости (ТВЧ, HDTV), основанного на технологиях MPEG-2 и MPEG-4. За рубежом ведутся активные исследования в области создания настоящего трёхмерного телевидения (3D-TV), важной частью которого являются методы и средства представления и сжатия неразделимых (не представимых в виде произведения одномерных) многомерных сигналов. Эффективным методом сжатия, применяемым в указанных приложениях, является подполосное кодирование.

К задачам цифровой обработки многомерных сигналов относятся также идентификация и фильтрация радио- и гидролокационных сигналов, геофизических, акустических и световых полей, передача данных в локальных и глобальных компьютерных сетях, обработка неподвижных изображений и видеосигналов в медицине (рентгеновская и ультразвуковая томография), метеорологии, космонавтике, ядерной физике и т.д.

Интерес к решению задач анализа, синтеза, обработки, кодирования, сжатия многомерных (ММ или M-D –

multi-dimensional) сигналов для их передачи, хранения, архивирования, защиты от несанкционированного доступа, восстановления в системах связи при наличии ограничений (на скорость передачи, на полосу пропускания, на динамический диапазон и т.д.) объясняется ростом таких сфер приложения, как мультимедиа-технологии и телекоммуникации, осуществляющих обработку (включая сжатие) неподвижных изображений (2D-сигналы), видеосигналов (3D-сигналы) и меняющихся во времени томографических снимков (4D-сигналы).

Фундаментальной проблемой при создании цифровых систем является сокращение избыточности информации. Разработка эффективных способов и методов сжатия одномерных и ММ-сигналов является предпосылкой эффективного использования каналов связи, что обеспечивает сохранение действующих частотных планов, высвобождение большей части частотного пространства для предоставления таких видов услуг, как ТВЧ, 3D-TV, видеоконференции, многопрограммное заказное ТВ и звуковое вещание.

Новый импульс в теории цифровой обработки сигналов и необходимых цифровых устройств обусловлен радикальным изменением технологических возможностей новейших быстродействующих СБИС, ПЛИС, сигнальных и графических процессоров. Использование таких систем обеспечивает реализацию сложных и математически ёмких алгоритмов обработки сигналов в реальном масштабе времени. Поэтому задача синтеза систем обработки многомер-

ных сигналов ставится таким образом, чтобы в полной мере использовать новые технологические возможности.

МНОГОМЕРНЫЕ МНОГОСКОРОСТНЫЕ СИСТЕМЫ

Одной из наиболее перспективных областей применения многомерных методов цифровой обработки сигналов являются многомерные многоскоростные системы, в которых обработка сигнала в различных частях системы происходит с различной скоростью [2, 3, 14]. Многоскоростные системы являются важной составной частью систем преобразования многомерных сигналов с целью их передачи по проводным или беспроводным сетям.

Многоскоростная система (см. рис. 1) с максимальной децимацией состоит из банка анализа, банка синтеза, устройств квантования и кодирования/декодирования подполосовых сигналов. Если рассматривается один уровень декомпозиции, то в банке анализа ММ-сигнал $X(\mathbf{z})$ раскладывается на m подполосовых сигналов (или каналов). В банке синтеза из переданных подполосовых сигналов вычисляется оценка сигнала $\hat{X}(\mathbf{z})$. В случае нескольких уровней декомпозиции один или несколько подполосовых сигналов далее раскладываются на свои подполосовые составляющие.

Банк анализа (синтеза) состоит из нескольких частей [3]:

- ММ фильтров $H_i(\mathbf{z})$ (соответственно $F_i(\mathbf{z})$), где $i = 0, \dots, m - 1$;
- устройств понижения (соответственно, повышения) частоты дискретизации в пространстве и/или во времени – дециматоров $\downarrow \mathbf{D}$ (соответственно интерполяторов $\uparrow \mathbf{D}$), где $\mathbf{D} = k \times k$ матрица децимации (матричный коэффициент растяжения), k – число переменных. Для многоскоростных систем с максимальной децимацией $m = |\det \mathbf{D}|$.

Предложены методы аналитического синтеза всех составных частей

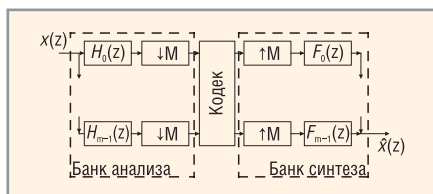


Рис. 1. Многомерная многоскоростная система

неразделимых многоскоростных систем, включая синтез неразделимых матриц децимации [13], синтез биортогональных и ортогональных банков фильтров [2, 5, 7, 12], удовлетворяющих свойствам точного восстановления сигнала, имеющих линейную фазу, с заданной гладкостью и т.д. Методы аналитического синтеза банков фильтров основаны на математических результатах из компьютерной алгебры и теории многомерных полиномиальных матриц.

Методы частичной сортировки вейвлет-коэффициентов

В работах [1, 4, 9, 10] рассмотрены вопросы разработки и реализации методов представления цветных изображений и методов сжатия изображений с помощью разделимого и неразделимого многомерного вейвлет-преобразования. В работах [1, 8] обоснован выбор оптимальных цветовых моделей для представления цветного изображения с целью его кодирования при помощи иерархического алгоритма.

Авторами было проведено тестирование с целью выбора оптимального «статического» формата для распределения бюджета бит между различными цветовыми каналами. Тестирование включало объективные испытания на основе пикового отношения сигнал/шум (PSNR) и субъективные тесты, проведённые в соответствии со стандартом ITU-R BT.500-11. Применение полученных оптимальных «статических» форматов для моделей YIQ и YUV при иерархическом кодировании изображений даёт выигрыш в PSNR до 2...2,5 дБ по сравнению с известными цветовыми моделями.

Во многих случаях целью сжатия изображений является компактное хранение данных и их последующая передача по каналам связи с максимальной скоростью. При этом в системах, где пропускная способность канала ограничена, а скорость передачи крайне важна, полезным оказывается свойство масштабируемости качества для рассматриваемого семейства алгоритмов. На рисунке 2 показаны основные программные части системы сжатия видеосигналов. Ниже рассмотрены вопросы реализации методов сжатия ММ-сигналов с помощью многомерного вейвлет-преобразования, при этом кодирую-

щая часть будет основана на переработанных и оптимизированных вариантах метода частичной сортировки вейвлет-коэффициентов.

В последнее время самые эффективные из кодеров используют вейвлет-декомпозицию сигнала. На данный момент стандартизован кодер JPEG2000, работающий с вейвлет-преобразованием. Существует также большое количество не стандартизованных, но зачастую не менее эффективных алгоритмов. Одним из них является SPIHT, на базе которого развиваются новые алгоритмы; в оценках эффективности любого нового вейвлет-кодера обязательно можно найти сравнительные тесты с алгоритмом SPIHT.

В настоящее время принято делить кодеры, работающие с вейвлет-декомпозицией, на два класса: межполосные (interband) и внутриполосные (intra-band). Алгоритм SPIHT относится к классу межполосных кодеров, т.е. в своей работе он использует избыточность, связанную с корреляцией между уровнями вейвлет-декомпозиции.

Семейство алгоритмов, построенных на сортировке вейвлет-коэффициентов по степени их вклада в качество результирующего изображения и последующей их постепенной передаче, во многом основано на работе [11]. В целом алгоритм заключается в вейвлет-декомпозиции исходного изображения в древовидную структуру, состоящую из многомерных частотных подполос, с помощью многомерных многоскоростных систем. Затем матрица, представляющая данную структуру, сжимается при помощи иерархического алгоритма, основанного на принципе частичной сортировки вейвлет-коэффициентов по степени их вклада в качество восстановленного изображения. Наиболее важные коэффициенты передаются первыми, менее важные – во вторую очередь либо не передаются вообще. Качеством результата можно легко управлять, варьируя количество передаваемых бит. В работе [9] предложена оптимизация алгоритма кодирования – введение матрицы значимости; многие алгебраические операции заменены логическими; алгоритм реализован на языке Си без использования библиотечных функций.

Впервые разработан алгоритм иерархического кодирования для вей-

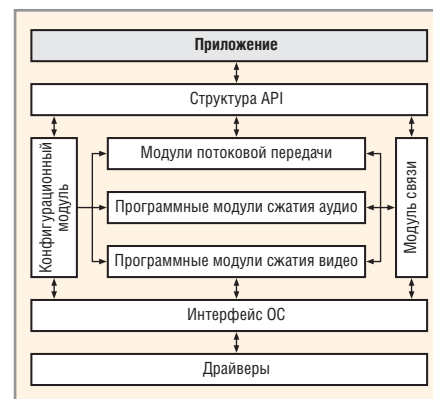


Рис. 2. Основные программные части

лет-разложений, полученных с применением неразделимых фильтров. Уровни вейвлет-декомпозиции для таких фильтров обычно имеют ромбическую форму. Это свойство затрудняет практическое применение данного класса фильтров: такие структуры сложнее хранить в памяти, так как отсутствует подобие между различными полосами на различных уровнях декомпозиции.

Впервые разработан метод предсказания импульсных характеристик неразделимых банков фильтров, позволяющий корректно осуществлять фильтрацию и децимацию/интерполяцию сигналов. Получено подобие полос вейвлет-коэффициентов для различных уровней декомпозиции. Впервые реализована трёхканальная неразделимая многомерная многоскоростная система [6, 7].

Второй метод кодирования изображений относится к категории методов блочного кодирования. В отличие от известных алгоритмов, в разработанном алгоритме используется декомпозиция с помощью квадродеревьев в пространстве вейвлет-образа. Для определения значимости вейвлет-коэффициентов по отношению к множеству монотонно убывающих пороговых значений используется последовательное приближение с помощью шагов квантования. Фактически кодирование координат значимых коэффициентов в матрице значимости заключается в кодировании дерева матриц.

Данный алгоритм кодирования коэффициентов способен быстро изолировать важные ненулевые детали изображения, исключая большие незначимые области. В некоторых случаях алгоритм немного проигрывает по степени сжатия JPEG-2000. Однако важным преимуществом яв-

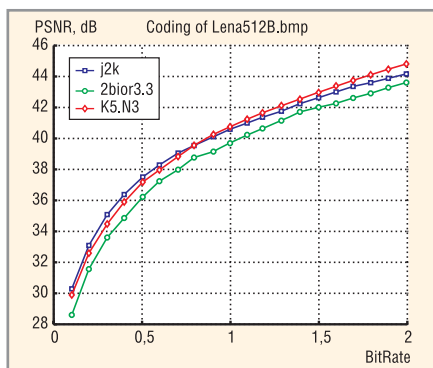


Рис. 3. Сравнение качества кодирования изображения Lena.bmp кодером JPEG2000 и оптимизированным иерархическим алгоритмом

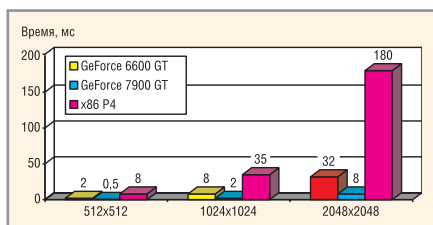


Рис. 4. Время выполнения дискретного вейвлет-преобразования для различных программных реализаций

ляется скорость его работы (примерно в 2,5 раза быстрее JPEG-2000), хорошая совместимость с архитектурой современных процессоров за счёт минимизации случайного доступа к областям памяти. В системах с кэш-памятью алгоритм даёт значительный выигрыш в производительности.

Работа кодеров существенно зависит от используемых БФ. Синтезированные в работе неразделимые фильтры в основном дают лучшие результаты сжатия, чем разделимые. В зависимости от скорости цифрового потока, результаты кодирования изображений с помощью разработанного алгоритма (используя разделимые фильтры и аналитически синтезированный ортогональный фильтр) на 1...1,5 дБ превосходят результаты применения JPEG-2000 (см. рис. 3).

Реализация системы сжатия многомерных сигналов

Разработаны программы i_comp и sptv, написанные под MS Windows, которые позволяют проводить сжатие и восстановление изображений с помощью метода иерархического кодирования. Всего было разработано три поколения программного обеспечения:

- портируемая версия с большими техническими возможностями (медленная версия), написанная на Си, перенесённая на сигнальный процессор;
- x86-оптимизированная версия под Pentium-4 (быстрая версия), написанная на С++ с применением шаблонов и возможностей оптимизирующего компилятора Intel C++. Разработана с учётом архитектуры Intel P-IV NetBurst;
- очень быстрая версия, основанная на GPU (графическом процессоре). Использует быстро растущие возможности графических процессоров и параллельную архитектуру, при этом центральный процессор освобождается для решения других задач. Для реализации версии требуется видеоплата, поддерживающая SM3.0.

Реализация на GPU

Благодаря многомиллиардной индустрии компьютерных игр, высокопроизводительные видеоплаты, предназначенные для вывода реалистичной трёхмерной компьютерной графики в реальном масштабе времени, совершенствуются очень быстро. В то же время цены на них, благодаря большому объёму рынка, постоянно снижаются, и платы становятся доступными рядовому потребителю. Современная видеоплата имеет программируемый графический конвейер, в котором можно реализовать как обработку поступающей на отрисовку (рендеринг) трёхмерной геометрии вершин (а в ближайшем будущем и сборку примитивов), так и способ вычисления цвета каждого пикселя в буфере экрана.

В настоящее время существует два стандарта программирования графики: OpenGL (разрабатывается комитетом из крупнейших производителей программного и аппаратного обеспечения) и DirectX (контролируется корпорацией Microsoft). Небольшая программа, в терминологии DirectX называемая вершинным шейдером (vertex shader), а в терминологии OpenGL – вершинной программой (vertex program), загружается непосредственно в GPU и выполняет операции над поступающими в видеопроцессор вершинами треугольников, из которых состоит отображаемая модель.

Видеоплаты изначально создавались для работы с трёхмерной геометрией, поэтому в них имеется аппаратная (на уровне архитектуры процессо-

ра) поддержка арифметико-логических операций над четырёхкомпонентными векторами чисел с плавающей точкой. Кроме того, растеризация треугольников – это распараллеливаемая операция. Одна из самых мощных современных игровых видеоплат (Nvidia GeForce 7950 GX2) имеет 16 вершинных и 48 пиксельных конвейеров и способна обрабатывать 48 пикселей одновременно.

По своим возможностям видеоплаты намного опережают обычные процессоры общего назначения в терминах гигафлопов. Кроме того, для них не соблюдается закон Мура, т.е. видеопроцессоры становятся быстрее, чем обычные процессоры.

Время расчёта одного уровня ДВП

GPU-реализация в настоящее время упирается именно в производительность шейдера, т.к. на видеоплате находится GF6600GT 12 пиксельных конвейеров, а 7950 GX2 – это двухъядерная видеоплата с 48 пиксельными конвейерами. На рисунке 4 отобрано время выполнения вейвлет-разложения изображений размером 512×512 , 1024×1024 и 2048×2048 пикселей на процессоре P-IV 2,4 ГГц (ОЗУ 768 МБ, DDR 433 МГц). Версия с GPU использует видеоплату GeForce 6600GT (350/800 МГц, 128 МБ ОЗУ), а также GeForce 7950 GX2, с теми же параметрами.

Заключение

На основе новых подходов разработана система сжатия многомерных сигналов. Она включает методы аналитического синтеза неразделимых банков фильтров, оптимизированные методы кодирования с помощью частичной сортировки вейвлет-коэффициентов и программную реализацию с помощью современных высокопроизводительных видеоплат.

Работа выполнена при содействии гранта РФФИ и японского общества JSPS №06-07-91751-ЯФ_а.

Литература

1. Сержантов А.В., Чобану М.К. Выбор цветовой модели для представления цветного изображения перед его сжатием. Труды Международного конгресса Академии информатизации ITS-2004, МЭИ (ТУ). 2004. Т. 3. С. 12–14.
2. Чобану М.К. Многомерные многоскоростные системы и многомерные вейвлет

- функции. Часть 2: Синтез. Вестник МЭИ. 2003. № 3. С. 69–78.
3. Чобану М.К. Многомерные многоскоростные системы и многомерные вейвлет функции. Часть 1: Теория. Вестник МЭИ. 2003. № 2. С. 75–82.
 4. Чобану М.К., Авдеев О.В. Сжатие изображений с помощью частичной сортировки вейвлет-коэффициентов. Цифровая обработка сигналов. 2006. № 2. С. 15–20.
 5. Чобану М.К., Батлук А.В. Исследование применения банков фильтров для сжатия изображений. Цифровая обработка сигналов. 2005. № 4. С. 29–40.
 6. Чобану М.К., Караказьян С.А. Трёхканальные многоскоростные системы. Вестник Санкт-Петербургского университета. Серия 10: Прикладная математика, информатика, процессы управления. 2007. № 1.

7. Чобану М.К., Максименко И.Е. Синтез двухканальных многомерных вейвлетов и их применение для сжатия изображений. Вестник МЭИ. 2006. № 2. С. 88–96.
8. Чобану М.К., Сержантов А.В., Зандер К. Выбор оптимальной цветовой модели для представления цветного изображения с целью его кодирования иерархическим алгоритмом. Вестник МГТУ им. Н.Э. Баумана. Сер. Приборостроение. 2008. № 1.
9. Чобану М.К., Черников А.В. Современный метод сжатия изображений на базе вейвлет-преобразования и иерархического алгоритма кодирования. Цифровая обработка сигналов. 2005. № 3. С. 40–59.
10. Tchobanov M., Mironov V., Klyushkin V. et al. Design and implementation of 2-D and 3-D multirate systems. Proc. 2nd Intern. Workshop on Spectral Methods and

Multirate Signal Processing, SMMSP-2002. Toulouse, France. 2002. PP. 83–86.

11. Shapiro J.M. Embedded image coding using zerotrees of wavelets coefficients. IEEE Trans. Signal Proc. 1993, Dec. Vol. 41. PP. 3445–3462.
12. Tchobanov M. Design of multi-dimensional wavelets and multi-dimensional multirate systems. Труды Межд. конф. Wavelets and Splines, 2003, июль 3–8. Санкт Петербург, 2005. С. 118–133.
13. Tchobanov M. Parameterization of multidimensional decimation matrices. Proc. The 2005 Intern. Workshop on Spectral Methods and Multirate Signal Processing, SMMSP, 2005. Riga, Latvia, 2005. PP. 7–10.
14. Vaidyanathan P.P. Multirate Systems and Filter Banks. Englewood Cliffs. Prentice Hall, 1993.



Новости мира News of the World Новости мира

«Нанокөвөр» – самый тёмный объект на Земле

Самым тёмным из существующих на Земле объектов является отнюдь не сверхплотное тело, а «көвөр» из свободно расположенных нанотрубочек, – утверждают исследователи из Университета Райса (Rice University) и Политехнического института Ренсселера (Rensselaer Polytechnic Institute). На днях они отпартовали о создании нового наноматериала, обладающего рекордным светопоглощением.



Рекордсмен построен из полых ячеистых углеродных нанотрубочек, расположенных вертикально, как нити шерстяного ковра. Падающий на материал свет эффективно поглощается подобной неоднородной структурой, и «көвөр» выглядит практически абсолютно чёрным. Для уменьшения отражательной способности сами нанотрубочки собраны по специальной схеме, предусматривающей случайное расположение атомов углерода.

В результате усилий исследователей появился материал с самой высокой способностью к поглощению света. «Нанокөвөр» отражает всего 0,045% падающего света, или, другими словами, поглощает 99,955% энергии. Предыдущий рекорд светопоглощения, установленный никель-фосфорным сплавом с микропорами, превзойдён в четыре раза. На приведённом фото, слева располагается бывший рекордсмен, а в центре – «наноковёр».

Ожидается, что новый материал найдёт своё применение в качестве покрытия для ячеек солнечных батарей.

news.com

«Темнополюсный» рентген заступит на антитеррористическую службу

Набор простых кремниевых фильтров может решительно улучшить качество рентгеновского оборудования, применяемого в лечебных учреждениях и в аэропортах, – утверждает коллектив учёных из швейцарского Института Пола Шерера во главе с Францем Пфайфером (Franz Pfeiffer). Получаемые с помощью новой техники снимки показывают значительно более детализированные изображения костных переломов, кроме того, с их помощью служба безопасности аэропортов сможет отличить пластиковую взрывчатку от других, совершенно безвредных веществ.

Традиционное применение рентгеновского излучения базируется на различной способности материалов к его поглощению. Сильно поглощающими материалами являются человеческие кости и металлы, поэтому они выглядят на получаемых снимках белыми. Слабо поглощающие материалы, например, мягкие ткани и пластмассы, выглядят тёмными. Однако, как это часто бывает, способность к поглощению рентгеновского излучения большинства веществ и материалов средняя, что неизбежно сказывается на качестве изображения. Например, сломанная кость, окружённая мягкими тканями, выглядит на снимке значительно более размытой, чем если бы она была окружена воздухом.



Учёные предложили использовать для решения проблемы технику, именуемую «тёмнополюсной микроскопией» («микроскопия тёмного поля»), уже давно применяемую в микробиологических исследованиях, в которой для увеличения качества изображения в расчёт принимается только рассеянный свет. Пфайфер и коллеги показали, что данная методика применима и к рентгеновскому излучению. С помощью разработанного учёными набора кремниевых фильтров регистрируются только те лучи, которые проходят через чувствительный элемент под углом, лучи же, проходящие прямо, игнорируются. Исследование проводится в четыре этапа, каждое с тремя наборами фильтров. Полученные данные затем анализируются специально разработанной программой, и в конечном итоге формируется изображение.

Согласно утверждению исследователей, полученные снимки отличаются значительно большей контрастностью, поскольку вещества, по разному поглощающие прямые рентгеновские лучи, ещё в большей степени различаются по способности к его рассеиванию. Например, врачи смогут увидеть даже маленькие кусочки кости, застрявшие в мягких тканях после тяжелых переломов, а служба безопасности аэропортов сможет различать вещества, ранее выглядевшие совершенно одинаково, например, сыр и пластиковую взрывчатку, как это продемонстрировано на снимке справа.

technology.newscientist.com

Цифровая обработка сигнала микроболометра

Владимир Семёнов (г. Великий Новгород)

В статье рассматриваются особенности формирования сигнала в микроболометрах, а также различные методы маскировки дефектных пикселей, возникающих в микроболометрических датчиках тепловизионных приборов.

ВВЕДЕНИЕ

Твердотельные датчики изображения являются основой для построения современных телевизионных камер. К видеодатчикам относятся приборы с зарядовой связью (ПЗС) и КМОП. Человеческий глаз воспринимает электромагнитное излучение с длиной волны 0,4...0,7 мкм, тогда как диапазон чувствительности видеодатчиков КМОП простирается в невидимую, инфракрасную область.

Для наблюдения используется собственное излучение предмета или субъекта в инфракрасной области спектра электромагнитного излучения. Согласно закону смещения Вина, максимум излучения тела, нагретого до температуры T , в градусах Кельвина, имеет длину волны в мкм [1] $\lambda = 2898/T$. Соответственно, для тела, нагретого до температуры 310 К (37°C), максимум излучения соответствует длине волны 9,3 мкм, поэтому для обнаружения излучения от естественных объектов необходим видеодатчик, чувствительный к длинам волн от 14 мкм (207 К $\approx$ -70°C) до 7 мкм (414 К $\approx$ 140°C).

Приборы, обеспечивающие формирование тепловизионного изображения, называются тепловизорами. Тепловизионное изображение формируется в виде раstra, т.е. попиксельно, аналогично телевизионному изображению. Уровень сигнала каждого пикселя тепловизионного датчика определяется интенсивностью теплового излучения. Таким образом, можно наблюдать распределение температур в плоскости изображения объекта.

Тепловизоры применяются не только при наблюдении в ИК-лучах в системах безопасности и наведения. В медицине они используются для ранней диагностики онкологических за-

болеваний, поскольку опухоль имеет температуру, отличающуюся от температуры окружающей ткани. В машиностроении перегрев отдельных узлов оборудования часто является предвестником неисправности. В энергетике тепловизоры позволяют определять состояние силовых трансформаторов, контактных соединений линий электропередачи и т.п. на расстоянии, что позволяет заблаговременно принять меры для предотвращения аварии. При разработке и производстве радиоэлектронной аппаратуры тепловизоры позволяют контролировать перегрев элементов электронного устройства, обеспечивая надёжность функционирования аппаратуры. В городском хозяйстве тепловизоры позволяют обнаруживать места утечки тепловой энергии даже с вертолёта, что позволяет оперативно принимать меры для их устранения.

БОЛОМЕТРЫ

Для измерения мощности излучения часто используют болометр – измерительный элемент, изменяющий температуру под воздействием падающего на него излучения [2]. Чувствительный слой болометра обычно выполняется в виде металлической или полупроводниковой плёнки, образующей резистивный элемент. Как правило, болометр содержит два термочувствительных сопротивления, одно из которых облучается потоком лучистой энергии, а второе компенсирует изменение температуры внешней среды. Для повышения чувствительности болометр иногда охлаждают до температуры жидкого азота (-196°C).

Микроболометр представляет собой микросхему, объединяющую на одном кристалле термочувствительные эле-

менты и схему предварительной обработки сигнала, преобразующую изменения сопротивления в выходное напряжение и компенсирующую фоновое излучение. Микроболометр в качестве твердотельного датчика теплового излучения является основой при построении тепловизоров.

Из-за большого отличия в длине волны и оптика, и датчики изображения значительно отличаются от используемых в телевизионных камерах видимого спектра. Для формирования изображения на чувствительной поверхности матрицы применяется специальная, обычно германиевая оптика. В качестве чувствительного материала при изготовлении микроболометров используется оксид ванадия и аморфный кремний.

Сопротивление полупроводникового болометра изменяется по закону $R_T = R_\infty \exp(\Delta E/kT)$, где R_∞ – константа, соответствующая виртуальному сопротивлению при бесконечной температуре (практически значение при $T \gg \Delta E/k$), Ом; ΔE – ширина запрещённой зоны полупроводника, эВ; k – постоянная Больцмана ($1,38 \times 10^{-23}$ Дж/К); T – абсолютная температура в градусах Кельвина.

Отметим, что относительное изменение сопротивления полупроводникового болометра под воздействием теплового излучения $\Delta R/R \approx \Delta T/T$ составляет всего 0,03% при изменении температуры болометра на 0,1 К (при комнатной температуре). Поэтому для формирования сигнала в микроболометрах применяется специальная схемотехника.

ФОРМИРОВАНИЕ СИГНАЛА В МИКРОБОЛОМЕТРАХ

В настоящей статье мы ограничимся рассмотрением вопросов, связанных с обработкой сигнала микроболометрического датчика с организацией считывания, аналогичной видеодатчикам КМОП. Считывающая схема микроболометра изображена на рисунке 1.

Параметром, несущим информацию о температуре, является сопротивление резистора (болометра). Сопротивление преобразуется в пропорциональный ток с помощью схемы с общим затвором на п-канальном МОП-транзисторе, смещение на затворе которого обозначено U_{refa} . Для компенсации неинформативной составляющей используется комплементарный каскад – схема с общим затвором на р-канальном МОП-транзисторе, смещение на затворе которого обозначено U_{refb} . Комплементарная схема с последовательным включением транзисторов питается от напряжения $+E$. Разностный ток этой схемы преобразуется в напряжение с помощью интегратора со сбросом. Изменяя напряжения смещения U_{refa} и U_{refb} , можно регулировать накапливаемый заряд. Поскольку напряжения смещения и питания непосредственно определяют ток сигнала, они должны быть хорошо отфильтрованы.

Сопротивление активного болометра R_a зависит от температуры. Оно может быть представлено в виде $R_a = R_0 + \Delta R + K_T \Delta T$, где R_0 – номинальное сопротивление болометра; ΔR – технологическое отклонение сопротивления активного болометра от номинального значения; $K_T = \Delta R / \Delta T$ – температурный коэффициент сопротивления материала болометра; ΔT – отклонение температуры болометра под воздействием внешнего излучения.

Здесь и далее нижним индексом 0 будут отмечаться номинальные значения того или иного параметра, буквой Δ – абсолютные отклонения параметра от его номинального значения, буквой δ – относительные.

Полезный сигнал (ток, содержащий информацию о температуре) формируется посредством схемы с общим затвором на п-канальном МОП транзисторе, к истоку которого подключён болометр:

$$I_a = U_a / R_a,$$

где $U_a = U_{\text{refa}} - U_{\text{gs}}$, $I_a \approx I_0(1 + \delta U_a + \delta R + \delta T)$, $I_0 = U_a / R_0$, $\delta U_a = \Delta U_a / U_{a0}$ (определяется технологическим разбросом напряжения между затвором и истоком U_{gs} при токе I_0), $\delta R = \Delta R / R_0$, $\delta T = \Delta T / T_0$. При этом $\delta R < 0,05$, $\delta T \ll \delta R$.

Иными словами, информационная составляющая, пропорциональная температуре, δT , много меньше составляющей, обусловленной техно-

логическим разбросом δR , и чрезвычайно мала по отношению к фоновой составляющей I_0 .

Для компенсации фоновой составляющей используется микроболометр R_b . Схема с общим затвором на р-канальном МОП-транзисторе формирует компенсирующий ток I_b . Номинальное значение этого тока также равно I_0 , поэтому можно записать по аналогии:

$$I_b = U_b / R_b \approx I_0(1 + \delta U_b - \delta R_b),$$

$$U_b = E - U_{\text{refb}} - U_{\text{gs}}.$$

Подбором напряжений смещения можно уравнивать компенсирующий ток и фоновую составляющую $I_b = I_0$ с некоторой погрешностью ΔI : $I_b = I_0 - \Delta I$. Тогда ток, заряжающий конденсатор интегратора, $I = I_a - I_b \approx I_0(\delta U_a + \delta R + \delta T) - \Delta I$. После накопления в течение времени интеграции (например, одной строки) T_1 выходной сигнал при опросе одной ячейки микроболометра равен (мы пренебрегли знаком и постоянным смещением сигнала) $U_{\text{out}} = IT_1 / C$.

В идеальном случае равенства всех параметров номинальному значению получим $U_{\text{out}0} = I_0 \delta T t_1 / C_0 = U_T$, т.е. отклонение напряжение на выходе строго пропорционально изменению температуры. В реальности имеем:

$$U_{\text{out}} = [I_0(\delta U_a + \delta R + \delta T) - \Delta I] t_1 / C_0(1 + \delta C)$$

и погрешность преобразования

$$U_{\text{out}} - U_{\text{out}0} = U_{\text{add}} + U_T \delta C, \text{ где } U_{\text{add}} = [I_0(\delta U_a + \delta R + \delta T) - \Delta I] t_1 / C_0.$$

В последнем выражении мы пренебрегли ошибкой формирования временного интервала t_1 , поскольку полагаем, что для его формирования используется высокостабильный кварцевый генератор.

Таким образом, выходной сигнал микроболометра содержит три составляющие:

- $U_{\text{out}} = U_{\text{add}} + (1 + K)U_T$, где U_{add} – некомпенсированный остаток фона (аддитивная погрешность);

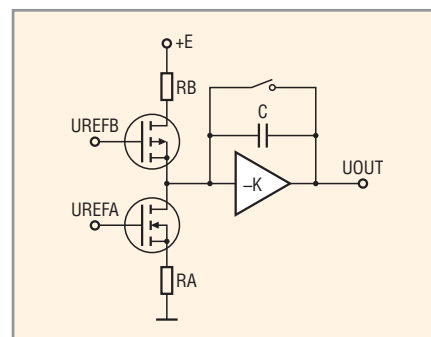


Рис. 1. Считывающая схема микроболометра

- K – неравномерность чувствительности (мультипликативная погрешность);
- $U_T = (U_{\text{out}} - U_{\text{add}}) / (1 + K)$ – информационная составляющая.

ОБРАБОТКА СИГНАЛА МИКРОБОЛОМЕТРА В СИГНАЛЬНОМ ПРОЦЕССОРЕ

Очевидно, что полезный сигнал микроболометра замаскирован паразитным сигналом, связанным как с методом формирования сигнала, так и с технологическими погрешностями изготовления датчика. Поэтому перед подачей такого сигнала на устройство отображения его необходимо обработать для компенсации этого паразитного сигнала. Структурная схема цифрового сигнального процессора, выполняющего такую обработку, показана на рисунке 2. Выходной сигнал микроболометра оцифровывается аналого-цифровым преобразователем. Вследствие высоких требований к точности цифровой обработки разрешающая способность аналого-цифрового преобразования должна соответствовать не менее чем 14 двоичным разрядам (часто применяют 16-разрядное преобразование).

При обработке сигнальным процессором первая составляющая должна быть вычтена из выходного сигнала микроболометра, а вторая – скомпенсирована умножением на коэффициент, постоянный для данного столбца. Определение корректирующих поправок выполняется во время

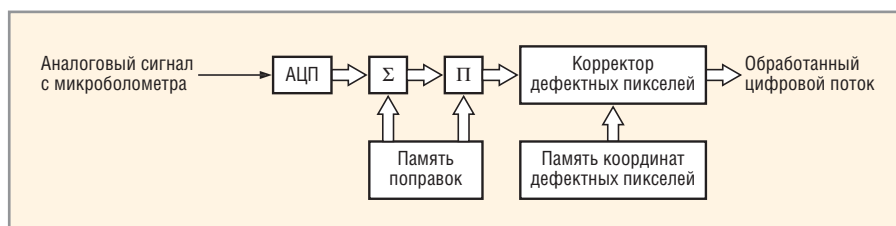


Рис. 2. Структурная схема цифрового сигнального процессора для обработки сигнала микроболометра

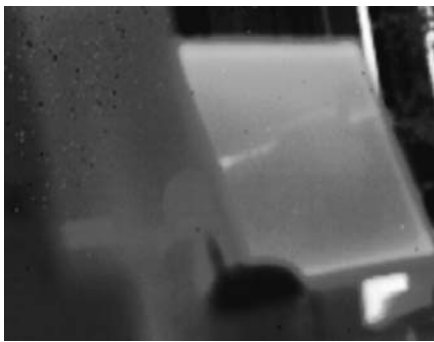


Рис. 3. Дефектные пиксели на изображении, получаемом с микроболометра

калибровки по равнотемпературному полю. Поскольку у нас имеется два неизвестных параметра, то для их определения требуется калибровка по меньшей мере при двух значениях температуры.

Таким образом, первая ступень сигнального процессора должна содержать сумматор и умножитель на коэффициент, опирающийся на таблицу поправок, сформированную при калибровке (см. рис. 2).

Особую проблему представляют «плохие» или дефектные пиксели, т.е. пиксели, сигнал которых не соответствует падающему на него тепловому излучению. Эти пиксели могут иметь различный вид: белые и чёрные «мёртвые» точки, мерцающие точки, точки с пониженной чувствительностью (см. рис. 3). Кроме того, возможны протяжённые кластеры плохих пикселей, коррекция которых особенно сложна. В отличие от телевизионных видеодатчиков, где наличие нескольких дефектных пикселей является основанием для отбраковки датчика, в тепловизионных датчиках допускаются сотни и тысячи плохих пикселей (см. рис. 3), которые должны быть скомпенсированы путём обработки изображения. Это делает выявление и коррекцию плохих пикселей достаточно сложной задачей, которую решает вторая ступень сигнального процессора (см. рис. 2).

При обработке сигнала микроболометра информация плохих пикселей должна быть интерполирована, т.е. заменена другим значением, производным от значений соседних пикселей. Такая замена может быть статической или динамической. В первом случае плохие пиксели выявляются на этапе калибровки прибора. Их координаты заносятся в специальную таблицу, которая является справочной для работы коррек-

тора плохих пикселей. При динамической замене коррекция выполняется в процессе работы прибора. Преимуществом этого метода является возможность коррекции плохих пикселей, появляющихся в процессе эксплуатации. Однако такие корректоры значительно сложнее, поскольку требуют включения в их состав детекторов плохих пикселей, работающих с сигналом произвольного сюжета.

СТАТИЧЕСКАЯ КОРРЕКЦИЯ ДЕФЕКТНЫХ ПИКСЕЛЕЙ

Коррекция плохих пикселей осуществляется в два этапа: 1) выявление плохого пикселя, 2) замена значения пикселя. Для выявления плохого пикселя должен быть выбран критерий, отличающий плохой пиксель от хорошего. Как правило, это определённое отличие от уровня соседних пикселей при наблюдении равнотемпературного поля. Например, пиксель объявляется плохим, если после компенсации технологических погрешностей отличается от соседних более чем на 50% от динамического диапазона.

При статической компенсации выявление плохих пикселей выполняется в результате обработки сигнала равнотемпературного поля в компьютере. Компьютерное моделирование алгоритмов, «защитных» в корректоре дефектов, позволяет оператору сразу оценить возможности их компенсации, и при необходимости координаты плохих пикселей, не соответствующих назначенному критерию, передаются обратно в память сигнального процессора тепловизора.

Все алгоритмы замены используют интерполяцию сигналов соседних элементов по тому или иному закону. Наиболее простой из них – замена значением сигнала от ближайшего хорошего пикселя. Например, это может быть предыдущий пиксель. К сожалению, такое простое в реализации решение (достаточно иметь задержку на элемент) не эффективно для протяжённых дефектов. В этом случае может быть применена корректирующая таблица, где указывают хороший пиксель, значение которого должно быть подставлено вместо значения плохого пикселя. Критерием выбора подставляемого пикселя может быть минимум расстояния до корректируемого плохого пикселя.

ДИНАМИЧЕСКАЯ КОРРЕКЦИЯ ПЛОХИХ ПИКСЕЛЕЙ С ИСПОЛЬЗОВАНИЕМ ЦИФРОВЫХ ФИЛЬТРОВ

Тёмные и белые «мёртвые» точки (см. рис. 3) очень похожи на шум видеодатчиков при низком, менее 20 дБ, отношении сигнал-шум или шум, обусловленный ошибками в цифровом канале передачи. Так же, как и шум, дефекты проявляются в виде разрозненных изменений изолированных элементов изображения, не обладающих пространственной корреляцией. Дефектные элементы существенно отличаются от соседних, аналогично элементам, искажённым шумовыми выбросами. Соответственно, для их динамической компенсации применимы методы фильтрации шума на изображении [3].

Рассмотрим использование метода свёртки со сглаживающим массивом. При этом массив Q выходного изображения размером $M \times M$ формируется путём дискретной свёртки массива F размера $N \times N$ исходного изображения со сглаживающим массивом H размером $L \times L$ согласно формуле:

$$Q(m_1, m_2) = \sum_{n_1} \sum_{n_2} F(n_1, n_2) H(m_1 - n_1 + 1, m_2 - n_2 + 1).$$

Сглаживание шума обеспечивается низкочастотной фильтрацией с помощью массива H с положительными элементами, называемого также шумоподавляющей маской.

При использовании маски с равными элементами производится подстановка среднего значения сигнала соседних пикселей в пределах скользящей апертуры, поэтому иногда этот метод называется методом скользящего усреднения. Усреднение ведёт к ухудшению резкости («замыливанию») изображения; дефекты же, превышающие по размеру апертуру 5×5 , не компенсируются.

Лучшие результаты могут быть получены при использовании маски с неравными элементами, например, уменьшающимися по мере удаления от центрального элемента маски по нормальному закону распределения.

Применение упомянутых методов приводят к искажению границ наблюдаемых объектов. От этого недостатка в значительной степени свободен метод двумерной медианной фильтрации [3].

Медианная фильтрация является нелинейной процедурой, использующей построение вариативного ряда из значений элементов аперттуры – конфигурации пикселей, используемых при фильтрации. Наиболее часто используются следующие формы аперттуры (число элементов в апертуре должно быть нечётным): горизонтальный и вертикальный отрезки, квадрат и крест.

Фильтрации подвергается центральный элемент аперттуры. Все элементы, входящие в аперттуру, с помощью процедуры сортировки выстраиваются в вариационный ряд в порядке нарастания их значений $V_{\min}, \dots, V_{\text{med}}, \dots, V_{\max}$, и значение V_{med} присваивается центральному элементу. Для точечного дефекта применение любой из перечисленных аперттур приведёт к тому, что дефектный пиксель окажется на краю вариационного ряда и будет заменён медианным значением. Ситуация усложняется для протяжённого дефекта. Например, для дефекта в виде горизонтального линейного сегмента будет эффективным использование аперттуры в виде вертикального линейного сегмента.

Для дефекта в виде квадрата 2×2 будет эффективной фильтрация квадратом 3×3 . В общем случае для фильтрации протяжённого дефекта прямоугольной формы, содержащего $L \times M$ элементов, необходима аперттура, содержащая не менее $2L \times M + 1$ элементов.

Использование больших аперттур приводит к заметным искажениям изображения. При этом становится целесообразным применение метода динамической аперттуры, при котором форма аперттуры может быть изменена для различных зон изображения. В зонах расположения протяжённых дефектов используется аперттура большего размера и специально подобранной формы, в то время как для большей части изображения используются простые аперттуры (линейный сегмент или крест), позволяющие эффективно фильтровать одиночные дефекты без видимых искажений изображения.

Весьма эффективным является метод, описанный в [3]. Если значение данного элемента превышает среднее значение группы на некоторую пороговую величину, значение элемента заменяется средним значением по группе. При этом хорошие пик-



Рис. 4. Результаты обработки усредняющим фильтром с порогом определения дефекта

сели корректировке не подлежат и сохраняют свои первоначальные значения. Подбором порога можно добиться компромисса между заметностью не скомпенсированных дефектов и искажениями изображения. Результаты применения этого метода при размере аперттуры 5×5 и пороге, равном 5, показаны на рисунке 4.

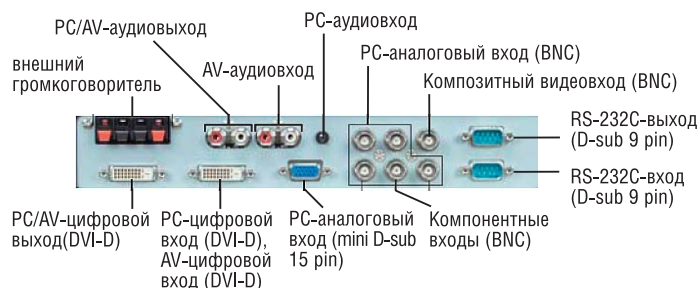
ЛИТЕРАТУРА

1. Ландсберг Г.С. Оптика. М.: Наука, 1976.
2. Ишанин Г.Г. и др. Источники и приёмники излучения. СПб: Политехника, 1991.
3. Прэтт У. Цифровая обработка изображений. М.: Мир, 1982.



КРУГЛОСУТОЧНАЯ ЭКСПЛУАТАЦИЯ – 24/7 Full HD профессиональных мониторов (46 - 65 дюймов)

- **Разрешение экрана Full HD 1920×1080**
фирменная технология ASV Black TFT
- **Разработано для коммерческой эксплуатации**
впервые безвентиляторное охлаждение, работа 24/7
- **Простота обслуживания**
удаленная диагностика через порт RS-232C
- **Полный комплект коммерческих приложений**
изменение размера изображения: видеостены, PIP, PbyP



ProSoft®

ПРОСОФТ – официальный дистрибьютор компании SHARP в России и странах СНГ

Тел.: (495) 232-2522 • E-mail: info@prochip.ru • www.prochip.ru

Методы построения банка цифровых фильтров: конвейерное частотное преобразование и взвешенное перекрывающееся сложение

Леонид Азаренков, Иван Канатов,
Дмитрий Каплун (Санкт-Петербург)

Рассмотрены методы конвейерного частотного преобразования (PFT) и взвешенного перекрывающегося сложения (WOLA), использующие гетеродинирование, прореживание и преобразование Фурье. Описана канальная структура банка цифровых фильтров. Приведены амплитудно-частотные характеристики сигналов на выходах различных каналов банка цифровых фильтров.

ВВЕДЕНИЕ

В операциях цифровой обработки сигналов особое внимание уделяется цифровой фильтрации, которая по объёму вычислений в среднем занимает от 20 до 60%. В узком смысле, цифровой фильтр – это частотно-избирательная цепь, обеспечивающая селекцию цифровых сигналов по частоте [1]. После выполнения цифровой фильтрации, как правило, получается сигнал, несущий полезную информацию в удобном для последующей обработки виде.

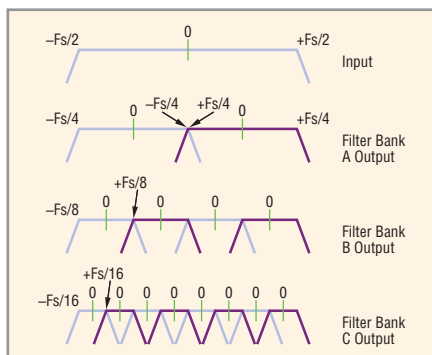


Рис. 1. Конвейерное частотное преобразование

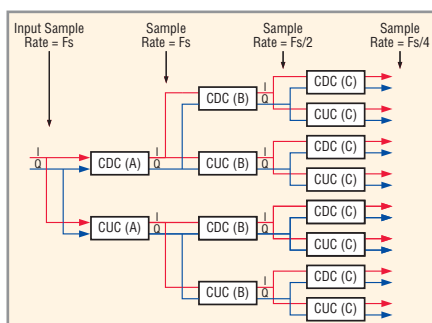


Рис. 2. Древоподобная схема КЧП для $n = 3$

В современных системах цифровой обработки сигналов предъявляются повышенные требования к параметрам цифровых фильтров. Частоты, на которых работают фильтры, нередко достигают нескольких сотен мегагерц и более. Соответственно, возрастает ширина полосы фильтров. Это приводит к увеличению объёма и скорости вычислений и, соответственно, к росту аппаратных затрат. Чтобы свести к минимуму возможные потери информации и повысить качество её обработки, цифровые фильтры должны обеспечивать возможность быстрой работы с большими блоками данных. Одним из вариантов решения этой задачи является использование банка цифровых фильтров.

Банк цифровых фильтров предназначен для разбиения входного сигнала на подканалы [2]. В рассматриваемом случае банк фильтров представляет собой совокупность однотипных полосовых фильтров, перекрывающих весь исследуемый частотный диапазон.

Рассмотрим два метода построения банка цифровых фильтров.

КОНВЕЙЕРНОЕ ЧАСТОТНОЕ ПРЕОБРАЗОВАНИЕ

Конвейерное частотное преобразование (см. рис. 1) представляет собой последовательный сдвиг сигнала на $\pm F/4$ и фильтрацию ФНЧ с полосой пропускания $[-F/4; +F/4]$, где F – ширина полосы сигнала. В результате такого преобразования сигнал разде-

ляется на два канала: нижний – $[-F/2; 0]$ и верхний – $[0; F/2]$.

Используя данный метод, можно разделить спектр исходного сигнала на необходимое число каналов, при этом число каналов $N = 2^n$, где n – число стадий (ступеней конвейера или уровней дерева преобразования [2]).

В простейшем случае для получения $N = 2^n$ равных каналов может быть использовано бинарное дерево преобразования с числом уровней n , как показано на рисунке 2. Для разделения сигнала на верхние и нижние каналы используются CDC (Complex Down Converter – комплексный понижающий преобразователь частоты) и CUC (Complex Up Converter – комплексный повышающий преобразователь частоты).

На каждом последующем уровне дерева ширина полосы сигнала уменьшается в два раза, что позволяет понижать частоту дискретизации вдвое. Однако на практике приходится иметь дело с передискретизованным (oversampled) в два раза сигналом, поскольку невозможно точно отфильтровать его полезную часть и после прореживания (децимации) выборки происходит наложение частот. На первой ступени прореживание не производится, а на последующих ступенях выполняется с фактором $M = 2$, при этом коэффициент передискретизации сохраняется на каждой ступени.

На рисунке 3 представлен комплексный понижающий преобразователь частоты (CDC) для первого уровня дерева преобразования. На каждом последующем уровне частоты гетеродинов будут уменьшаться вдвое. Комплексный повышающий преобразователь частоты (CUC) отличается от понижающего преобразователя противоположными знаками в сумматорах.

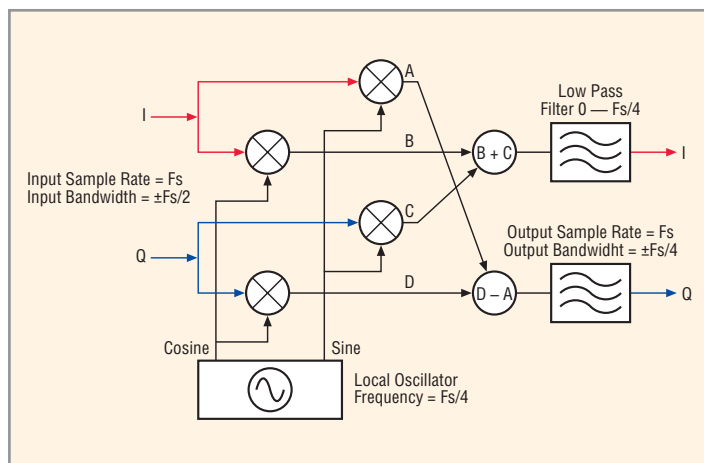


Рис. 3. Комплексный понижающий преобразователь частоты (CDC(A))

Очевидным недостатком древовидной структуры является разрастание дерева при большом числе каналов. К счастью, такая архитектура может быть значительно упрощена:

- поскольку на каждом последующем уровне (кроме второго, – на первом уровне децимация не производится) частота дискретизации уменьшается вдвое, порядок FIR-фильтров и значения коэффициентов не изменяются, и полоса сигнала используется эффективно;
- уменьшение частоты дискретизации позволяет сохранять неизменными таблицы гетеродинов ($\sin$ и $\cos$), масштабируя их от ступени к ступени;
- поскольку выполняется прореживание, то на каждом последующем уровне общее число выходных отсчётов не увеличивается. Следовательно, можно использовать один FIR-фильтр для совместной обработки нескольких чередующихся сигналов путём введения дополнительных задержек между коэффициентами;
- благодаря тому, что выходные отсчёты с фильтров прореживаются для передачи на следующий уровень, можно не вычислять неиспользуемые отсчёты и увеличить эффективность фильтрации. Оптимизированный фильтр для совместной обработки и прореживания двух ветвей, содержащих чередующиеся сигналы, изображён на рисунке 4. Такая оптимизация позволяет обойтись на каждом уровне дерева только одним фильтром, обрабатывающим и вещественные, и мнимые части сигналов во всех каналах.

Для конкретных реализаций архитектуры возможны и другие методы оптимизации. В итоге древовидную структуру можно заменить конвейер-

ом, изображённым на рисунке 5. В этой структуре из-за двух параллельных ветвей используется по два оптимизированных фильтра на стадии, что вызвано необходимостью передискретизации.

На рисунках 6 – 8 представлены амплитудно-частотные характеристики (АЧХ) для первой, второй и третьей ступеней, измеренные по всему диапазону $0...F_s$ с шагом в 10 Гц. На вход подавался гармонический сигнал соответствующей частоты. Затем в качестве коэффициента передачи фильтра использовался максимальный по абсолютному значению отсчёт соответствующего канала (из рассмотрения исключалось время переходного процесса). В блоках CDC и CUC использовались фильтры с полосой пропускания $[0; F_s/4]$ и шириной спада характеристики $0,1F_s$,

что соответствует в данном случае фильтру $0...2500/3500$ Гц.

На рисунках 9 и 10 представлены АЧХ третьей ступени при использовании более узкополосного ($0...2000/2500$ Гц) и более широкополосного ($0...3000/3500$ Гц) фильтров. Видно, что при использовании узкополосного фильтра АЧХ каналов имеют большую неравномерность.

ВЗВЕШЕННОЕ ПЕРЕКРЫВАЮЩЕЕСЯ СЛОЖЕНИЕ

Реализация банка фильтров основывается на трёх операциях [2]: сдвиге в частотной области (модуляция комплексной экспонентой e^{jwkt}), фильтрации ФНЧ $b(n)$ и прореживании. Схема работы банка фильтров приведена на рисунке 11, где wk – центральная частота фильтра $b(n)$.

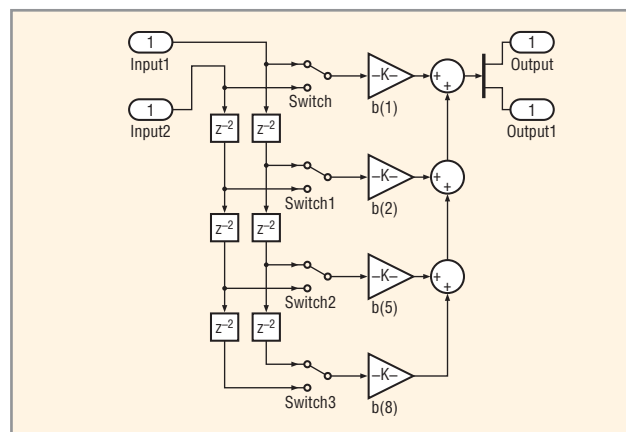


Рис. 4. Децимирующий FIR-фильтр, обрабатывает две ветви с двумя вложенными сигналами в каждой

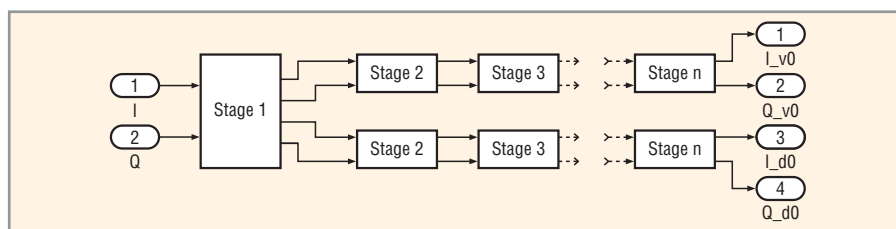


Рис. 5. Оптимизированный конвейер для частотного преобразования

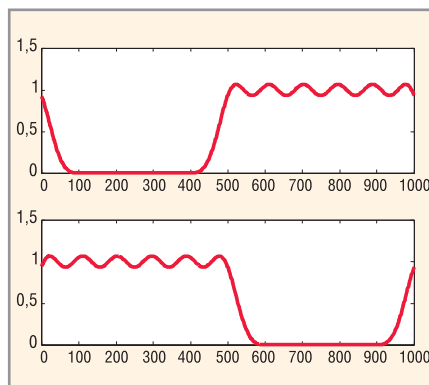


Рис. 6. АЧХ первой ступени

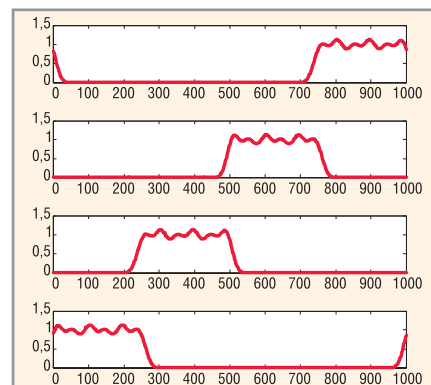


Рис. 7. АЧХ второй ступени

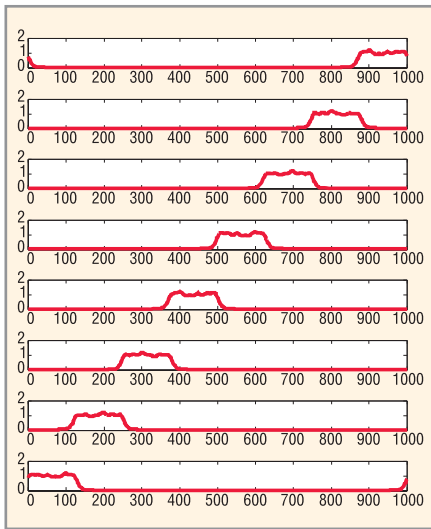


Рис. 8. АЧХ третьей ступени

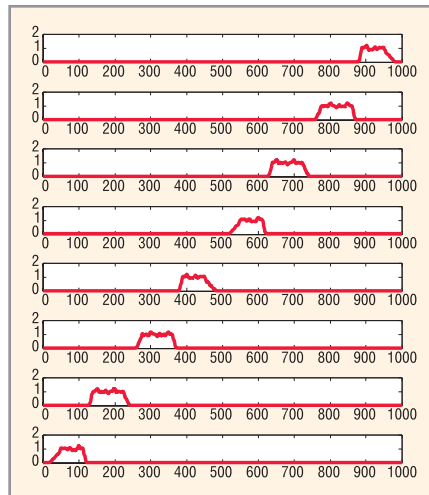


Рис. 9. АЧХ третьей ступени при использовании фильтра 0...2000/2500 Гц

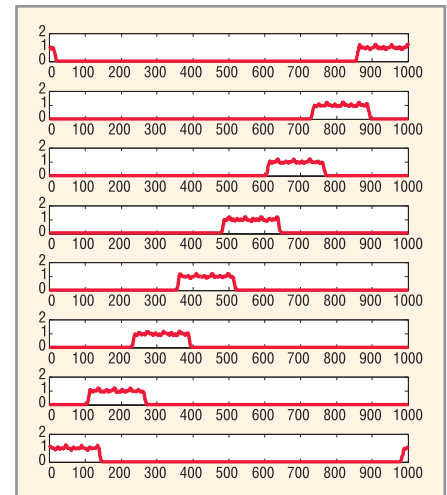


Рис. 10. АЧХ третьей ступени при использовании фильтра 0...3000/3500 Гц

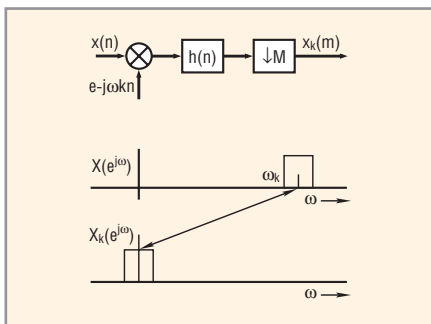


Рис. 11. Схема работы банка фильтров

Выходные отсчёты после фильтрации определяются уравнением [3]:

$$x_k(m) = \sum_{n=-\infty}^{n=\infty} b(mM - n)x(n)W_k^{-kn}. \quad (1)$$

Реализация фильтра согласно формуле (1) очень неэффективна. Для критически децимированного банка фильтров полифазная декомпозиция предпочтительнее. Полифазная реализация (1) описывается следующим уравнением:

$$x_k(m) = \sum_{p=0}^{M-1} [P_p(m) * x_p(m)] W_k^{-kp} = \\ = FFT_p \{ P_p(m) * x_p(m) \}. \quad (2)$$

* обозначает свёртку, $P_p(m) = b(mM - p)$, $x_p(m) = x(mM + p)$.

Полифазная структура (см. рис. 12) предполагает, что выходные отсчёты критически прорежены, т.е. частота дискретизации в каждом канале в K раз меньше, чем частота дискретизации входного сигнала, где K – число каналов. Увеличение выходной частоты в целое число раз возможно добавлением нулей на входе каждого полифазного фильтра.

Метод взвешенного перекрывающегося сложения (WOLA) реализует

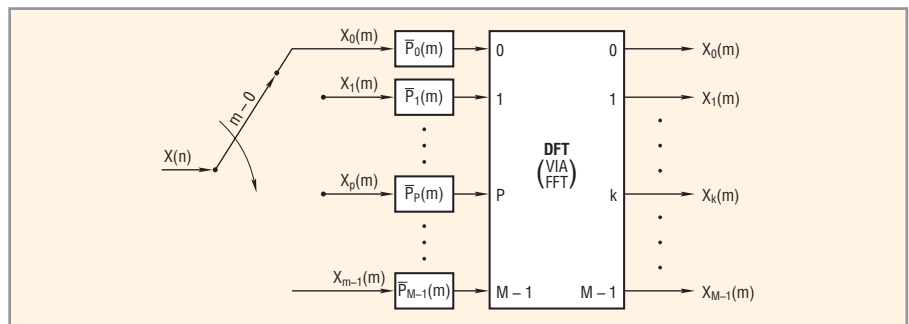


Рис. 12. Полифазный банк фильтров

полифазный банк фильтров в терминах поблочного анализа. Как и в предыдущем случае, выходные отсчёты описываются уравнением (1). Это уравнение может быть переписано следующим образом:

$$y_m(n) = b(mM - n)x(n), \quad (3a)$$

$$x_k(m) = \sum_{n=0}^{\infty} y_m(n) W_k^{-kn}. \quad (3b)$$

Используя такую форму, фильтр $b(*)$ можно представить в виде скользящего анализирующего окна, которое выделяет короткую последовательность $y_m(n)$ и затем производит короткое преобразование Фурье. При такой интерпретации индекс децимированного времени m – это номер блока, и $x_k(m)$ может быть интерпретировано как кратковременный спектр сигнала в момент времени $n = mM$. После выполнения подстановки $r = n - mM$ кратковременное преобразование может быть представлено в виде:

$$X_k(m) = \sum_{r=-\infty}^{\infty} b(-r)x(r + mM) W_k^{-kr}. \quad (4)$$

Чтобы привести уравнение (4) к форме, удобной для применения БПФ, используется наложение во вре-

мени, т.к. для БПФ число выходных отсчётов равно числу входных. Последовательность $y_m(n)$ делится на сегменты длиной K , где K – длина БПФ или количество каналов; затем производится наложение сегментов и преобразование Фурье от получившейся суммы длиной K .

Алгоритм может быть сведён к следующим шагам:

- взвешиванию сигнала анализирующим окном и получению $y_m(r) = b(-r)x(r + mM)$;
- сегментированию последовательности $y_m(r)$ на блоки длиной K и наложению их друг на друга, т.е. $x_m(r) = \sum_{l=-\infty}^{\infty} y_m(r + lK)$;
- выполнению БПФ получившейся последовательности для получения выходных отсчётов $x_k(m) = FFT\{x_m(r)\}$;
- сдвигу данных на M для следующего блока ($m + 1$) и загрузке в регистр нового блока длиной M .

Для критического прореживания ($M = K$) взвешенное перекрывающееся сложение аналогично полифазному банку фильтров. Различие лишь в том, что оно ориентировано на поблочный анализ. Рисунок 13 иллюстрирует алгоритм для $N = 4K$. В качест-

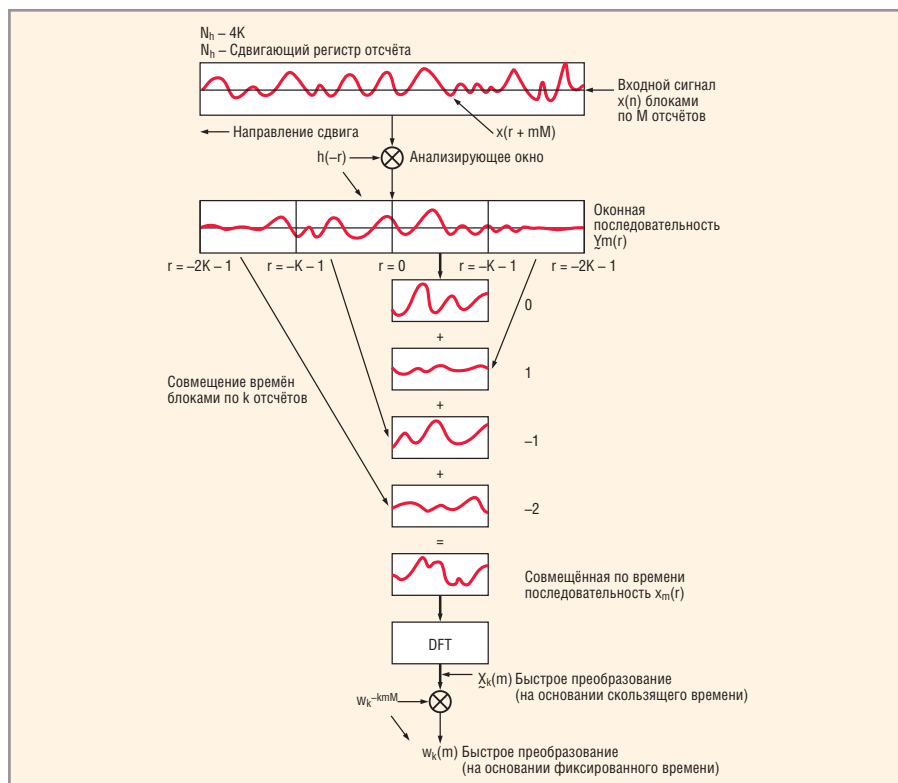


Рис. 13. Алгоритм взвешенного перекрывающегося сложения (WOLA)

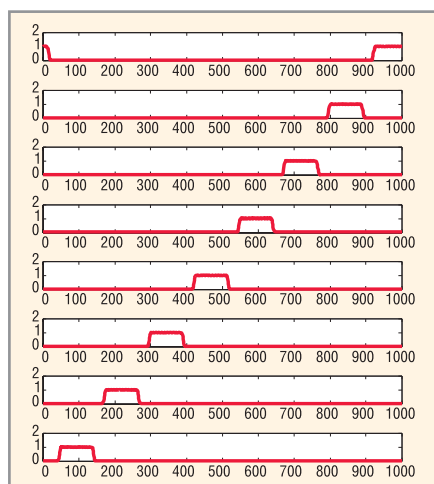


Рис. 14. АЧХ WOLA банка фильтров: анализирующее окно (0...425/525)

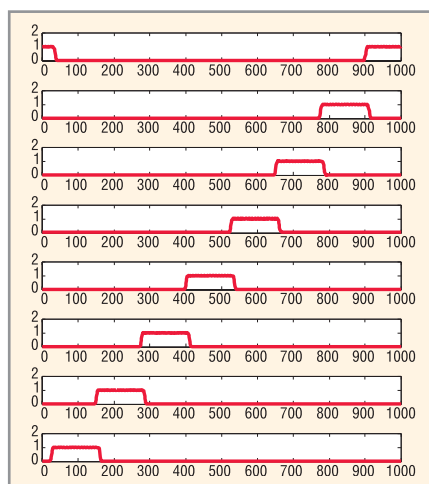


Рис. 15. АЧХ WOLA банка фильтров: анализирующее окно (0...625/725)

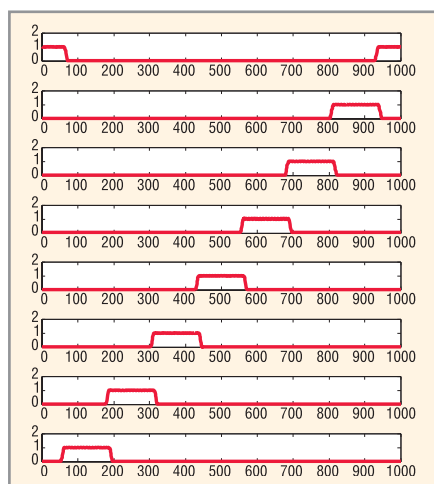


Рис. 16. АЧХ WOLA банка фильтров: анализирующее окно (0...625/725), без сдвига

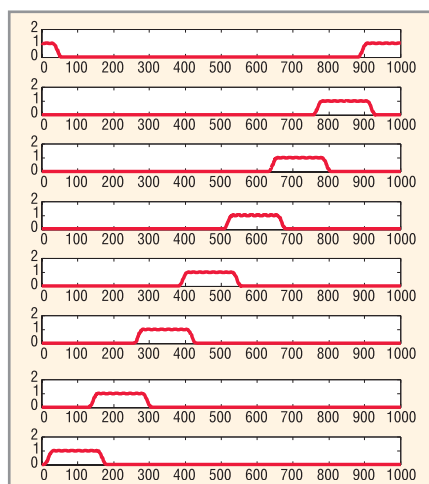


Рис. 17. АЧХ WOLA банка фильтров: анализирующее окно (0...625/875)

ве анализирующего окна $b(r)$ берётся ФНЧ с полосой пропускания, соответствующей одному каналу. Длина этого фильтра должна быть кратной K .

На рисунках 14 и 15 представлены АЧХ банка фильтров WOLA для различных анализирующих окон. Следует отметить, что для данного метода расположение каналов отлично от расположения каналов при PFT. На рисунках 14, 15 произведён сдвиг сигнала влево на половину ширины полосы выходного сигнала. На рисунке 16 представлена АЧХ без сдвига. На рисунке 17 представлена АЧХ, аналогичная АЧХ для PFT при использовании фильтра 0...2500/3500 Гц.

Необходимо учитывать, что если будет нарушаться условие критического прореживания (ширина канала для данного примера будет более 1250 Гц, что имеет место, т.к. каналы перекрываются), то будет происходить наложение частот. Наложение незаметно на АЧХ, поскольку одновременно в сигнале присутствует только одна частота. Этого можно избежать, если использовать передискретизованный в два раза сигнал.

ЗАКЛЮЧЕНИЕ

Сравнение методов построения банков цифровых фильтров WOLA и PFT:

- PFT позволяет получать отсчёты с промежуточных стадий, WOLA не позволяет;
- в PFT возможно использовать различные фильтры на разных стадиях;
- PFT имеет более простую реализацию, т.к. нет необходимости реализовывать алгоритм БПФ. Однако при наличии готовой реализации БПФ, WOLA оказывается значительно проще и, возможно, быстрее;
- в PFT затруднено получение узкополосных каналов; в WOLA, напротив, возникают проблемы при получении перекрывающихся каналов;
- АЧХ фильтров при использовании WOLA значительно превосходят по качеству АЧХ, полученные при использовании PFT.

ЛИТЕРАТУРА

1. Солонина А.И., Улахович Д.А., Арбузов С.М. и др. Основы цифровой обработки сигналов: Курс лекций. БХВ-Петербург, 2003.
2. Lillington J. CTO, RF Engines Limited. www.rfel.com, 2002.
3. Рабинер Л., Гулд Б. Теория и применение цифровой обработки сигналов. М.: Мир, 1978.



Эффективный аналитический синтез одномерных линейных разреженных решёток

Михаил Брюханов, Михаил Чобану (Москва)

Статья посвящена проблеме синтеза разреженных цифровых фильтров низких частот с конечной импульсной характеристикой, применяемых в антенных решётках для ультразвукового сканирования. В работе приведён критерий оптимальности таких фильтров в контексте разреженности их структуры, рассмотрены пределы оптимизации и предложены методы уменьшения вычислительных затрат.

Помимо разнообразных устройств, используемых в медицине, ультразвуковые сканеры применяются при решении измерительных задач, неразрушающей диагностике дефектов и визуализации внутренней структуры материалов. «Сердцем» ультразвуковых сканеров может быть фазированная антенная решётка, представляющая собой совокупность дискретных элементов, каждый из которых осуществляет когерентное излучение или приём электромагнитных волн. Изменение направления сканирующего луча (управление диаграммой направленности антенны) производится в общем случае регулированием сигнала, подаваемого на отдельные элементы. Управление диаграммой направленности можно осуществлять, изменяя частоту излучаемых колебаний (частотное сканирование) либо фазу элементов антенной решетки.

В общем случае качество сканирующего луча зависит от числа элементов решётки, её конфигурации и размеров. Элементы решётки могут быть расположены вдоль одной оси (одномерная антенна) или распределены по плоскости. Расстояния между двумя соседними элементами могут быть одинаковыми (эквидистантные решётки) или различными. В настоящей статье рассматриваются одномерные (линейные) неэквидистантные решётки.

Наиболее простой метод линейного размещения элементов – это равномерное их расположение на расстоянии $\lambda/2$ друг от друга, где λ – дли-

на излучаемой волны. Это – случай так называемой плотной решётки, диаграмма направленности которой не имеет высоких побочных дифракционных максимумов. Однако на практике создание плотных решёток является очень сложной технической задачей, поскольку такие антенны содержат большое число излучающих элементов.

Разреженной решёткой называется структура из дискретных излучающих элементов, расстояния между которыми больше $\lambda/2$. В диаграмме направленности таких антенн неизбежно возникают высокие побочные дифракционные максимумы, ухудшающие качество сканирования. Добиться существенного снижения уровня дифракционных «пигов» можно с помощью оптимизации размещения элементов в решётке. Существует ряд подходов к такой оптимизации, начиная от случайного размещения элементов и заканчивая сложными алгоритмами их упорядочивания.

Задачу синтеза линейных разреженных решёток можно упростить, используя концепцию «эффективной апертуры» [1], т.е. рассматривая единую приёмно-передающую антенну в виде двух составляющих: антенны-приёмника и антенны-передатчика; при этом общая диаграмма излучения образуется суперпозицией диаграмм, соответствующих приёмнику и передатчику.

Выражение для эффективной апертуры решётки можно получить, рассмотрев математическое описание излучения приёмника и передатчика.

В дальней зоне диаграмма излучения описывается выражением:

$$P(s) = \int_{-\infty}^{\infty} a\left(\frac{x}{\lambda}\right) e^{i2\pi\left(\frac{x}{\lambda}\right)s} d\left(\frac{x}{\lambda}\right),$$

где $s = \sin\phi$, ϕ – угол между нормалью антенны и направлением излучения, $a(x/\lambda)$ представляет собой апертурную функцию, т.е. дискретную (поскольку антенная решётка состоит из дискретных элементов) функцию, описывающую «вес» каждого элемента; x/λ – координата излучающего элемента, выраженная в длинах волны. Это выражение представляет собой обратное преобразование Фурье для функции $a(x/\lambda)$.

Диаграмма излучения приёмно-передающей антенной решётки представляет собой произведение двух Фурье-преобразований апертурных функций приёмника и передатчика:

$$P_{TR}(s) = P_T(s)P_R(s).$$

Собственно эффективная апертура получается свёрткой апертурных функций приёмника и передатчика:

$$E(x/\lambda) = a_T(x/\lambda) * a_R(x/\lambda).$$

Таким образом, задача разработки антенной решётки с заданной диаграммой излучения сводится к получению двух дискретных апертурных функций, произведение Фурье-преобразований которых даёт желаемую диаграмму. При этом «прореживание» элементов происходит уже не в самой решётке, а в приёмнике и передатчике.

Сформулированная таким образом задача математически сводится к синтезу цифровых фильтров с заданным видом АЧХ. Действительно, функции $a_T(x)$ и $a_R(x)$ представляют собой импульсные характеристики КИХ-фильтров, а $E(x)$ является импульсной характеристикой фильтра, образованного их каскадным соединением. Следовательно, задача проектирования разре-

женных решёток теряет свою «физическую» специфику и может быть смоделирована средствами и методами цифровой обработки сигналов.

Перечислим основные подходы к реализации подобных «фильтров» (или антенных решёток) [5]:

- расположение элементов на равном расстоянии друг от друга и оптимизация их весов;
- использование одинаковых весов и оптимизация взаимного расположения элементов;
- использование какого-либо определённого (но нерегулярного) расположения элементов и оптимизация их весов;
- одновременная оптимизация весов и взаимного расположения элементов.

В настоящей работе был выбран второй подход: веса всех элементов одинаковы (и равны 1), вследствие чего предметом рассмотрения является оптимизация их взаимного расположения. В терминах теории сигналов задача сводится к синтезу двух цифровых ФНЧ с конечной импульсной характеристикой и коэффициентами, равными 0 или 1. При этом необходимо разработать методику получения таких фильтров с наименьшим количеством единичных коэффициентов, при которых обеспечивается наилучший вид частотной характеристики их каскадного соединения. В качестве критерия оптимизации АЧХ выбран уровень наибольшего из побочных лепестков, – чем он ниже, тем лучше происходит фильтрация и тем качественнее получается диаграмма направленности антенны.

В качестве передаточной характеристики каскадного соединения искоемых фильтров была выбрана следующая функция:

$$H_{IA}(z) = \frac{z^{-NK} - 1}{z^{-K} - 1} \frac{z^{-ML} - 1}{z^{-L} - 1}, \quad (1)$$

где N, K, M и L – произвольные целочисленные параметры.

Фильтр $H_{EA}(z)$, называемый далее «эффективным» (по аналогии с «эффективной апертурой»), должен быть реализован в виде каскадного соединения двух КИХ-фильтров $H_{TR}(z)$ и $H_{REC}(z)$, импульсные характеристики которых не содержат отсчётов, отличных от 0 и 1.

Оптимальными в контексте данной работы могут быть названы фильтры $H_{TR}(z)$ и $H_{REC}(z)$, отличающиеся боль-

шой степенью разреженности (количество нулевых коэффициентов значительно превосходит количество единичных коэффициентов).

Задача разложения на полиномиальные множители функции $H_{EA}(z)$ решается с помощью круговых полиномов [8, 9]:

$$\Phi_n(x) = \prod_{k=1}^n (x - \omega_k), \quad (2)$$

где $\omega_k - k$ -е решение уравнения

$$x^{n+1} = 0, \\ \omega_k = e^{\frac{2\pi k}{n}j},$$

а произведение берётся по всем k , взаимно простым с числом n (порядком кругового полинома).

Известно [8], что многочлен $x^n - 1$ можно разложить на множители с помощью следующего соотношения:

$$x^n - 1 = \prod_{d|n} \Phi_d(x). \quad (3)$$

Тогда верно следующее равенство:

$$\frac{x^{NK} - 1}{x^K - 1} = \frac{\prod_{d|NK} \Phi_d(x)}{\prod_{d|K} \Phi_d(x)} = \prod_{m} \Phi_m(x), \quad (4)$$

где m – все делители числа NK , за исключением делителей числа K .

С учётом этого выражение (1) можно привести к виду:

$$H_{IA}(z) = \frac{z^{-NK} - 1}{z^{-K} - 1} \frac{z^{-ML} - 1}{z^{-L} - 1} = \\ = \prod_m \Phi_m(z^{-1}) \prod_n \Phi_n(z^{-1}), \quad (5)$$

где m – все делители числа NK , за исключением делителей числа K , n – все делители числа ML , за исключением делителей числа L . Например, для $N=6, K=2, M=8, L=3$ получается следующее разложение:

$$H_{IA}(z) = \frac{z^{-12} - 1}{z^{-2} - 1} \frac{z^{-24} - 1}{z^{-3} - 1} = \\ = \Phi_3(z^{-1}) \Phi_4(z^{-1}) \Phi_6(z^{-1}) \Phi_{12}(z^{-1}) \times \\ \times \Phi_2(z^{-1}) \Phi_4(z^{-1}) \Phi_6(z^{-1}) \Phi_8(z^{-1}) \times \\ \times \Phi_{12}(z^{-1}) \Phi_{24}(z^{-1}).$$

Было доказано [11], что, комбинируя между собой различные $\Phi_i(z^{-1})$,

всегда можно получить два полиномиальных множителя с коэффициентами 0 или 1, причём таких разложений для одного определённого набора параметров (N, K, M, L) может быть довольно много. Для оценки их оптимальности вводится коэффициент разреженности следующего вида:

$$K_p = \frac{N+M}{\gamma_1 + \gamma_2}, \quad (6)$$

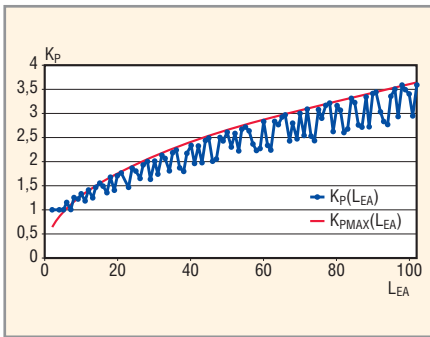
где γ_1 и γ_2 – число ненулевых коэффициентов в первом и втором множителе соответственно.

Поиск наилучшего разложения путём перебора всех возможных вариантов комбинирования $\Phi_i(x)$ приводит к большим вычислительным затратам. В приведённом выше примере разложение состоит из десяти множителей, что порождает $\sum_{i=1}^5 C_{10}^i = 637$ вариантов. С учётом того, что множество возможных комбинаций не удовлетворяет условию, наложенному на вид коэффициентов, а некоторые, даже имея коэффициенты нужного вида, не дают выигрыша в разреженности, полный перебор приводит к выполнению большого объёма непроизводительной вычислительной работы.

Пользуясь свойствами круговых полиномов, можно значительно уменьшить число сомножителей в выражении (5). В частности, авторы доказали, что для $N = p_1 p_2 \dots p_L$, где все p_i – простые числа, выражение (4) принимает вид:

$$\frac{x^{NK} - 1}{x^K - 1} = \Phi_{p_1}(x^{p_2 p_3 \dots p_L K}) \times \\ \times \Phi_{p_2}(x^{p_3 p_4 \dots p_L K}) \dots \Phi_{p_L}(x^K). \quad (7)$$

Разложение по формуле (7) позволяет вычислить максимальный коэффициент разреженности для заданной длины импульсной характеристики эффективного фильтра и облегчает поиск разреженных фильтров $H_{TR}(z)$ и $H_{REC}(z)$. Известно, что если p – простое число, то $\Phi_p(x) = 1 + x + x^2 + \dots + x^{p-1}$. Следовательно, все сомножители, присутствующие в разложении (7), представляют собой многочлены с единицами при x , интерполированные с некоторым коэффициентом. Таким образом, каждый из них не только удовлетворяет предъявляе-



Зависимость максимального коэффициента разреженности от длины эффективной апертуры

мым к виду коэффициентов требованиям, но и позволяет заранее определить число ненулевых коэффициентов.

Очевидно, что для любого отдельно взятого полинома $\Phi_{p_i}(x^{p_i})$ число единичных коэффициентов равно p_i . Произведение R сомножителей

$$\Phi_{p_{i_1}}(x^{p_{i_1}}) \Phi_{p_{i_2}}(x^{p_{i_2}}) \dots \Phi_{p_{i_R}}(x^{p_{i_R}})$$

будет иметь $p_{i_1} p_{i_2} \dots p_{i_R}$ единичных коэффициентов либо будет содержать некоторое количество коэффициентов, больших единицы и, следовательно, будет исключено из рассмотрения. С учётом этих соображений формула (6) для коэффициента разреженности может быть преобразована следующим образом:

$$K_p = \frac{N + M}{\gamma_1 + \gamma_2} = \frac{p_1 p_2 \dots p_R + s_1 s_2 \dots s_Q}{\prod_{C_{R+Q}^i} \gamma_{C_{R+Q}^i} + \prod_{C_{R+Q}^{(K,Q)} i} \gamma_{C_{R+Q}^{(K,Q)} i}}. \quad (8)$$

Здесь $N = p_1 p_2 \dots p_R$, $M = s_1 s_2 \dots s_Q$, где все p_i и s_i – простые числа, а $\prod_{C_{R+Q}^i}$ обозначает произведение некоторой комбинации из i этих чисел.

Для одного и того же набора параметров (N, K, M, L) наилучшим в смысле разреженности вариантом разложения будет тот, для которого сумма в знаменателе выражения (8) минимальна. К сожалению, поиском комбинаций $\prod_{C_{R+Q}^i}$, дающих в результате минимальную сумму, ограничиться нельзя, поскольку нет гарантии, что произведения круговых полиномов для них будут удовлетворять поставленным требованиям (в процессе перемножения многочленов могут появиться коэффициенты, большие единицы).

Таким образом, должен быть сформулирован признак, позволя-

ющий по значениям степеней при x и порядку круговых полиномов определять, будет ли произведение некоторого набора этих полиномов содержать коэффициенты, отличные от 0 или 1. С помощью такого признака можно легко находить оптимальное разложение, не тратя время на фактическое перемножение многочленов.

Для произведения двух сомножителей эта задача решается достаточно просто. Пусть дано произведение двух круговых полиномов: $\Phi_i(x_a)$ $\Phi_j(x_b)$, где i и j – простые числа. Коэффициенты, большие 1, в нём возможны только в том случае, если справедливы следующие два неравенства:

$$\begin{cases} \frac{\text{НОК}(a, b)}{a} \leq i - 1 \\ \frac{\text{НОК}(a, b)}{b} \leq j - 1 \end{cases}, \quad (9)$$

где $\text{НОК}(a, b)$ – это наименьшее общее кратное a, b . К сожалению, для произвольного числа перемножаемых многочленов универсальный признак найти не удалось. Поэтому при поиске наилучшего разложения приходится перемножать входящие в текущую комбинацию круговые полиномы $\Phi_i(x^a)$, проверяя коэффициенты полученного произведения. Однако выражение (8) позволяет уменьшить объём вычислений до необходимого минимума. С этой целью до начала перемножения многочленов следует отсортировать комбинации множителей N и M так, чтобы в первую очередь выбирались те из них, которые обеспечивают минимальное значение в знаменателе выражения (8). Первая же комбинация с коэффициентами, удовлетворяющими условию, и будет наилучшей.

Эти соображения позволили исследовать поведение максимального коэффициента разреженности с ростом длины «эффективной апертуры» (т.е. с увеличением числа отсчётов импульсной характеристики эффективного фильтра), обозначаемой L_{EA} , в достаточно широких пределах. На рисунке представлен график зависимости максимально возможного коэффициента разреженности L_{EA} , уве-

личивающейся в пределах от 2 до 102.

График демонстрирует пределы увеличения разреженности фильтров $H_T(z)$ и $H_R(z)$ с ростом длины импульсной характеристики эффективного фильтра; K_p не растёт монотонно, его значение зависит от вида простых множителей параметров N, K, M, L , поэтому для двух близких значений L_{EA} максимальные коэффициенты разреженности могут сильно различаться. Например, $L_{EA} = 42$ соответствует $K_p = 2,32$, а для $L_{EA} = 43$ K_p уже равен 1,96.

Гладкая кривая на рисунке является огибающей для характеристики $K_p(L_{EA})$. Выражение для неё получено экспериментальным путём после подсчёта большого количества точек зависимости $K_p(L_{EA})$ и выбора тех значений, которые возрастают монотонно. Для аппроксимации была выбрана степенная функция; в результате было получено следующее выражение:

$$K_p^{<\text{max}>}(L_{EA}) = \frac{1}{2} I_{EA}^{0,442}. \quad (12)$$

Оно позволяет судить о том, какого максимального значения коэффициента разреженности можно достичь для эффективного фильтра, задаваемого выражением (1). Очевидно, что использование его оправдано только для $L_{EA} > 5$, поскольку для меньших длин эффективной апертуры максимально достижимый коэффициент разреженности равен единице.

Следует отметить ещё два момента, связанных с удобством вычисления K_p по формуле (8). Очевидно, что выбор последовательности простых множителей N и M влияет на вид разложения по формуле (7), т.е. разные комбинации простых чисел $p_2 p_3 \dots p_L$ дадут разные выражения для $H_{TR}(z)$ и $H_{REC}(z)$. Но для вычисления максимально достижимого для данной длины эффективной апертуры L_{EA} коэффициента разреженности можно взять лишь одну последовательность множителей, не рассматривая остальные варианты. Эти варианты эквивалентны в смысле оптимальности, поэтому отказ от некоторой их части представляется приемлемым с учётом того, что скорость вычислений значительно возрастает.

Авторами проведён расчёт максимальных коэффициентов разреженности для длины эффективной апертуры $L_{EA} = 2...102$, без учёта изменения последовательности множителей. Полученная характеристика не совпала с представленной на рисунке лишь в четырёх точках, – столь небольшое расхождение позволяет считать более быстрый метод нахождения максимального K_p наиболее эффективным для практического использования.

Другое важное обстоятельство, значительно ускоряющее вычисления, связано с последовательным перемножением некоторой комбинации круговых полиномов, входящих в выражение (7). В связи с тем, что в них отсутствуют отрицательные коэффициенты, выгоднее проводить проверку коэффициентов на каждом шаге перемножения. Если на каком-либо из них появляются коэффициенты, большие единицы, то вся эта комбинация не удовлетворяет поставленным условиям и дальнейшие перемножения можно не выполнять. Такой подход позволяет на более

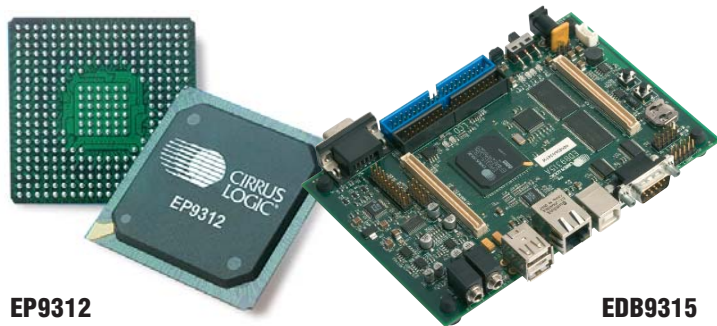
раннем этапе отсекаать неприемлемые варианты.

ЛИТЕРАТУРА

1. Lockwood G., Li P., O'Donnell M., Foster S. Optimizing the Radiation Pattern of Sparse Periodic Linear Arrays. IEEE Transactions on Ultrasonic System, Ferroelectrics and Frequency Control. January 1996. Vol. 43. No. 1.
2. Inerfield M., Lockwood G., Garverick S. A Sigma-Delta-Based Sparse Synthetic Aperture Beamformer for Real-Time 3-D Ultrasound. IEEE Transactions on Ultrasonic System, Ferroelectrics and Frequency Control. February 2002. Vol. 49. No. 2.
3. Berger S. Nonuniform Sampling Reconstruction Applied to Sparse Array Beamforming. IEEE Transactions on Ultrasonic System, Ferroelectrics and Frequency Control. October 2002. Vol. 49. No. 10.
4. Yen J.T., Smith S.W. Real-Time Rectilinear Volumetric Imaging. IEEE Transactions on Ultrasonic System, Ferroelectrics and Frequency Control. January 2002. Vol. 49. No. 1.
5. Erstad J., Holm S. An Approach to the Design of Sparse Array Systems. IEEE Transactions on Circuits and Systems. May 1998. Vol. 45. No. 5.
6. Cabezas J., Diniz P. FIR Filters Using Interpolated Prefilters and Equalizers, IEEE Transactions on Circuits and Systems. January 1990. Vol. 37. No. 1.
7. Ob W.J., Lee Y.H. Design of Efficient FIR Filters with Cyclotomic Polynomial Prefilters Using Mized Integer Linear Programming. IEEE Signal Processing Letters. August 1996. Vol. 3. No. 8.
8. Schroeder M.R. Number Theory in Science and Communication, 3rd ed. Springer, 1994.
9. Riesel H. Prime Numbers and Computer Methods for Factorization, 2nd ed. Birkhauser, 1985.
10. Mitra S.K., Tchobanov M., Jovanovic-Dolecek G. A Simple Approach to the Design of Sparse Antenna Arrays. Proc. 2004 IEEE Intern. Symp. on Circuits and Systems. Vancouver, B.C. Canada. May 2004.
11. Mitra S., Jovanovic-Dolecek G., Tchobanov M. On the Design of One-Dimensional Sparse Arrays With Apodized End Elements. Proc. 12th European Signal Processing Conf. EUSIPCO-2004. Vol. 2. Vienna, Austria, 2004.



ПРОЦЕССОРЫ С АРХИТЕКТУРОЙ ARM: мобильные системы на кристалле



EP9312
Процессор

EDB9315
Набор для разработчиков

Типичные применения

- Охранные системы
- Медицинское оборудование
- Модули графического интерфейса с пользователем
- NAS-серверы
- Мультимедиа устройства

Основные достоинства

- **Высокая производительность**
- Система на кристалле, требующая минимум внешних компонентов
- **Большое количество интегрированных интерфейсов:**
 - Ethernet-интерфейс
 - интегрированный графический контроллер с поддержкой сенсорного экрана (до 1024×768 точек)
 - контроллер IDE
 - контроллер USB
 - поддержка PCMCIA
- **Минимальный ток потребления:** идеальное решение для портативных устройств
- **Поддержка операционных систем** Linux и Windows CE 5.0

Приобрести продукцию Cirrus Logic можно в компании ПРОСОФТ

ProSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

Об использовании современных многоядерных процессоров для решения математических и прикладных задач в нейросетевом логическом базисе

Минип Аляутдинов, Илья Воронков, Дмитрий Пантюхин,
Павел Скрибцов (Москва)

В статье рассмотрены современные графические и многоядерные микропроцессоры с параллельной архитектурой G80 nVidia, CELL (IBM) и Intel Core с точки зрения их эффективного применения в масштабируемых нейрокомпьютерных конфигурациях. Приведены результаты, полученные в рамках проекта по разработке пакета программ для решения плотных систем линейных алгебраических уравнений и задач газовой динамики. Описаны методы программно-аппаратного моделирования нейросетевых вычислений на базе графических плат nVidia (G7), а также на базе кластеров, оснащённых такими платами, и кластеров из обычных компьютеров, связанных локальной сетью.

ВВЕДЕНИЕ

Проблема создания эффективных масштабируемых нейрокомпьютерных конфигураций является весьма актуальной в связи с расширением области применения нейросетевых технологий для решения задач, требующих интенсивных вычислений в реальном масштабе времени. К таким задачам относятся обработка сигналов и изображений, потоковой мультимедийной и геофизической информации.

В настоящее время реализация нейросетевых алгоритмов осуществляется программной, программно-аппаратной эмуляцией и чисто аппаратными средствами [1]. Программно-аппаратные эмуляции выполняются на базе компьютеров с широкомасштабным параллелизмом. Чисто аппаратными средствами реализации нейронных сетей (НС) являются многопроцессорные нейроподобные СБИС, ПЛИС и

нейроИС. Аппаратная реализация НС-алгоритмов является самым быстрым, но дорогостоящим вариантом.

На сегодняшний день увеличение вычислительной мощности одноядерных процессоров за счёт повышения тактовой частоты и архитектурных усовершенствований практически нерентабельно [2]. Ведущие производители микропроцессоров переходят на разработку многоядерных приборов с новой архитектурой, обеспечивающей распараллеливание обработки данных.

Появление многоядерных процессоров является качественным скачком на пути создания эффективных супервычислителей, обладающих существенно более высокими показателями производительности/стоимости по сравнению с существующими системами на базе суперЭВМ и кластер-

ных систем. Использование многоядерных процессоров предоставляет гибкие возможности в части изменения конфигураций и масштабирования мощности вычислительных систем, – от персональных компьютеров и рабочих станций до серверов и кластерных систем [3].

Теоретически многоядерные процессоры в силу своих исключительных вычислительных возможностей являются наиболее перспективными средствами аппаратной поддержки нейросетевых и информационных технологий, связанных с интенсивными вычислениями.

Среди многоядерных процессоров с параллельной архитектурой в настоящее время наиболее известны графические процессоры (Graphics Processing Unit, GPU) и центральные процессоры (CPU) типа IBM CELL и Intel Core. В течение последнего десятилетия наиболее динамично развивались GPU, что было обусловлено требованиями компьютерной графики к повышению вычислительной мощности графических плат, необходимой для построения высококачественных изображений в реальном масштабе времени. Первые образцы многоядерных микропроцессоров IBM CELL и Intel Core появились только в 2006 г. Характеристики некоторых многоядерных процессоров приведены в таблице 1 [3].

СОВРЕМЕННЫЕ МНОГояДЕРНЫЕ ПРОЦЕССОРЫ Графические микропроцессоры с параллельной архитектурой

В течение последних 20 лет архитектура GPU базировалась на традиционном графическом конвейере, который состоял из последовательных этапов обработки потока графичес-

Таблица 1. Основные характеристик современных многоядерных процессоров

Процессор	CPU	GPU	Cell	
	Dual-Core Xeon 5160	ATI 1900XT	nVidia n8800 GTX	IBM Cell
Объем памяти, Гб	32	1	0,768 (GDDR3)	0, 512
Скорость обмена с памятью, Гб/с	6	50	86,4 (DDR3)	26
Пиковая производительность, GFLOPS	48	360	360...520	256

ких данных: вертексной (обработки вершин), сборки вершин в треугольники, формировании пиксельных фрагментов, обработки на уровне пикселей, растеризации и построении кадра изображения. Блоки первых поколений GPU имели жёсткую структуру, ограниченную функциональностью и были не программируемыми. Такая архитектура обладала рядом недостатков, связанных со специализацией конвейерных узлов и ограничениями по типу данных и составу команд, точности вычислений, ресурсам (регистры, текстуры, память), невозможностью повторного использования в процессе обработки элементов потока данных, различием аппаратных характеристик у различных производителей GPU, несовершенством механизмов балансирования загрузки их процессоров. Это приводило к неэффективному использованию вычислительного потенциала аппаратных ресурсов GPU в целом.

Графические процессоры с модифицированной архитектурой, выпускаемые в последние годы, уже не имели некоторых из перечисленных недостатков, обеспечивали возможность программирования наиболее важных узлов конвейера (вертексных и пиксельных) и существенно расширили масштабирование аппаратного параллелизма. Современные GPU содержат полностью программируемые параллельные геометрические и пиксельные процессоры, снабжённые полным набором команд для выполнения арифметических и логических операций с поддержкой 32-разрядного формата векторных и скалярных операций с плавающей точкой. Для быстрой обработки больших графических наборов данных (вершин и фрагментов) в них используется потоковая модель обработки с параллелизмом.

Такие GPU стали привлекательными для реализации неграфических вычислений (GPGPU – General Purpose GPU), что стимулировалось двумя основными факторами: критерием производительность/стоимость и темпами роста производительности GPU, которая удваивалась каждые 6 месяцев. (Производительность CPU в среднем удваивалась каждые 18 месяцев.)

Используя массивный параллелизм и векторные процессоры, современные графические устройства способны исполнять многие из приложений, ранее реализованных на векторных (SIMD)

суперкомпьютерах. В настоящее время сфера использования GPU расширяется благодаря возможности их программирования на языках высокого уровня. Сегодня на GPU эффективно реализованы: задачи физического моделирования, операции линейной алгебры, решение дифференциальных уравнений в частных производных, обработка сигналов и изображений, нейросетевая обработка и др.

В конце 2006 г. компанией NVIDIA был выпущен графический процессор нового поколения GeForce 8800 (G80) [4]. При разработке этого процессора были пересмотрены и существенно переработаны проектные решения и архитектуры. Помимо усовершенствований, связанных с разработкой более производительного GPU с улучшенным качеством изображения, было выдвинуто требование обеспечения интенсивных вычислений с плавающей точкой для реализации различных неграфических приложений.

Процессор NVIDIA GeForce 8800 (G80) является многоядерным и многопоточным высокопроизводительным микропроцессором. По своим функциональным характеристикам и вычислительной мощности он может рассматриваться и как графический процессор, и как универсальный процессор для эффективной реализации неграфических приложений, требующих интенсивных вычислений. В качестве графического процессора он полностью реализует функции классического конвейера. В качестве универсального процессора, на операциях с плавающей точкой он превосходит по критерию производительность/стоимость все существующие традиционные и многоядерные CPU и GPU.

Базовыми инновациями, использованными в G80, являются:

- унифицированная архитектура массива ядерных потоковых процессоров с плавающей точкой, пригодных для исполнения как графических конвейерных операций (геометрических преобразований, обработки вершин и пикселей), реализуемых единообразно на потоковых процессорах, так и неграфических вычислений;
- технология NVIDIA GigaThread Technology – широкомасштабная многопоточная архитектура, поддерживающая исполнение тысячи независимых, параллельно испол-

няемых нитей (потоков команд), обеспечивающая высокую эффективность обработки потоковых данных и использования вычислительного потенциала многоядерных GPU. (Для сравнения, современные многоядерные CPU поддерживают работу на один-два порядка меньшего количества нитей.)

Кроме того, видеоплаты на базе G80 поддерживают SLI-технология, обеспечивающую параллельную работу нескольких GPU.

Основные характеристики процессора G80: технология 90 нм; 681 млн. транзисторов; унифицированная архитектура в виде массива 128 скалярных 32-битных ALU (потоковых процессоров, SP) с плавающей точкой (IEEE 754); 384-разрядная шина памяти; 6 независимых контроллеров памяти шириной 64 бита, поддержка GDDR4 (1,8 ГГц); частота ядра до 575 МГц (G80 GTX). Каждый потоковый процессор GeForce 8800 GTX работает на тактовой частоте 1,35 ГГц и поддерживает двоядную обработку скалярных операций MAD и MUL (операции накопления), что позволяет достичь производительности порядка 520 GFLOPS.

Помимо указанных компонентов, процессор G80 содержит дополнительные аппаратные ресурсы, необходимые для выполнения текстурных, растровых и других операций графического конвейера. В перспективе компания NVIDIA может выпустить на основе G80 универсальные многоядерные процессоры для неграфических приложений с отключенными графическими компонентами.

При реализации на процессоре G80 неграфических вычислений наиболее важными являются унифицированные потоковые процессоры, доступные им ресурсы памяти, коммуникационные и управляющие средства. На рисунке 1 приведена блок-схема унифицированного массива процессоров G80.

Процессор G80 содержит 128 потоковых процессоров (SP), организованных в 8 групп по 16 процессоров. Потоковые процессоры являются унифицированными скалярными процессорами с плавающей точкой, обрабатывающими не только графические, но и другие данные. Объединение SP в кластеры позволяет наиболее эффективно использовать аппаратные ресурсы G80: 32-битные регистры, разделяемую внутрикристалльную па-

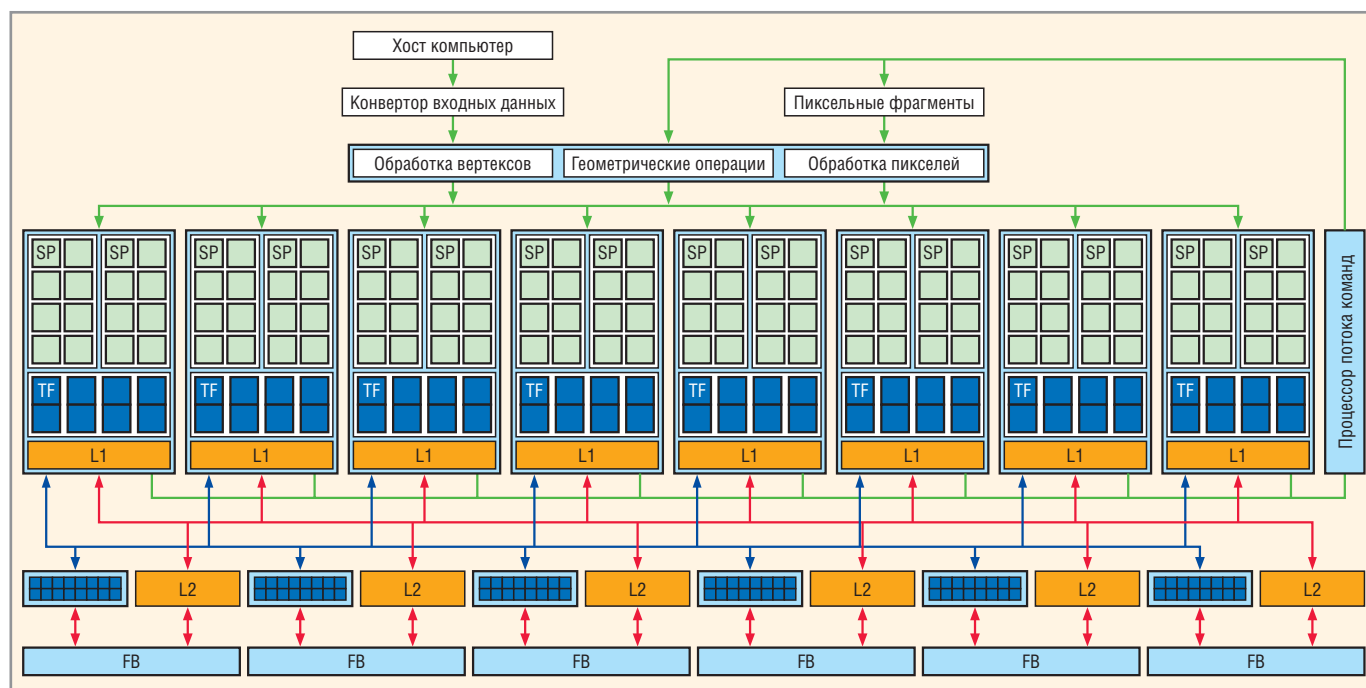


Рис. 1. Блок-схема унифицированного массива процессоров G80

мять (16 Кб на кластер), разделяемую кэш-память (64 Кб) для чтения констант из внешней памяти G80, разделяемую кэш-память текстур. Разделяемые ресурсы памяти внутри кластеров позволяют обеспечить синхронизацию и связь между нитями (потоками команд). Каждый потоковый процессор на основе механизмов управления работой нитей способен динамически переназначаться для выполнения конвейерных графических или других вычислительных операций, обеспечивая, таким образом, пиковую загрузку ресурсов GPU и максимальную гибкость при обработке данных.

Кроме массива потоковых процессоров и шейдерных блоков, ориентированных на специфические графические операции, процессор G80 содержит ряд управляющих блоков:

- Host – блок хост-интерфейса, состоящий из буферов приёма команд, вертексных данных и текстур, пересылаемых для обработки GPU центральным процессором;
- Input Assembler принимает исходные данные из памяти системы или локальной памяти, которые поступают извне на входы процессор-

ных блоков, и конвертирует их в формат FP32, параллельно генерируя ряд идентификаторов для разметки повторяющихся операций с вертексами и примитивами;

- Thread Processor управляет загрузкой потоковых процессоров на основе механизма нитей и движением обрабатываемых потоков данных. Например, пиксели или вершины, которые проходят обработку, двигаются по кругу (не кэшируются) с выходов одних мультипроцессорных блоков на входы других;
- Setup/Raster/ZCull расчленяет аппроксимирующие треугольники на пиксели;
- Vertex, Geometry и Pixel Thread Issue запускают на исполнение программы обработки данных различных форматов, готовят данные для шейдерных процессоров в соответствии с их форматом, текущим шейдером и его состоянием, условиями ветвлений и т.д.

В ближайшем будущем управляющие блоки будут унифицированы, чтобы не быть привязанными к конкретным видам графических операций и данных; они превратятся в уни-

версальные блоки, осуществляющие запуск данных на вычисление и преобразование форматов.

Графическая плата с процессором GeForce 8800 обеспечивает суперкомпьютерные возможности. Пиковая производительность плавающей арифметики нового ускорителя превышает производительность любой арифметики, реализованной в доступных сейчас CPU и GPU. Компания NVIDIA приводит (см. таблицу 2) следующие показатели пиковой производительности передовых на сегодня GPU [4]: G80 в сравнении с двухъядерным процессором Intel Core2 Duo (2,66 ГГц) обеспечивает прирост производительности на 1-2 порядка в зависимости от задачи [4].

Унифицированная архитектура G80 обладает гибкостью, достаточной не только для графических приложений, но и для более «серьезных» задач – математического и физического моделирования, распознавания образов, обработки изображений, нейросетевых вычислений и других задач потоковой обработки.

Для эффективной поддержки неграфических приложений для процессоров NVIDIA была создана среда программирования CUDA (Compute Unified Device Architecture) – унифицированная вычислительная архитектура [5] для различных задач, содержащая специальный SDK, API и компилятор Си, которые обеспечивают быструю разработку и адаптацию программ для исполнения на GPU. Среда CUDA пред-

Таблица 2. Характеристики пиковой производительности современных GPU

Графический процессор	G71(nVidia)	R580(ATI)	GeForce 8800(nVidia)
Операции	Vec3+scalar MAD	Vec3+scalar MAD Vec3+scalar ADD	Scalar MAD+ Scalar MUL
Число параллельных процессорных элементов	48	48	128
Тактовая частота АЛУ, ГГц	0,65	0,65	0,35
Пиковая производительность, GFlops (GMuls)	125	125	345...520

назначена для работы на новом поколении графических процессоров NVIDIA – от G80 и выше. В модели программирования CUDA, GPU рассматривается как вычислительное устройство, способное поддерживать параллельное исполнение большого числа нитей или потоковых программ и являющееся сопроцессором центрального процессора хост-компьютера. На GPU можно перенести интенсивные вычисления, определяя их как функцию, исполняемую на GPU в виде большого числа (около 1000) параллельно работающих нитей.

Многоядерные микропроцессоры CELL

В феврале 2005 г. компания IBM совместно с компаниями Sony и Toshiba представила прототип нового процессора под кодовым названием CELL. Процессор основан на новой архитектуре компании IBM, которая называется CELLular architecture [6]. Кристалл процессора содержит 64-разрядное управляющее ядро с архитектурой PowerPC и 8 синергетических 32-разрядных векторных процессорных ядер (Synergistic Processing Element, SPE) с SIMD-архитектурой, работающих на частоте порядка 3,2 ГГц (второе поколение процессоров Cell будет работать на частоте 6 ГГц). Процессор способен адресовать до 64 Гб памяти.

Кристалл процессора Cell изготавливается по 90-нм технологии и содержит 234 млн. транзисторов, включая кэш-память L1 объемом 256 Кб и L2 объемом 512 Кб. Производительность нового процессора составляет 250 GFlops, что на порядок выше, чем у современных процессоров Intel.

Векторные процессоры соединяются внутренней кольцевой шиной Element Interconnect Bus, к которой также подключена быстродействующая память и контроллеры ввода/вывода. Скорость обработки данных процессором CELL может достигать 16 Гб/с. Его можно применять как одиночный процессор или в составе многопроцессорной системы, поскольку шина ввода/вывода предусматривает возможность прямого соединения с другими процессорами CELL при помощи специального коммутатора.

Первоначально процессор CELL предназначался для применения в игровых приставках Sony Play Station 3. Серверы на базе процессора CELL будут ориентированы на задачи, требу-

ющие интенсивных вычислений: графическая визуализация, обработка данных сейсморазведки, обработка космических изображений, шифрование и сжатие данных.

Многоядерные микропроцессоры Intel Core

В ноябре 2006 г. компания Intel представила первые четырехъядерные процессоры нового поколения на базе многоядерной процессорной архитектуры Intel Core (Kentsfield) с торговым названием Core 2 Extreme QX6700 [7].

К инновациям, реализованным в архитектуре Intel Core, относятся [8]:

- технология Intel Wide Dynamic Execution, призванная обеспечить выполнение до четырех команд за каждый такт, повысить эффективность выполнения приложений и сократить энергопотребление;
- технология Intel Intelligent Power Capability, активируя отдельные узлы процессора только по мере необходимости, значительно снижает энергопотребление системы в целом;
- технология Intel Advanced Smart Cache подразумевает наличие общей для всех ядер кэш-памяти L2, совместное использование которой снижает энергопотребление и повышает производительность;
- технология Intel Smart Memory Access повышает производительность системы, сокращая время отклика памяти и оптимизируя таким образом использование пропускной способности подсистемы памяти;
- технология Intel Advanced Digital Media Boost позволяет обрабатывать все 128-разрядные команды SSE, SSE2 и SSE3, широко используемые в мультимедийных и графических приложениях, за один такт.

Процессоры Kentsfield состоят из двух 2-ядерных кристаллов на базе архитектуры Conroe, помещенных на единую подложку. Основные характеристики процессоров Core 2 Extreme QX670: 65-нм техпроцесс; общее число транзисторов 582 млн.; рабочая частота 2,67 ГГц; 1066-МГц системная шина; объем кэш-памяти второго уровня – по 4 Мб на ядро; потребляемая мощность до 120 Вт. Теоретическая пиковая производительность Kentsfield составляет $4 \times (10...12) = 40...50$ MFlops. На середину 2007 г. был намечен переход на 45-нм техпроцесс, что позволит начать в 2008 г. выпуск однокристальных 8-ядерных процессоров [9].

По заявлениям компании Intel, количество вычислительных ядер в процессорах ежегодно будет удваиваться и достигнет 32 (проект Keifer) к 2010 г. [10]. Каждое ядро Keifer будет обрабатывать одновременно до четырех потоков (в сумме до 128 потоков). Планируется, что первый кристалл для проекта Keifer будет произведен по 32-нм техпроцессу. Он будет содержать восемь процессорных узлов по четыре ядра в каждом. Каждый узел будет иметь прямой доступ к 3 Мб кэш-памяти последнего уровня (last level cache, LLC) и к 512 Кб кэш-памяти L2. Все восемь процессорных узлов с кэш-памятью LLC будут объединены кольцевой шиной, что в итоге сформирует 24 Мб кэш-памяти. Процессор Keifer не предполагает работы на высоких частотах, – ожидаемая стартовая частота первых моделей составляет 2 ГГц. Тем не менее, по производительности процессор Keifer должен обойти современный Xeon 5100 в 15 раз. В сентябре 2006 г. компанией Intel был представлен прототип процессора Polaris с 80 ядрами, способный выполнять до триллиона операций в секунду (терапроцессор) [11].

Многоядерные процессоры IBM CELL и Intel сходны по структурным и функциональным характеристикам. Различие между ними состоит в реализации: если компания IBM использует сравнительно традиционные технологии, то фирма Intel – принципиально новые [11]. Например, в процессоре Cell локальная память реализована как упрощенный аналог кэш-памяти первого уровня и является частью кристалла процессора. В терапроцессоре Intel используется технология трехмерной упаковки оперативной памяти – на подложке строится «сэндвич» из кристаллов оперативной памяти и лежащего над ними кристалла процессора, что позволяет разместить на той же площади больше ядер и подключенной к ним памяти. В ядрах процессоров Cell нет когерентной памяти (хранящей общие для всех ядер данные), в терапроцессоре Intel – есть. В качестве внешнего интерфейса для Cell используется «электронная» технология; для терапроцессора Intel планируется разработать оптический канал с большей в 10 раз пропускной способностью.

Другими инновациями в терапроцессоре Intel являются: транзакционная оперативная память, позволяющая объединить несколько операций чте-

ния/записи в одну транзакцию, для которой гарантируется защита от одновременного чтения/записи со стороны других ядер; усовершенствованные технологии виртуализации, направленные на использование с операционными системами и языками программирования следующих поколений, ориентированными на высокопараллельные вычисления; интеграция высокоскоростных средств ввода/вывода, вплоть до сетевого контроллера, непосредственно на кристалле процессора.

Программные средства многоядерных процессоров

Любые планы производителей вычислительных средств так или иначе увязаны с планами разработчиков программного обеспечения. В настоящее время не существует универсальных методов программирования многоядерных процессоров. Поскольку использование многоядерных процессоров относительно ново, их средства программирования недостаточно развиты. Методы программирования процессоров GPU и CELL зависят от прикладной ориентации: компьютерная графика, обработка сигналов и мультимедиа. Языки программирования GPU также учитывают различие их архитектурной специфики: тип поддерживаемого параллелизма и иерархию памяти. Каждый язык программирования поддерживает различные формы параллелизма, включающие традиционные и четырёхкомпонентные SIMD-инструкции, различные возможности масштабирования многопоточной обработки (multi-threading), суперскалярных и VLIW-инструкций. Системы памяти процессоров GPU и CELL представляют собой различные комбинации и конфигурации прямого доступа к разделяемой памяти, локальной памяти, кэш-памяти, длинным и коротким векторным регистрам.

Средства программирования процессоров CELL

На сегодняшний день средства программирования процессоров CELL включают базовые компиляторы для его ядер PowerPC и SPE, библиотеки для обеспечения процессов синхронизации и коммуникации, базовые программы поддержки функций управления (например, загрузки и запуска рабочих программ). Написание прикладных программ для ядер PowerPC и SPE, процедур копирования

данных в локальную память SPE (загрузка кодов и данных), распределения вычислений между SPE возлагается на программистов. Однако архитектура процессоров CELL, по сравнению с GPU, является более традиционной и близкой к архитектуре существующих CPU. Следовательно, для программирования CELL могут использоваться уже наработанные технологии компиляторов: группа программистов IBM Research адаптировала компилятор IBM XL для генерации параллельных программ для процессоров CELL из исходных текстов программ [12].

Средства графического программирования на GPU

Разработчики программ компьютерной графики для современных GPU используют API (OpenGL или Microsoft Direct3D) и драйверы, предоставляемые производителями GPU. Эти API ориентированы на графические (shaders) функции GPU. Они похожи и поддерживают две главные функции: компилирование и исполнение графических программ и поддержку библиотеки графических функций, связанных с пиксельной и фрагментной обработкой.

Графические программы пишутся либо на Си-подобных языках типа Cg, HLSL, GLSL, либо на псевдо-ассемблерных языках OpenGL ARB_Fragment_Program и Direct3D Shader Model Assembly. У всех этих языков много общих характеристик: они обеспечивают явную модель параллельного программирования данных, в которой параллелизмом и коммуникациями управляет программист. Это создаёт некоторые проблемы для прикладных программистов, поскольку языки являются низкоуровневыми, явно учитывают характеристики и ограничения GPU, не виртуализируют аппаратные ресурсы и вынуждают программиста изучать аппаратные характеристики, ограничения на максимальный размер программы, получать информацию об ошибках и компиляции и др. Программа, написанная для определённого типа GPU, требует переработки для обеспечения максимального использования вычислительного потенциала GPU другого типа.

Средства программирования неграфических вычислений на GPU

За последние годы были разработаны различные программные средства

для GPU с архитектурой классического графического конвейера. Однако они не получили широкого распространения из-за недостаточного уровня качества, надёжности и интерактивного взаимодействия. Разработанные средства не содержат инструментов управления ошибками, отладкой и профилированием, не обеспечивают требуемую точность вычислений и не поддерживаются библиотеками параллельных алгоритмов (например, матричных вычислений). Поскольку описания интерфейсов и машинной системы команд архитектуры GPU обычно не публикуются, приходится использовать графические API для загрузки и выполнения рабочих программ на GPU.

Для разрешения указанных проблем, с целью исполнения на GPU программ неграфического назначения были разработаны языки и системы программирования типа Sh и Brook. Система программирования Sh включает API для языков Си и Си++, библиотеку с динамической генерацией программ и некоторые абстракции для неграфических приложений. Язык и система программирования Brook основаны на потоковой модели программирования и поддерживают параллельный, Си-подобный язык, с некоторыми ограничениями. Язык Brook предназначен для программирования мультимедийных приложений и высокопроизводительных вычислений. Из-за ограничений в языке, вытекающих из выбранной модели программирования, на языке Brook трудно реализовать некоторые алгоритмы с интенсивным обменом данными.

Средства программирования многоядерных микропроцессоров

Хотя использование многоядерных процессоров может обеспечить значительное увеличение вычислительной мощности, их освоение прикладными программистами может вызвать определённые трудности. В настоящее время разрабатываются инструментальные программно-аппаратные среды с новыми моделями программирования, адекватными параллелизму и точности обработки данных. К ним относятся системы CUDA (NVIDIA) и PeakStream Platform (PeakStream Inc., PSP) [3]. Новая платформа PSP предназначена для разработки программ для многоядерных процессоров, включая нетрадиционные процессоры, такие как GPU и IBM CELL.

Пакет PSP разработан для приложений с интенсивными вычислениями и предлагает простые в употреблении абстракции, базирующиеся на потоковой модели программирования, которые делают прозрачными для программистов детали реализации различных параллельных аппаратных архитектур и облегчают переносимость программ на эти архитектуры. PeakStream Platform состоит из четырёх главных компонентов: PeakStream API (средства программирования приложений с использованием библиотеки математических функций для многоядерных процессоров); PeakStream VM – виртуальной машины, которая создаёт оптимизированные объектные коды для многоядерных процессоров; PeakStream Profiler, PeakStream Debugger – средств отладки, анализа и оптимизации кода программ. Разработчик использует PSP Си или Си++ API. Эти API реализованы в виде библиотек, которые динамически транслируют API-вызовы к VM в параллельные оптимизированные исполняемые программы. Пакет PSP также включает интерактивные средства отладки и профилирования. PSP-программа, написанная для GPU, будет работать на будущих многоядерных CPU- или CELL-процессорах без переделки и перекомпиляции.

Характеристики PeakStream Platform [3]:

- представление данных в виде 1D- или 2D-потокowego массива и автоматическое их распараллеливание;
- поддержка 32- и 64-разрядной точности вычислений;
- использование стандартных Си и Си++ библиотечных функций;
- использование библиотек программ векторно-матричных операций BLAS 1, 2, 3;
- наличие библиотеки решения линейных уравнений;
- наличие генераторов случайных чисел.

Средства программирования:

- языки программирования Си, Си++;
- компиляторы gcc 3.4.5, gcc 4.0.3 или Intel Compiler 9.0;
- отладчик gdb 6.3;
- операционные системы RedHat Enterprise Linux 4.0, update 3.

Для работы PeakStream Platform требуется система с процессором AMD Opteron или Intel Xeon, 1 Гб системной памяти и графической картой на GPU типа ATI R580; последний

обеспечивает доступ к аппаратным ресурсам GPU.

Решение систем линейных алгебраических уравнений

Для реализации одного из методов решения систем линейных алгебраических уравнений на графических платах был выбран язык Brook. Для решения плотных систем линейных алгебраических уравнений был выбран метод бисопряжённых градиентов, позволяющий получать решение для совместных систем. Это итерационный метод, т.е. на каждой итерации получается всё более точное решение системы уравнений. Основным критерием эффективности метода является скорость вычислений, измеряемая в количестве итераций в секунду.

В результате использования графической платы в качестве вычислительной платформы удалось повысить скорость решения системы алгебраических уравнений в 3-4 раза (в зависимости от размерности решаемой системы) по сравнению с реализацией того же алгоритма на CPU. Допустимая размерность задачи до 1024×1024 (матрица системы полностью помещается в памяти графической платы). Было также отмечено, что реализация данного метода на GPU пригодна только в случае хорошо обусловленных систем уравнений, поскольку отсутствие поддержки вычислений с двойной точностью и неточное выполнение вычислений с одинарной точностью приводит к накоплению ошибок и может привести к неустойчивости метода бисопряжённых градиентов. Для хорошо обусловленных систем указанные недостатки GPU-вычислений приводят к увеличению количества необходимых итераций с целью получения решения с заданной точностью.

Таким образом, в области задач линейной алгебры применение GPU позволяет значительно повысить скорость вычислений. Для повышения точности вычислений возможно применение специальных алгоритмов.

Решение задач газовой динамики

Для задач газовой динамики, реализации на графических платах и на кластерах отличаются только способом распараллеливания нейросетевого алгоритма. Этот алгоритм основан на методе крупных частиц – одной из разновидностей методов частиц, широко используемой в современных

исследованиях. Разработка метода крупных частиц проводилась О.М. Белоцерковским и Ю.М. Давыдовым в ВЦ АН СССР, начиная с 1965 г. [18] и явилась развитием идей метода частиц в ячейках (PIC) Ф. Харлоу.

Авторами была использована клеточная нейронная сеть, для которой были аналитически выбраны весовые коэффициенты на основе априорных данных о том, как из входных сигналов вычисляются выходные. Если отвлечься от физики и выбранного нейросетевого алгоритма, то для численного решения системы нелинейных нестационарных уравнений динамики вязкого, сжимаемого, теплопроводного газа при наличии диффузии и химических реакций, вычислительный алгоритм устроен следующим образом.

Пусть имеется трёхмерный объём газа, представляющий собой массив структур:

```
struct PWNGasCell {
    float u; // x-компонента скорости в ячейке
    float v; // y-компонента скорости
    float w; // z-компонента скорости
    float e; // внутренняя энергия
    float p; // давление
    float ro; // плотность
    float gamma; // показатель адиабаты
    float type; // тип ячейки (газ, постоянный газ, стенка, твердое тело, и т.п.)
};
```

В каждый момент времени необходимо вычислить для каждой ячейки новые компоненты структуры, которые зависят от компонентов на предыдущем временном слое. При этом в расчёте задействованы компоненты как самой ячейки, так и соседних ячеек.

Легко подсчитать, что при объёме газа $1000 \times 1000 \times 1000$ ячеек и примерно 100 операций с плавающей точкой для каждой ячейки, для выполнения одной итерации в секунду требуется вычислитель с производительностью около 200 GFLOPS, что намного превышает показатели современных ПЭВМ. Поэтому для решения поставленной задачи рассматривались два способа реализации: 1) на кластерах и 2) на графических платах. Каждый из них имеет свои ограничения: 1) реализация на основе дос-

тупных компьютеров, объединённых локальной сетью, уменьшает интенсивность обмена данными между вычислительными узлами; 2) реализация на графических платах ограничена объёмом памяти на самих платах и объёмом физически доступной оперативной памяти, а также задержками при копировании данных из оперативной в память графической платы и обратно.

ОБЩАЯ СХЕМА GPU-АЛГОРИТМА

Рассмотрим детали применения технологии GPGPU (General Programming on Graphics Processing Units) для аппаратного ускорения нейросетевых алгоритмов [19] в наших частных задачах.

Для привлечения в качестве аппаратного ускорителя графического процессора необходимо загрузить в графическую плату поочерёдно все слои трёхмерного объёма, причём для каждого слоя необходимо иметь в памяти графической платы соседний слой «слева» и соседний слой «справа» (см. рис. 2).

Алгоритм на кластере

Для реализации управления узлами кластера и обмена между узлами использовалась технология MPI (Message Processing Interface). При организации кластерных вычислений в данном классе задач применяется пространственная декомпозиция всего объёма газа по узлам. На каждом из узлов вычисляется только некоторая часть области, в итоге возникает необходимость на каждом узле дополнительно хранить крайние слои, расчёт которых производится на соседнем узле, а после каждой итерации необходим обмен этими слоями. В остальном ал-

горитм полностью совпадает с алгоритмом вычислений на графических платах, но вычисления происходят на центральном процессоре (CPU).

В случае, если на узле доступно более одного CPU, поток вычислений дополнительно разбивается на потоки в соответствии с числом CPU. Также выделяются в отдельные потоки обмены с соседними узлами для максимально возможного совмещения обменов с вычислениями. Однако из-за существенных различий между подобластями газа, которые выделяются разным узлам, возникает необходимость динамической балансировки нагрузки между узлами.

Результаты экспериментов

В результате экспериментов удалось на одной графической плате NVIDIA 7800 GTX получить ускорение в 2,5 раза по сравнению с оптимизированным алгоритмом, выполняемым на процессоре Pentium 4 (3 ГГц). На кластере из 10 узлов масштабируемость составила 90%, тогда как на двух узлах значение составило 98%. К сожалению, существующие драйверы для графических плат не позволили получить ускорение расчётов в режиме SLI (Scalable Link Interface). Поэтому была испытана реализация смешанного алгоритма распараллеливания на кластере из двух узлов, которые были оснащены графическими платами. Масштабируемость составила 90%. Это позволяет предполагать, что можно организовать параллельные вычисления на кластерной системе из таких узлов и после решения проблем с динамическим масштабированием данная конфигурация станет самой высокопроизводительной. Безусловно, существует ряд ограниче-

ний в применимости такого метода распараллеливания вычислений. Однако при этом остаётся возможность наращивания вычислительной мощности так же, как в обычной кластерной системе, без проектирования специализированных аппаратных средств.

ЗАКЛЮЧЕНИЕ

В ближайшем будущем ведущие производители GPU намерены обеспечить 64-разрядную точность на операциях с плавающей точкой. Предполагается [4], что через 5-10 лет графические и центральные процессоры «сойдутся» в едином продукте. Один кристалл будет содержать в себе набор разнородных ядер, как выделенных вычислительных, так и графических, и ядер общего назначения.

Современные и последующие поколения графических процессоров являются предпочтительными для эффективной реализации на них нейрокompьютерных конфигураций по сравнению с многоядерными микропроцессорами типа CELL и Intel Core. Это объясняется, в частности, упрощением структуры параллельных ядерных элементов GPU, что позволяет реализовать – при одинаковых техпроцессах и площадях кристаллов – большее число ядер и обеспечивать лучшие показатели производительность/стоимость. Вышесказанное можно отнести и к будущим гибридным мультипроцессорам с разнородными вычислительными и графическими ядрами.

В настоящей статье изложены результаты, полученные в рамках проекта по разработке пакета программ для решения инженерных задач с плотными системами уравнений со сверхбольшим числом неизвестных. В данном проекте использовались современные графические платы с параллельной архитектурой для построения масштабируемых кластерных нейрокompьютерных конфигураций и реализации на них нейросетевых алгоритмов обработки сложных сигналов, изображений и других задач.

Дальнейшее развитие пакета «Нейроматематика» связано с использованием средств разработки CUDA и реализацией нейросетевых алгоритмов на основе входящей в состав CUDA библиотеки BLAS. Одновременно будут реализовываться алгоритмы распараллеливания и динамической балансировки на традиционном кластере, в том числе и на кластере из узлов, оснащённых графическими

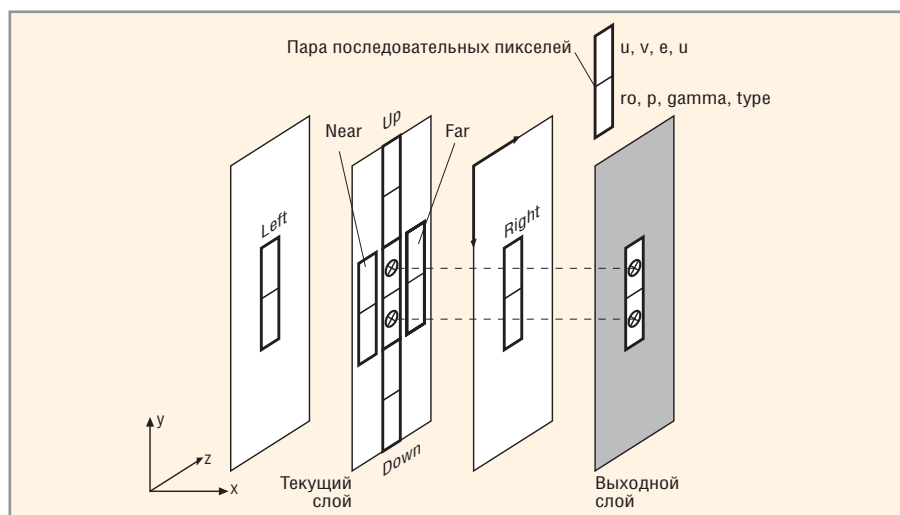


Рис. 2. Схема представления структуры данных в текстурах графической платы

ческими платами. Это позволит в полной мере использовать возможности масштабирования графических ускорителей нового поколения, присущей только кластерным решениям, и не расходовать дополнительные средства на создание специализированных кластерных систем.

ЛИТЕРАТУРА

1. Аляутдинов М.А., Галушкин А.И., Назаров Л.Е. Методы распараллеливания и программно-аппаратной реализации нейросетевых алгоритмов обработки изображений. Нейрокомпьютеры. 2003. № 2. С. 3–21.
2. Зюбин В. Многоядерные процессоры и программирование. Открытые системы. 2005. № 07–08.
3. The PeakStream Platform. <http://www.peakstreaminc.com/product/overview>.
4. Воробьев А., Медведев А. NVIDIA GeForce 8800 GTX (G80). <http://www.ixbt.com/video2/g80-part1.shtml>.
5. NVIDIA CUDA Homepage. <http://www.nvidia.ru/object/cuda.html>.
6. Kable J.A., Day M.N., Hofstee H.P., Johns C.R., Maeurer T.R., and Shippy D. Introduction to the Cell multiprocessor. IBM J. of research and development. POWER5 and Packaging. 2005. Vol. 49. No. 4/5.
7. Официальный релиз Core 2 Extreme QX6700 aka Kentsfield.: 03.11.2006. <http://www.webscanner.ru/newsprint-1348.html>.
8. Романченко В. Эволюция многоядерной процессорной архитектуры Intel Core: Conroe, Kentsfield, далее по расписанию. http://www.3dnews.ru/cpu/new_core_conroe/print.
9. Фомин А. Четырёхядерные процессоры Intel Kentsfield. Intel: 32 ядра в 2010 г. http://www.3dnews.ru/news/intel_32_yadra_v_2010_godu.
10. Озеров С. Терапроцессоры Intel Developer Forum Fall 200. Сан-Франциско, 2006.
11. Eichenberger A. et al., Optimizing Compiler for the Cell Processor, PACT 2005.
12. Аляутдинов М.А., Галушкин А.И., Тропольская Г.В. Перспективные программно-аппаратные эмуляторы нейронных сетей на базе мультиядерных микропроцессоров с параллельной архитектурой. 9-я Международная конференция «Цифровая обработка сигналов и её применение» DSPA-2007. Москва.
13. Аляутдинов М.А., Галушкин А.И., Тропольская Г.В. Использование графических процессоров с параллельной архитектурой для построения масштабируемых нейрокомпьютерных конфигураций. Нейрокомпьютеры, 2006. № 8–9. С. 18–28.
14. Пантохин Д.В. Использование графических ускорителей для общематематических вычислений. 9-я Международная конференция «Цифровая обработка сигналов и её применение». DSPA-2007. Москва.
15. Скрибцов П.В., Воронков И.М. Аппаратное ускорение алгоритмов решения уравнений газовой динамики с применением графических процессоров. 9-я Международная конференция «Цифровая обработка сигналов и её применение», Москва DSPA-2007.
16. Воронков И.М. Моделирование нейросетевых вычислений на кластерных системах. 9-я Международная конференция «Цифровая обработка сигналов и её применение» DSPA-2007. Москва.
17. Белоцерковский О.М., Давыдов Ю.М. Метод крупных частиц в газовой динамике. Наука, 1982.
18. Скрибцов П.В. Аппаратное ускорение нейросетевых алгоритмов с применением графических процессоров. Труды III международной конференции «Параллельные вычисления и задачи управления». М.: Институт проблем управления РАН, 2006.



Полупроводники НА ОСНОВЕ КАРБИДА КРЕМНИЯ

Практическое применение

Характеристики высоковольтных диодов Шоттки фирмы Cree

Наименование	CSD04060	CSD06060	CSD10060	CSD20060	CSD05120	CSD10120	CSD20120
U _{макс} , В	600	600	600	600	1200	1200	1200
I _{пост} , А	4	6	10	20	5	10	20
Типы корпусов	TO252, TO220-2, TO220-3	TO263, TO220-2, TO220-3	TO263, TO220-2, TO220-3	TO247-3	TO220-2	TO220-2, TO247-3	TO247-3

ОБЛАСТИ ПРИМЕНЕНИЯ:

- Активные корректоры коэффициента мощности — снижение динамических потерь в ключевом транзисторе и диоде до 60%
- Антипараллельные диоды MOSFET- и IGBT-транзисторов и модулей для жёсткого переключения — снижение динамических потерь на 20...30%
- Мощные высоковольтные выпрямители для частот до единиц мегагерц

Официальный дистрибьютор компании CREE в России и странах СНГ

ProSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru



ПРИМЕНЕНИЕ SiC-диодов Шоттки ПОЗВОЛЯЕТ

- Снизить потери в диоде и ключевом транзисторе в 2 раза
- Уменьшить количество силовых электронных компонентов в 3 раза
- Увеличить надёжность
- Повысить частоту преобразования, снизить массу и габариты
- Получить выигрыш в стоимости и эффективности одновременно



Практический курс сквозного проектирования цифровых устройств на основе ПЛИС фирмы Xilinx

(часть 12)

Валерий Зотов (Москва)

В двенадцатой части курса приведена информация о назначении и возможных значениях параметров процесса синтеза, выполняемого с помощью средств XST САПР серии Xilinx ISE, с целью последующей реализации проектируемого устройства на базе ПЛИС с архитектурой FPGA. Рассмотрены отличия в структуре и содержании отчёта о ходе выполнения и результатах этапа синтеза при использовании кристаллов с различной архитектурой.

При выборе ПЛИС с архитектурой FPGA для реализации разрабатываемого устройства диалоговая панель параметров синтеза содержит те же три страницы, что и при использовании кристаллов с архитектурой CPLD. Однако содержание этих страниц существенно отличается, так как FPGA обладают более разнообразными аппаратными ресурсами и предоставляют более широкие возможности управления процессом синтеза. Некоторые параметры, рассмотренные в двух предыдущих частях данной статьи, применяются также и в процессе синтеза устройств, проектируемых на базе ПЛИС с архитектурой FPGA. Поэтому в последующих разделах эти параметры только перечисляются, а основное внимание уделено параметрам, которые используются исключительно для управления синтезом устройств, реализуемых на основе кристаллов семейств FPGA.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ, УПРАВЛЯЮЩИХ ОПТИМИЗАЦИЕЙ В ПРОЦЕССЕ СИНТЕЗА FPGA

Параметры *Optimization Goal*, *Optimization Effort*, *Use Synthesis Constraints File*, *Synthesis Constraints File*, *Library Search Order*, *Keep Hierarchy*, *Generate RTL Schematic*, *Hierarchy Separator*, *Bus Delimiter*, *Case*, *Work Directory*, *HDL INI File*, *Verilog 2001*, *Verilog Include Directories*, *Custom Compile File List* и *Other XST Command Line Options*, представленные на странице *Synthesis options*, выполняют те

же функции, что и при синтезе устройств, проектируемых на базе ПЛИС с архитектурой CPLD.

Параметр *Global Optimization Goal* позволяет выбрать критерий глобальной оптимизации. В процессе синтеза проектов, реализуемых на базе FPGA, производится два вида оптимизации:

- оптимизация отдельных объектов и модулей;
- глобальная оптимизация проекта в целом.

Значение *AllClockNets* устанавливает стратегию глобальной оптимизации, ориентированную на достижение максимальной тактовой частоты проектируемого устройства. При выборе значения *Inpad to Outpad* целью оптимизации является минимизация задержек распространения сигналов от входных до выходных контактов через комбинационную логику кристалла. Значение *Offset In Before* задаёт режим оптимизации максимального времени запаздывания сигналов на маршрутах от входных контактов ПЛИС до информационных входов триггеров по отношению к тактовому сигналу. При выборе значения *Offset Out After* оптимизируется максимальная задержка распространения выходных сигналов триггеров до выходных контактов кристалла относительно сигнала синхронизации. Значение *Maximum Delay* устанавливает в качестве критерия минимизацию задержки распространения сигналов для всех цепей проекта. По умолчанию для параметра *Global*

Optimization Goal установлено значение *AllClockNets*.

Параметр *Read Cores* разрешает или запрещает в процессе вычислений и оптимизации временных параметров проекта чтение соответствующей информации из файлов, содержащих описания используемых параметризованных модулей (логических «ядер», cores) в формате EDIF или NGC, NGO. По умолчанию для этого параметра установлено значение «включено», допускающее чтение необходимых данных из указанных файлов.

С помощью параметра *Cores Search Directories* можно указать разделы, в которых будет производиться поиск файлов, содержащих описания параметризованных модулей в формате EDIF или NGC, NGO. Названия требуемых каталогов, включающие полный путь доступа, могут быть введены непосредственно с клавиатуры после активизации поля редактирования значения этого параметра или выбраны при использовании стандартной диалоговой панели открытия файла, которая отображается на экране при нажатии кнопки с пиктограммой «...». При указании нескольких разделов для поиска файлов описаний параметризованных модулей их названия отделяются друг от друга символом «|».

Параметр *Write Timing Constraints* управляет размещением временных ограничений в файле, содержащем результаты синтеза проекта (.NGC). Эти ограничения учитываются как при синтезе, так и в процессе размещения и трассировки проекта в кристалле. По умолчанию для этого параметра установлено значение «выключено», запрещающее запись временных ограничений в файл NGC.

Значение параметра *Cross Clock Analysis* разрешает или запрещает выполнение временного анализа совокупности связанных синхронных

элементов, управляемых различными тактовыми сигналами, в процессе оптимизации, которая осуществляется на этапе синтеза проектируемого устройства. По умолчанию этот параметр находится в состоянии «выключено», запрещающем проведение временного анализа указанных групп элементов в процессе синтеза разрабатываемого устройства.

С помощью параметра *Slice Utilization Ratio* указывается размер области (объём физических ресурсов) кристалла в процентном отношении, в пределах которой выполняется оптимизация временных соотношений в процессе синтеза. По умолчанию для этого параметра установлено значение 100%. Для блокировки автоматического управления временной оптимизацией средств синтеза XST следует указать значение -1. Если при временной оптимизации, выполняемой в процессе синтеза устройства, невозможно выполнить установленные топологические ограничения, то оптимизация производится без учёта этих ограничений.

Параметр *Slice Utilization Ratio* используется в процессе синтеза проектируемых устройств, реализуемых на базе ПЛИС всех серий с архитектурой FPGA, за исключением семейства Virtex-5. При синтезе устройств, разрабатываемых на базе кристаллов семейства Virtex-5, для выполнения аналогичной функции применяется параметр *LUT-FF Pairs Utilization Ratio*, который позволяет задать размер области (объём физических ресурсов) кристалла семейства Virtex-5 в процентном отношении, в пределах которого должна выполняться временная оптимизация в процессе синтеза проектируемого устройства. По умолчанию установлено значение 100%.

Значение параметра *BRAM Utilization Ratio* определяет максимальное количество модулей блочной памяти ПЛИС (Block RAM), которое может использоваться в процессе синтеза проектируемого устройства. Требуемое значение задаётся в виде соответствующего процента от максимального объёма ресурсов блочной памяти, присутствующей в выбранном кристалле. Параметр *BRAM Utilization Ratio* применяется только при синтезе устройств, реализуемых на основе ПЛИС, в составе архитектуры которых представлена блочная память. По умолчанию установлено значение 100%.

С помощью параметра *DSP Utilization Ratio* устанавливается предельное количество аппаратных блоков цифровой обработки сигналов DSP 48, которое может использоваться в процессе синтеза разрабатываемого устройства. Значение этого параметра указывается в процентном отношении к максимальному числу данных аппаратных модулей, представленных в выбранном кристалле. Параметр *DSP Utilization Ratio* присутствует только в тех случаях, когда для реализации синтезируемого устройства выбираются ПЛИС семейств Virtex-4, Virtex-5 или Spartan-3AD, содержащих аппаратные блоки цифровой обработки сигналов. По умолчанию установлено значение 100%.

Настройка *Generics, Parameters* позволяет определить или переопределить значения настраиваемых параметров (*generic* в VHDL-описании или *parameter* в Verilog-описании) в модуле исходного описания верхнего уровня иерархии проекта. В процессе синтеза разрабатываемого устройства значения соответствующих настраиваемых параметров (*generic/parameter*) заменяются значениями, указанными в поле редактирования *Generics, Parameters*. Если необходимо определить или переопределить значения нескольких параметров, то соответствующие выражения отделяются друг от друга символом «|».

Параметр *Verilog Macros* предназначен для определения или переопределения Verilog-макроса, используемого в составе HDL-описания проектируемого устройства. В поле редактирования значения этого параметра могут быть указаны несколько макросов, которые отделяются друг от друга символом «|». При выполнении этапа синтеза макросы, которые перечислены в поле редактирования, определяющем значение параметра *Verilog Macros*, заменяют соответствующие макросы в модуле исходного описания разрабатываемого устройства.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ, УПРАВЛЯЮЩИХ СИНТЕЗОМ ОТДЕЛЬНЫХ КАТЕГОРИЙ ОБЪЕКТОВ HDL-ОПИСАНИЙ ПРОЕКТИРУЕМЫХ УСТРОЙСТВ, РЕАЛИЗУЕМЫХ НА FPGA

Параметры *FSM Encoding Algorithm*, *Safe Implementation*, *Case Implemen-*

tation Style, *Mux Extraction* и *Resource Sharing*, расположенные на странице *HDL Options*, имеют то же назначение, что и при синтезе устройств на базе ПЛИС с архитектурой CPLD.

Значение параметра *FSM Style* определяет тип элементов, используемых для реализации конечных автоматов, входящих в состав описания проектируемого устройства. Конечные автоматы могут быть реализованы на базе таблиц преобразования *Look-Up Table* (LUT) или модулей памяти Block RAM. По умолчанию для данного параметра установлено значение LUT, при котором для реализации конечных автоматов применяются ресурсы таблиц преобразования. Чтобы использовать ресурсы блочной памяти кристалла, необходимо в выпадающем списке возможных значений рассматриваемого параметра выбрать *Block RAM*.

Параметр *RAM Extraction* позволяет включить или выключить режим извлечения макросов ОЗУ (RAM) в процессе синтеза разрабатываемого устройства. Значение «включено», установленное по умолчанию, разрешает средствам синтеза XST выделение макросов ОЗУ в исходном коде HDL-описания.

С помощью параметра *RAM Style* указывается способ реализации макросов ОЗУ, формируемых средствами синтеза XST. Выпадающий список возможных значений этого параметра содержит три варианта: *Auto*, *Distributed* и *Block*. По умолчанию используется значение *Auto*, при котором средства синтеза XST для каждого идентифицированного макроса ОЗУ автоматически устанавливают тип памяти ПЛИС, обеспечивающий его оптимальную реализацию. При выборе значения *Distributed* все синтезированные макросы ОЗУ представляются на этапе реализации в виде распределённой памяти. Значение *Block* определяет последующую реализацию всех макросов ОЗУ на базе модулей блочной памяти.

Значение параметра *ROM Extraction* разрешает или запрещает средствам синтеза XST извлечение макросов ПЗУ (ROM). По умолчанию установлено значение «включено», разрешающее выделение ROM-макросов в исходных HDL-описаниях проекта. Обычно макросы ПЗУ могут создаваться (извлекаться) из операторов выбора (*Case*), в которых присваива-

емые значения являются постоянными величинами.

Параметр *ROM Style* предназначен для выбора способа реализации макросов ПЗУ, извлекаемых средствами синтеза XST. В выпадающем списке допустимых значений данного параметра представлено три варианта: *Auto*, *Distributed* и *Block*. По умолчанию установлено значение *Auto*, при котором для каждого идентифицированного макроса ПЗУ средства синтеза автоматически выбирают тип памяти кристалла, обеспечивающий оптимальную реализацию этого макроса. Если для рассматриваемого параметра указано значение *Distributed*, то все синтезированные макросы ПЗУ представляются в виде, соответствующем реализации на основе ресурсов распределённой памяти ПЛИС. Выбор варианта *Block* обеспечивает последующую реализацию всех синтезированных макросов ПЗУ на основе модулей блочной памяти.

С помощью параметра *Automatic BRAM Packing* разработчик может установить режим синтеза элементов запоминающих устройств, реализуемых на базе ресурсов блочной памяти ПЛИС, при котором два элемента однопортовой памяти автоматически объединяются (упаковываются) в один примитив двухпортового запоминающего устройства. При этом следует учитывать, что объединяемые элементы блочной памяти должны соответствовать одному уровню иерархии проекта. По умолчанию для параметра *Automatic BRAM Packing* используется значение «выключено», при котором упаковка элементов блочной памяти не производится.

Параметр *Mux Style* используется для управления выбором метода реализации макросов мультиплексоров, сформированных средствами синтеза. Выпадающий список возможных значений включает три варианта: *Auto*, *MUXF* и *MUXCY*. Значение *Auto*, установленное по умолчанию, позволяет средствам синтеза автоматически выбрать наилучший способ последующей реализации для каждого макроса мультиплексора, извлекаемого в процессе синтеза проектируемого устройства. При выборе значения *MUXF* в качестве ресурсов для реализации всех макросов мультиплексоров, обнаруженных средствами синтеза, назначаются мультиплексоры MuxF5, MuxF6, MuxF7 или MuxF8, ко-

торые входят в состав дополнительной логики каждого конфигурируемого логического блока ПЛИС соответствующих серий (Virtex и Spartan). Значение *MUXCY* задаёт в качестве способа интерпретации всех макросов мультиплексоров использование ресурсов мультиплексоров MuxCY.

Значение параметра *Decoder Extraction* разрешает или запрещает средствам синтеза извлечение макросов декодеров (дешифраторов). По умолчанию установлено значение «включено», разрешающее выделение указанных макросов в исходном коде HDL-описаний.

С помощью параметра *Priority Encoder Extraction* осуществляется управление синтезом макросов приоритетных шифраторов. В выпадающем списке доступных значений этого параметра содержится три варианта: *Yes*, *No* и *Force*. Значение *No* запрещает извлечение (создание) макросов приоритетных шифраторов. При выборе значения *Yes*, установленного по умолчанию, для каждого обнаруженного описания приоритетного шифратора, выполненного на базе некоторого внутреннего алгоритма, средства синтеза XST формируют макрос или оптимизируют его совместно с остальной частью проекта. Значение *Force* предписывает средствам синтеза игнорировать внутренние алгоритмы и всегда создавать макросы для идентифицированных блоков описания приоритетных шифраторов.

Параметр *Shift Register Extraction* разрешает или запрещает извлечение макросов регистров сдвига в процессе синтеза. Значение «включено», установленное по умолчанию, разрешает средствам синтеза выделение макросов сдвиговых регистров в исходном коде HDL-описания.

Значение параметра *Logical Shifter Extraction* указывает способ синтеза описаний устройств логического сдвига. По умолчанию установлено значение «включено», разрешающее формирование макросов для идентифицированных описаний устройств логического сдвига.

Параметр *XOR Collapsing* определяет метод синтеза каскадных конструкций «Исключающее ИЛИ» (XOR). При использовании значения «включено», установленного по умолчанию, в процессе синтеза производится «сжатие» каскадных XOR-структур в одиночные структуры.

Параметр *Multiplier Style* позволяет указать метод синтеза и последующей реализации макросов умножителей при использовании ПЛИС семейств Virtex-II, Virtex-II Pro, Virtex-II Pro X, Spartan-3, Spartan-3E и Spartan-3A. В выпадающем списке доступных значений этого параметра представлено четыре варианта: *Auto*, *Block*, *LUT* и *Pipe_LUT*. Значение *Auto*, установленное по умолчанию, позволяет средствам синтеза автоматически выбрать наилучший метод последующей реализации для каждого обнаруженного макроса умножителя. Использование варианта *Block* указывает на то, что процесс синтеза должен осуществляться с учётом последующего использования встроенных аппаратных блоков умножителей в кристаллах указанных семейств. При выборе значения *LUT* синтез макросов умножителей выполняется с учётом их последующей реализации на базе ресурсов таблиц преобразования. Вариант *Pipe_LUT* соответствует синтезу умножителей для реализации на основе таблиц преобразования с привлечением дополнительных регистров.

Значение параметра *Use DSP48* определяет возможность использования аппаратных блоков цифровой обработки сигналов DSP 48 для реализации соответствующих макросов в проектах, выполняемых на базе ПЛИС семейства Virtex-4. Выпадающий список возможных значений этого параметра включает три варианта: *Auto*, *Yes* и *No*. По умолчанию данный параметр принимает значение *Auto*, при котором средства синтеза автоматически определяют наиболее эффективный вариант реализации соответствующих макросов. Если для параметра *Use DSP48* указано значение *Yes*, то в процессе синтеза разрабатываемого устройства блоки цифровой обработки сигналов будут задействованы там, где это возможно. При выборе варианта *No* синтез проектируемого устройства осуществляется с учётом последующей реализации соответствующих макросов на базе стандартных ресурсов ПЛИС с архитектурой FPGA.

С помощью параметра *Use DSP Block* определяется возможность применения аппаратных модулей цифровой обработки сигналов для реализации соответствующих макросов в проектах, выполняемых на базе ПЛИС семейств Virtex-5 или Spartan-3AD. В вы-

падающем списке доступных значений данного параметра представлены те же три варианта, что и для параметра *Use DSP48*. Эти варианты устанавливают аналогичные режимы использования аппаратных модулей цифровой обработки сигналов в процессе синтеза устройств, разрабатываемых на основе кристаллов семейств Virtex-5 или Spartan-3AD.

Параметр *Asynchronous to Synchronous* разрешает или запрещает в процессе синтеза проектируемого устройства преобразование сигналов (цепей) асинхронного сброса и установки в сигналы синхронного сброса и установки. По умолчанию для этого параметра используется значение *No*, запрещающее преобразование указанных сигналов.

КРАТКОЕ ОПИСАНИЕ ПАРАМЕТРОВ СИНТЕЗА, УЧИТЫВАЮЩИХ ТРЕБОВАНИЯ СРЕДСТВ ТРАССИРОВКИ САПР СЕРИИ XILINX ISE ДЛЯ ПРОЕКТОВ, РЕАЛИЗУЕМЫХ НА FPGA

Описание и возможные значения параметров *Add I/O Buffers, Equivalent*

Register Removal, представленных на странице *Xilinx Specific Options*, можно найти в предыдущих частях статьи.

Значение параметра *Max Fanout* устанавливает максимально допустимое количество ветвлений цепей в процессе синтеза. Наличие цепей с большим количеством ветвлений создаёт проблемы в процессе их последующей трассировки. Для исключения таких проблем с помощью параметра *Max Fanout* задаётся предельное значение, ограничивающее количество ветвлений результирующих цепей. Средства синтеза могут сократить количество ветвлений путём дублирования соответствующих регистров и вентилях, а также за счёт установки дополнительных буферных элементов. Значение, предлагаемое по умолчанию для рассматриваемого параметра, зависит от выбранного семейства ПЛИС. Если для реализации синтезируемого устройства используются ПЛИС семейства Virtex-5, то параметр *Max Fanout* по умолчанию принимает значение 100 000. При выборе кристаллов семейств Virtex-II, Virtex-II Pro, Virtex-4, Spartan-3,

Spartan-3E и Spartan-3A это значение равно 500. В случае реализации синтезируемого устройства на базе ПЛИС семейств Virtex, Virtex-E, Spartan-II и Spartan-III для рассматриваемого параметра по умолчанию устанавливается значение 100.

С помощью параметра *Number of Clock Buffers* определяется максимальное количество глобальных буферных элементов, создаваемых средствами XST при синтезе проектируемого устройства. Задаваемое значение этого параметра должно соответствовать объёму глобальных ресурсов, который указан в справочных данных для выбранного типа ПЛИС. Значение по умолчанию для параметра *Number of Clock Buffers* определяется типом кристалла, используемого для реализации проектируемого устройства.

Параметр *Number of Regional Clock Buffers* позволяет указать максимальное количество буферных элементов BUFR, используемых в процессе синтеза разрабатываемого устройства. Этот параметр может применяться только при синтезе проектируемых устройств для последующей реализа-



ВЫСОКОТЕМПЕРАТУРНЫЕ РАДИАЦИОННОСТОЙКИЕ SiC и GaN СВЧ-транзисторы



- ✓ Диапазон частот: до 4 ГГц
- ✓ Напряжение питания: 28...48 В
- ✓ Мощность: 10...60 Вт
- ✓ КПД: > 45%
- ✓ Температура перехода: > 255°C
- ✓ Наработка на отказ (MTTF) SiC СВЧ-приборов:
2,2 млн. часов при +225°C
60 млн. часов при +175°C



ПРОСОФТ - официальный дистрибьютор компании Cree

PROSOFT®

ПРОСОФТ — АКТИВНЫЙ КОМПОНЕНТ ВАШЕГО БИЗНЕСА

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

ции на базе ПЛИС семейств Virtex-4 или Virtex-5. Значение, установленное по умолчанию для рассматриваемого параметра, зависит от выбранного типа кристалла.

Значение параметра *Register Duplication* разрешает или запрещает средствам синтеза дублирование регистров при временной оптимизации и сокращении количества разветвлений цепей. Значение «включено», установленное по умолчанию, разрешает дублирование регистров в процессе синтеза проектируемого устройства.

Параметр *Register Balancing* используется для повышения тактовой частоты разрабатываемого устройства за счёт перемещения триггеров относительно логики. Выпадающий список возможных значений этого параметра содержит четыре варианта: *Yes*, *No*, *Forward* и *Backward*. По умолчанию установлено значение *No*, запрещающее перестановку триггеров. Значение *Yes* разрешает перестановку триггеров в прямом и обратном направлениях. При выборе значения *Forward* перемещение разрешается только в прямом направлении, т.е. триггеры на входах таблицы преобразования LUT заменяются триггером на её выходе. Значение *Backward* допускает только обратное перемещение триггеров, при котором триггер на выходе LUT-таблицы преобразуется в серию триггеров на её входах.

С помощью параметра *Move First Flip-Flop Stage* расширяются возможности применения настройки *Register Balancing*. При использовании значения «включено», установленное по умолчанию, в процессе перестановки триггеров могут участвовать и триггеры, подключаемые к входным контактам кристалла. Значение «выключено» позволяет исключить из процесса перемещения входные триггеры.

Параметр *Move Last Flip-Flop Stage* оказывает аналогичное влияние на применение настройки *Register Balancing* в процессе синтеза проектируемого устройства. По умолчанию для этого параметра установлено значение «включено», разрешающее использовать в процессе перестановки триггеры, подключаемые к выходным контактам кристалла. При выборе значения «выключено» выходные триггеры исключаются из процесса перемещения. Следует обратить внимание на то, что настройки *Move First Flip-Flop Stage*

и *Move Last Flip-Flop Stage* доступны для использования, только если для параметра *Register Balancing* выбрано значение, допускающее перестановку триггеров (*Yes*, *Forward* или *Backward*). Для этих параметров рекомендуется использовать значения, установленные по умолчанию.

С помощью параметра *Pack I/O Registers into IOBs* осуществляется управление компоновкой триггеров в блоки ввода-вывода на этапе синтеза. В выпадающем списке доступных значений этого параметра представлено три варианта: *Auto*, *Yes* и *No*. Значение *Auto*, установленное по умолчанию, предписывает средствам синтеза выполнять упаковку триггеров в блоки ввода-вывода при соблюдении требований временных спецификаций. При выборе значения *Yes* средства синтеза используют триггеры, входящие в состав блоков ввода-вывода, везде, где это возможно. Значение *No* запрещает средствам синтеза поглощение входных и выходных триггеров.

Значение параметра *Slice Packing* разрешает или запрещает средствам синтеза выполнять упаковку блоков кода с критическими связями в одну секцию *Slice* или конфигурируемый логический блок CLB (*Configurable Logic Block*). Значение «включено», установленное по умолчанию, позволяет увеличить производительность устройства за счёт использования высокоскоростных цепей связи с таблицами преобразования в рамках одного конфигурируемого логического блока CLB. При выборе значения «выключено» встроенный компоновщик средств синтеза не используется.

Параметр *Convert Tristates to Logic* определяет возможность представления буферных элементов, имеющих выходы с тремя состояниями, в виде конструкций, реализуемых на основе логических элементов. Такое представление позволяет в ряде случаев повысить производительность проектируемых устройств. При использовании значения *Yes*, установленного по умолчанию, средства синтеза преобразуют описания буферных элементов с тристабильными выходами в соответствующие логические конструкции. Если для данного параметра выбирается значение *No*, то описания указанных буферных элементов реализуются на основе примитивов TBUF. Параметр *Convert Tristates to*

Logic недоступен при синтезе устройств, реализуемых на базе ПЛИС семейств Spartan-3, Virtex-4 и Virtex-5.

С помощью параметра *Use Clock Enable* указывается возможность использования в триггерах синтезируемого устройства входов сигналов разрешения синхронизации *Clock Enable*. Выпадающий список доступных значений этого параметра включает в себя три варианта: *Auto*, *Yes* и *No*. При выборе значения *Auto* средства синтеза автоматически определяют необходимость использования входов сигналов разрешения синхронизации. Значение *Yes* разрешает задействовать входы разрешения синхронизации в триггерах синтезируемого устройства. Вариант *No* запрещает использование входов сигналов разрешения синхронизации. По умолчанию для параметра *Use Clock Enable* установлено значение *Auto* при синтезе устройств, реализуемых на базе ПЛИС семейств Virtex-4 и Virtex-5. Для всех остальных семейств FPGA данный параметр по умолчанию принимает значение *Yes*.

Значение параметра *Use Synchronous Set* определяет возможность использования входов сигналов синхронной установки в триггерах синтезируемого устройства. В выпадающем списке доступных значений этого параметра представлены те же варианты, что и для параметра *Use Clock Enable*. Если для параметра *Use Synchronous Set* указано значение *Auto*, то средства синтеза автоматически оценивают эффективность использования входов сигналов синхронной установки в триггерах и выбирают оптимальный вариант. При указании значения *Yes* входы синхронной установки будут задействованы в триггерах синтезируемого устройства. Выбор значения *No* устанавливает запрет на использование входов синхронной установки. Параметр *Use Synchronous Set* по умолчанию принимает те же значения, что и параметр *Use Clock Enable*.

С помощью параметра *Use Synchronous Reset* осуществляется управление использованием входов синхронного сброса в триггерах синтезируемого устройства. Выпадающий список возможных значений данного параметра включает в себя те же варианты, что и для параметра *Use Synchronous Set*. Эти значения соответствуют аналогичным вариантам использования

входов синхронного сброса в триггерах синтезируемого описания. Значения по умолчанию для параметра *Use Synchronous Reset* устанавливаются в соответствии с теми же правилами, что и для параметра *Use Clock Enable*.

Параметр *Optimize Instantiated Primitives* позволяет выбрать режим оптимизации примитивов, используемых в составе синтезируемого описания. Значение «выключено», установленное по умолчанию, запрещает оптимизацию примитивов в процессе синтеза разрабатываемого устройства. Если для данного параметра выбрано значение «включено», то средства синтеза дополнительно выполняют оптимизацию используемых примитивов.

Все вновь установленные значения параметров синтеза вступают в силу только после нажатия клавиши ОК, расположенной в нижней части диалоговой панели.

ВЫПОЛНЕНИЕ ЭТАПА СИНТЕЗА УСТРОЙСТВ, ПРОЕКТИРУЕМЫХ НА БАЗЕ ПЛИС С АРХИТЕКТУРОЙ FPGA

Запуск процесса синтеза устройств, разрабатываемых на базе ПЛИС се-

мейств FPGA, при использовании средств XST CAIPR серии Xilinx ISE осуществляется так же, как и для проектов, реализуемых на основе кристаллов серий CPLD. Подробные сведения о ходе и результатах выполнения этапа синтеза отражаются в отчёте, который открывается двойным щелчком левой кнопкой мыши на строке View Synthesis Report во встроенном окне Processes Window. Структура этого отчёта незначительно отличается от структуры подобного файла, формируемого в процессе синтеза устройств для последующей реализации на основе кристаллов с архитектурой CPLD.

В состав генерируемого отчёта также входят девять разделов, назначение которых было рассмотрено в предыдущей части статьи. При этом содержание этих разделов имеет ряд отличий по сравнению с отчётом о результатах синтеза устройств, проектируемых на базе ПЛИС семейств CPLD. Первые восемь разделов отчёта имеют незначительные различия, которые обусловлены изменением состава параметров синтеза и базисных элементов. Наиболее существенные

отличия проявляются в девятом разделе отчёта. При синтезе устройств, реализуемых на базе ПЛИС с архитектурой FPGA, в его состав добавляются подразделы, которые рассматриваются ниже.

В качестве примера на сайте журнала приведён текст заключительного раздела отчёта о выполнении процесса синтеза схематехнического описания счётчика Джонсона, реализуемого на основе ПЛИС с архитектурой FPGA.

В начале этого раздела приведена информация о выходных параметрах процесса синтеза и количестве примитивов (базисных элементов) каждого типа, использованных в синтезированном описании проектируемого устройства. По классификации, выполняемой средствами синтеза XST, существует восемь типов примитивов (базисных элементов):

- BELS, базовые элементы, к которым относятся таблицы преобразований (LUT), мультиплексоры (MUXCY, MUXF5, MUXF6, MUXF7, MUXF8) и стандартные логические элементы (например, AND2, OR2);
- Flip-flops/Latches, триггеры с динамическим и потенциальным управ-

ЗАО «НПФ «ДОЛОМАНТ» –

Одна из самых высокотехнологичных компаний России –
приглашает к сотрудничеству и осуществляет:



ЗАО «НАУЧНО-ПРОИЗВОДСТВЕННАЯ ФИРМА «ДОЛОМАНТ»



поставку

электронных компонентов в качестве второго поставщика (номенклатура порядка 400 тыс. наименований более 60 зарубежных производителей) при сотрудничестве с группой компаний ПРОСОФТ

производство

промышленных и встраиваемых компьютеров (в форматах Compact PCI, VME, EPIC, 3,5", PC/104, MicroPC, AT96, PICMG, Mini-ITX, ATX), плат для монтажа на DIN-рейку, а также каркасов, шлейфов, кабелей и аксессуаров, предназначенных для работы в жестких условиях эксплуатации с военной приёмкой

разработку

программных и аппаратных средств по ТЗ заказчика под контролем ВП

контрактную сборку

изделий по КД заказчика, включая изготовление печатных плат, поверхностный монтаж и тестирование электронных модулей, изготовление механических деталей корпусов и передних панелей под контролем ВП

Производственное высокоавтоматизированное оборудование для поверхностного монтажа электронных модулей ЗАО «НПФ «Доломант» соответствует уровню требований мировых производителей. Оборудование адаптировано к использованию бессвинцовой технологии, позволяет производить автоматическую разбраковку и рентгеновский контроль качества пайки.

ЗАО «НПФ «ДОЛОМАНТ»

имеет лицензии на разработку и производство электронных средств для ВВТ и атомных электростанций, свидетельство об аттестации второго поставщика, а также СМК, сертифицированную в системе «Военный регистр» на соответствие ГОСТ Р ИСО 9001 и ГОСТ РВ 15.002.

117437, Москва, ул. Профсоюзная, д. 108

Тел./факс: (495) 232-20-33

E-mail: info@dolomant.ru

Web: www.dolomant.ru

Реклама

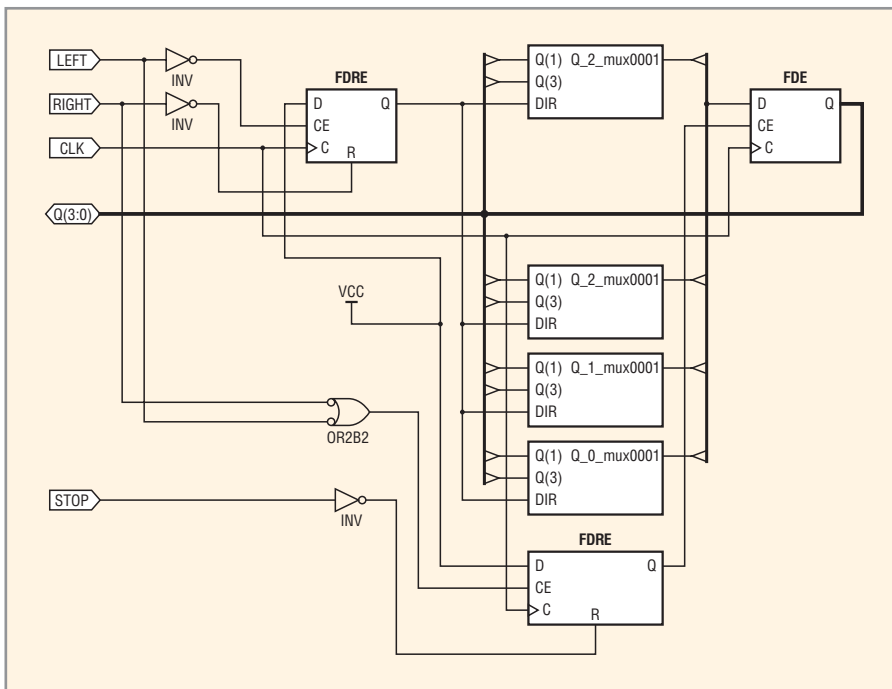


Рис. 7. Отображение списка соединений VHDL-описания счётчика Джонсона, реализуемого на базе ПЛИС с архитектурой FPGA, на RTL-уровне в схематехнической форме

лением (защёлки) (например, элементы FDR, FDRE, LD);

- RAMS, элементы ОЗУ;
- SHIFTERS, регистры сдвига (например, элементы SRL16, SRL16_1, SRL16E, RL16E_1);
- Tri-States, элементы с тристабильными выходами (например, BUFT);
- Clock Buffers, глобальные буферные элементы, используемые в

цепях синхронизации (например, элементы BUFG, BUFGP, BUFGDLL);

- IO Buffers, стандартные входные и выходные буферные элементы, подключаемые к выводам кристалла (например, элементы IBUF, OBUF, IOBUF, OBUFT, IBUF_GTL);
- OTHER, элементы, не включенные ни в одну из предыдущих групп.

Иногда стандартные логические элементы выделяются в отдельную группу LOGICAL.

Затем в подразделе *Device utilization summary* отображаются итоговые статистические характеристики полученных результатов синтеза проектируемого устройства. Здесь представлены сведения об абсолютном и относительном количестве базисных элементов, применяемых в составе синтезированного описания разрабатываемого устройства. В следующем подразделе (*Partition Resource Summary*) содержится итоговая информация о разбиении разрабатываемого проекта на секции.

Последняя часть заключительного раздела отчёта (*TIMING REPORT*) содержит информацию о временных параметрах синтезированного проекта. Все временные характеристики, приведённые в этом разделе, носят предварительный (оценочный) характер. Более достоверная информация может быть получена только после выполнения этапа размещения и трассировки проекта в кристалле ПЛИС.

Подраздел временных характеристик (*TIMING REPORT*) включает в себя четыре секции: *Clock Information*, *Asynchronous Control Signals Information*, *Timing Summary* и *Timing Detail*. В первой секции (*Clock Information*) перечисляются сигналы синхронизации

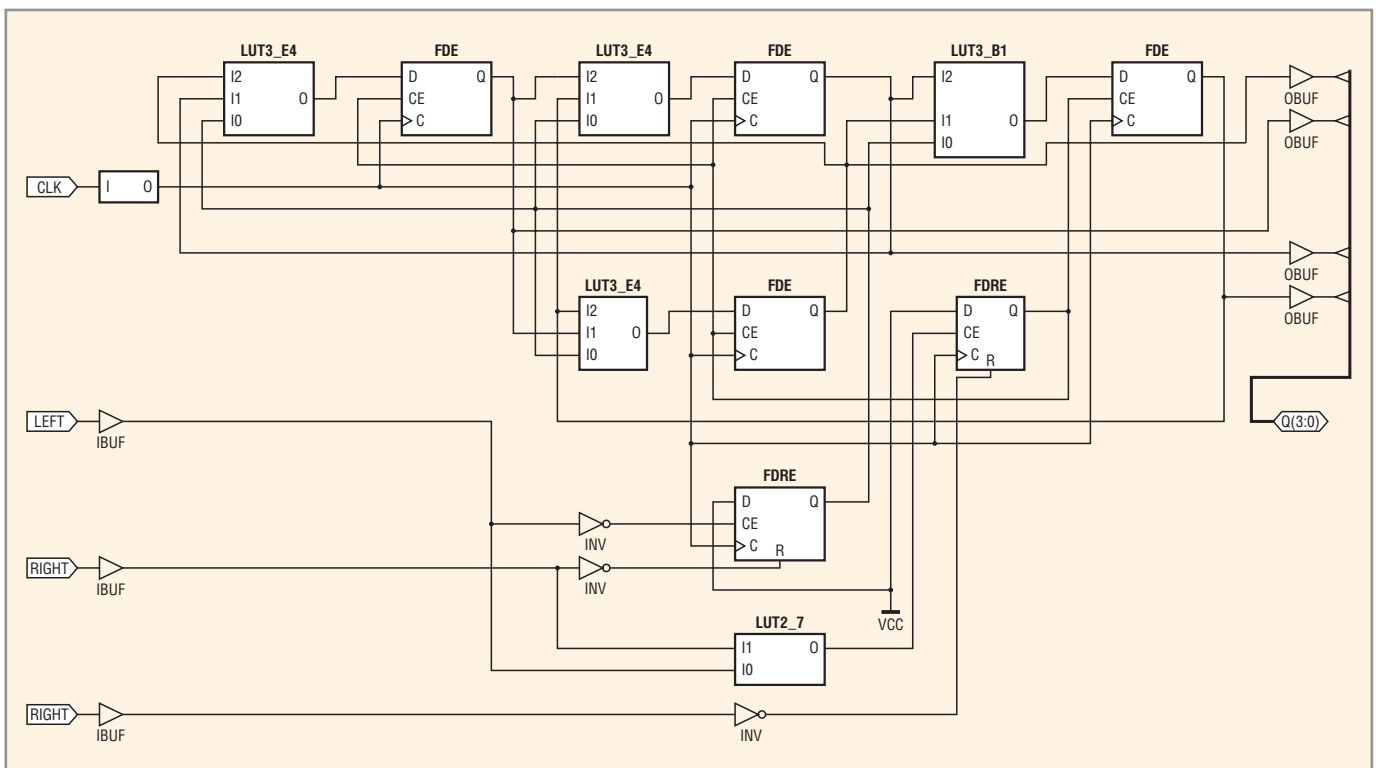


Рис. 8. Схематехническое представление результатов синтеза VHDL-описания счетчика Джонсона на технологическом уровне, предназначенных для последующей реализации на базе ПЛИС с архитектурой FPGA

ции и типы буферных элементов, использованных для их формирования. Вторая секция (*Asynchronous Control Signals Information*) содержит сведения об асинхронных сигналах управления и типах буферных элементов, применяемых для их формирования. Секция *Timing Summary* даёт предельные значения основных временных характеристик: максимальное значение тактовой частоты, минимальное время установления входных сигналов по отношению к сигналу синхронизации, максимальная задержка выходных сигналов по отношению к сигналу синхронизации, максимальная задержка распространения сигнала с входа до выхода через комбинационную логику. В секции *Timing Detail* представлено детальное описание временных характеристик критических путей распространения сигналов в структуре разрабатываемого устройства. Завершают рассматриваемый раздел отчёта итоговые сведения о количестве обнаруженных ошибок и предупреждений.

При анализе сформированного отчёта следует обратить внимание на то, что результаты синтеза одного и

того же исходного описания проектируемого устройства принципиально различаются при использовании ПЛИС семейств CPLD и FPGA. Эти отличия обусловлены, в первую очередь, изменением состава базисных элементов синтеза, который определяется архитектурой применяемого семейства кристаллов. Некоторые отличия проявляются уже при отображении в схематехнической форме списка соединений (netlist) проектируемого устройства на RTL-уровне. Для иллюстрации этих отличий на рисунке 7 приведено изображение принципиальной схемы, которая отражает список соединений на уровне RTL описания (VHDL) счётчика Джонсона, синтезированного для последующей реализации на базе ПЛИС с архитектурой FPGA. Данная схема отображается в окне программы *RTL Viewer* при двойном щелчке левой кнопкой мыши на строке *View RTL Schematic* в окне процессов *Processes Window*.

Наиболее существенные отличия проявляются в схематехническом представлении результатов синтеза на технологическом уровне. В каче-

стве примера, демонстрирующего различия результатов синтеза разрабатываемых устройств при использовании ПЛИС с архитектурой CPLD и FPGA, на рисунке 8 показана принципиальная схема, отражающая результаты синтеза на технологическом уровне VHDL-описания счётчика Джонсона, реализуемого на основе ПЛИС с архитектурой FPGA. Данное схематехническое представление результатов синтеза открывается в окне программы *Technology Viewer* при двойном щелчке левой кнопкой мыши на строке *View Technology Schematic* в окне процессов *Processes Window*.

Если полученные результаты синтеза не соответствуют исходным требованиям проекта (например, значения временных характеристик не удовлетворяют установленным ограничениям), следует повторить этот этап, изменив значения его параметров. При достижении успешных результатов синтеза следует перейти к этапу реализации (implementation) проектируемого устройства.



Продолжение следует

Новости мира News of the World Новости мира

Powerchip включается в разработку 32-нм техпроцесса

Тайваньский производитель микросхем памяти DRAM и NAND компания Powerchip Semiconductor Corporation (PSC) объявила на днях о присоединении к проекту по совместной разработке технологий производства микросхем оперативной памяти по 32-нм нормам, ведомому бельгийским независимым исследовательским центром IMEC.

Согласно условиям соглашения, PSC примет участие в проектах, касающихся разработки методов иммерсионной и вакуумной (EUV) литографии, а также методики двойного экспонирования. Напомним, что в данном направлении в рамках проекта IMEC уже работает большинство ведущих производителей микросхем памяти: Micron, Qimonda, Samsung, Elpida и Hynix. PSC планирует присоединиться к проекту в марте 2008 г.

Данный шаг в очередной раз демонстрирует тёплые отношения IMEC и тайваньских производителей, — полагают отраслевые аналитики. Буквально неделю назад IMEC открыла на Тайване свое

представительство, которое в среднесрочной перспективе должно превратиться в научно-исследовательский центр. Однако пока исследователям из тайваньской компании придётся начать работу над проектом в штаб-квартире IMEC в г. Левен, Бельгия.

eetimes.com

Лимит «многозадачности» человека равен четырём

Многие продвинутые управленцы любят воображать себя «многоголовыми монстрами», способными одновременно выполнить несколько дел, например, проверять электронную почту во время разговора по телефону и просмотра ежедневных котировок акций компании на бирже и т.д. Но они впустую тратят время, если пытаются сконцентрироваться более чем на четырёх процессах одновременно, — утверждают учёные из Университета штата Орегон, США.

Исследователи установили, что наш мозг имеет своеобразный предустановленный природой лимит на количество одновременно выполняемых мыслительных процессов. Этот лимит для большинства индивидуумов равняется

четырёх и не может быть преодолен ни силой воли, ни длительными тренировками. Причём в случае выполнения сложных умственных упражнений ограничение распространяется на количество одновременно решаемых задач в «многозадачном мыслительном приложении».

Кроме того, исследователи выявили строгую корреляцию между объёмом краткосрочной памяти человека и его интеллектом. Например, люди с потенциально высоким IQ способны решать несколько задач одновременно, однако нет никакой уверенности, что они могут успешно пройти стресс-тесты или быть полезными на работе. Их память может быть очень вместительной, но недостаточно свободной для полноценной работы. Такие люди много размышляют и слышат «аналитиками», однако практический выход их умственных усилий, как правило, невысок.

Исследование профинансировано Национальным институтом здоровья США (National Institutes of Health) и Национальным научным фондом США (National Science Foundation).

eetimes.com

Нейросетевое программное обеспечение устройства для проведения микробиологических анализов в полевых условиях

Наталья Томашевич (Москва)

В работе рассмотрена методика разработки программного обеспечения на основе нейросетевых алгоритмов для специализированного оборудования, которое предназначено для проведения анализов веществ на заражённость какими-либо вирусами. Цель работы программы – распознавание на цифровом изображении, полученном с микроскопа, специальных магнитных частиц, реагирующих на наличие вирусов в пробе.

ВВЕДЕНИЕ

Российскими учёными было разработано устройство, позволяющее выполнять микробиологические анализы в полевых условиях. Для удобства работы это устройство размещено в чемоданчике средних размеров. Последний спроектирован таким образом, чтобы не знакомый с медициной и микробиологией человек мог быстро проверить воду, продукты пита-

ния, любые вещества и предметы на заражённость каким-либо вирусом, опасным для человека, и оценить степень риска.

В качестве реактива используется специальный порошок, состоящий из мельчайших магнитных частиц, в которые внедрены антитела. Этот порошок насыпается на стекло с анализируемым объектом, например водой. Магнитные частицы «примагничиваются» к вирусам, спектр которых весьма широк (все виды вирусов, которые можно обнаружить с помощью антител).

Таким образом, для определения степени заражённости объекта требуется подсчитать число магнитных частиц в анализе. Для этого чемоданчик оборудован микроскопом, изображение с которого передаётся на планшетный компьютер. Специальное устройство преобразует изображение, полученное с микроскопа, в цифровую форму. И, наконец, в работу вступает программное обеспечение, которому и посвящена эта статья.

Далее мы кратко рассмотрим алгоритм построения нейронной сети. Более подробное его описание можно найти в [1]. Затем мы остановимся на вопросе выбора параметров системы и оценим полученные результаты.

АЛГОРИТМ ПОСТРОЕНИЯ НЕЙРОННОЙ СЕТИ

Для решения задач обработки изображений, сводящихся к задаче

классификации с двумя классами образов, нами был разработан следующий стандартный алгоритм построения нейронной сети.

В каждой точке (x, y) исходного изображения формируется окно размером $N \times N$. Из содержимого окна формируется вектор признаков, который подаётся на вход нейронной сети. На выходе нейронная сеть должна выдать +1, если окно содержит искомый объект (в нашем случае магнитную частицу), и -1 в противном случае.

Для построения нейронной сети сформируем обучающую выборку. Каждый пример обучающей выборки содержит входной вектор признаков и указание о том, содержится ли во входном окне искомый объект или нет.

Алгоритм построения нейронной сети основан на построении разделяющих плоскостей между входными векторами признаков двух различных классов образов. Рассмотрим эту методику на примере трёхмерного входного пространства (размерность входного вектора признаков равна трём) с двумя классами образов A и B (см. рис. 1). Пусть пример $i \in A$, а пример $j \in B$. Проведем отрезок через точки i и j . Середину отрезка обозначим точкой t . Теперь построим плоскость, проходящую через точку t перпендикулярно вектору ij . Она и будет оптимальной плоскостью, разделяющей точку $i \in A$ и точку $j \in B$.

Группируя построенные таким образом плоскости, мы получим выпуклую область. Совокупность выпуклых областей позволяет реализовать любую разделяющую поверхность. При таком методе построения нейронной сети ошибка на обучающей выборке всегда равна нулю. На рисунке 2 приведен пример построения разделяющей области для двумерного входного пространства.

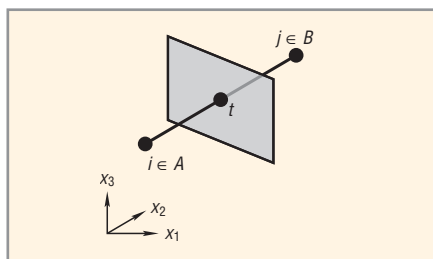


Рис. 1. Пример построения гиперплоскости (серый прямоугольник), разделяющей точки i и j в трёхмерном входном пространстве

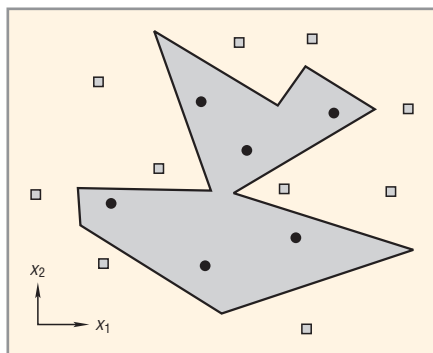


Рис. 2. Пример построения разделяющей области для двумерного входного пространства

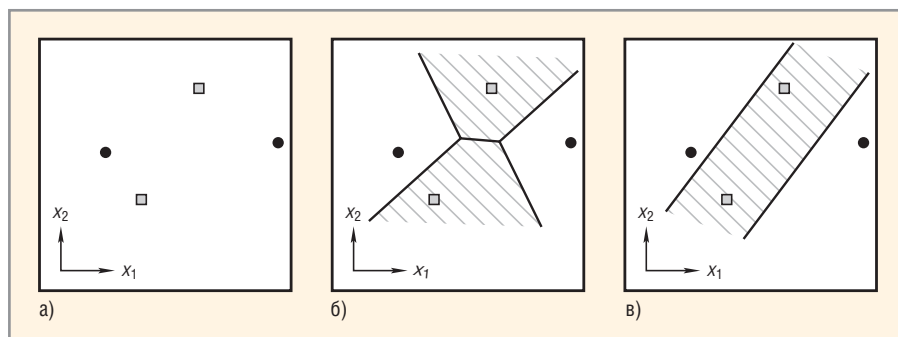


Рис. 3. Демонстрация разницы в виде плоскостей при наличии и отсутствии инвариантности к яркости изображения

(а) обучающая выборка; (б) вид разделяющей поверхности при отсутствии инвариантности к яркости изображения; (в) вид разделяющей поверхности при наличии инвариантности к яркости изображения

В работе [1] приведен алгоритм построения плоскости, разделяющей точки $i \in A$ и $j \in B$, независимо от яркости изображения. На рисунке 3 показана разница в виде плоскостей при наличии и при отсутствии инвариантности к яркости изображения.

ВЫБОР ПАРАМЕТРОВ СИСТЕМЫ

Первый вопрос, который необходимо решить в самом начале работы, – выбрать размерность изображения для обработки. Размерность выбирается таким образом, чтобы распознаваемые объекты – в нашем случае магнитные частицы – были минимального размера, но при этом различимы человеческим глазом. Минимизация размера изображения необходима для того, чтобы уменьшить размеры распознаваемых объектов, что, в свою очередь, приведёт к уменьшению числа входов нейронной сети и, соответственно, к сокращению времени обработки изображения. Требование различимости объектов человеческим глазом является критерием остановки при минимизации размеров изображения. Мы выбрали для входного изображения размер 320×240 пикселей. При этом диаметр магнитных частиц изменяется от 2 до 15 пикселей.

Сами магнитные частицы обычно имеют круглую или близкую к ней форму (см. рис. 4). Они могут быть светлее фона, темнее фона, могут быть выпуклыми и плоскими, могут слипаться. На изображении могут присутствовать ложные объекты произвольной формы (см. рис. 5). Яркость и контрастность изображения также могут быть произвольными. Это связано с тем, что лампа, освещающая стекло с анализом, устанавливается вручную, как и настройка рез-

кости микроскопа. Поскольку с системой будут работать не специалисты по настройке изображений, это приводит к высокому уровню шума на некоторых изображениях. На рисунке 5 приведены фрагменты таких изображений, не содержащие магнитных частиц.

Теперь остановимся на вопросе формирования входного вектора признаков из сканируемого квадратного окна. Здесь перед нами стоит задача минимизации числа входов нейронной сети, что позволит существенно сократить время обработки изображения.

Максимальный диаметр магнитной частицы составляет 15 пикселей. Взяв с запасом, получим диаметр входного окна в 17 пикселей. Поскольку магнитные частицы имеют круглую форму, целесообразно применить круглое входное окно. Если магнитная частица имеет небольшой размер, необходимо рассмотреть её более детально. Для крупных частиц мы можем усреднить некоторые входы. С учётом изложенного подойдёт входное окно, показанное на рисунке 6 и содержащее всего 89 входов. Отметим, что если бы мы взяли квадратное окно аналогичного размера (17×17 пикселей), то число входов нейронной сети возросло бы до 289.

Выбрав размерность изображений и вид входной матрицы, сформируем обучающую выборку и обучим сеть. Назначение сети – выделение магнитных частиц на изображении. Для подсчёта магнитных частиц применяется стандартный эвристический алгоритм.

РЕЗУЛЬТАТЫ ЭКСПЕРИМЕНТОВ

Поскольку используемый метод построения нейронной сети на обу-

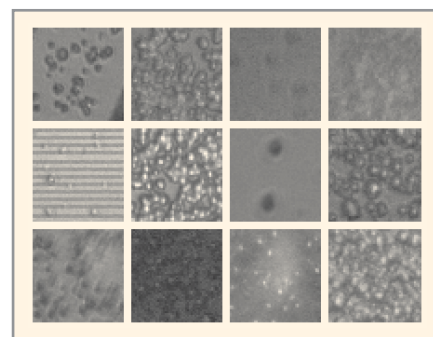


Рис. 4. Примеры магнитных частиц

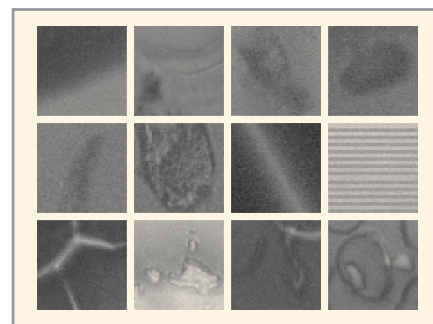


Рис. 5. Фрагменты изображений, не содержащие магнитных частиц

чающей выборке всегда даёт ошибку, равную нулю, то нам интересно оценить обобщающие свойства этого метода на другой тестовой выборке. С этой целью были набраны новые изображения. На рисунке 7 показаны примеры выделения магнитных частиц нейронной сетью на фрагментах изображений. Мы не приводим изображений целиком, т.к. по сравнению с их размерами (320×240 пикселей) размеры магнитных частиц очень малы (от 2 до 15 пикселей).

Как было указано [1], описанный выше метод обладает высокой селективностью: все магнитные частицы, различимые человеческим глазом при достаточной контрастности изображения, выделялись успешно,

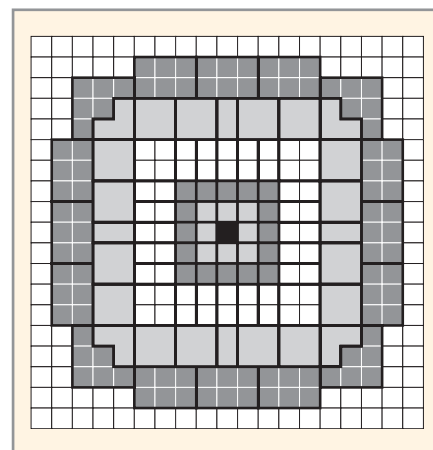


Рис. 6. Преобразование квадратного окна размером 17×17 пикселей в круглое окно

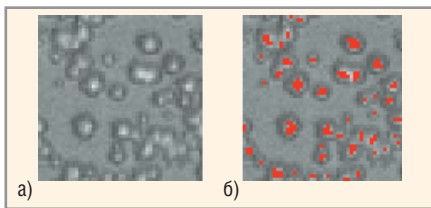


Рис. 7. Выделение магнитных частиц

нейронной сетью:

(а) исходный фрагмент изображения; (б) этот же фрагмент, обработанный нейронной сетью.

Красным цветом обозначены точки, выход сети в которых равен +1 (наличие магнитной частицы)

независимо от яркости, размера и других параметров. В случае высокого уровня шума на изображении его участки, похожие по форме на магнитные частицы, также выделялись нейронной сетью как магнитные частицы. Однако визуальная система человека также распознавала эти области как магнитные частицы (априори было известно, что данные изображения анализов не содержат вирусов, а следовательно, и магнитных частиц). Поэтому, говоря о качестве обучения

нейронной сети, можно утверждать, что она обучена до уровня человеческой визуальной системы.

Время обработки одного серого изображения 320×240 пикселей составляет от 1 до 3 с на компьютере с тактовой частотой процессора 2,4 ГГц.

ЛИТЕРАТУРА

1. Томашевич Н. Методика разработки нейросетевых алгоритмов для решения задач обработки изображений (часть 1). Современная электроника. 2007. № 3, 4. 

Новости мира News of the World Новости мира

Достижения Intel в области кремниевой фотоники

В течение 2007 г. исследовательским подразделениям компании Intel удалось добиться существенного прогресса в области освоения компонентов кремниевой фотоники. Целый ряд ключевых достижений позволяет компании делать прогноз на появление этой технологии в коммерческих продуктах уже в 2010 г. Пожалуй, наиболее на сегодняшний день эффектный пример использования оптического интерфейса в компьютере — уже созданная тестовая платформа, где подобный интерфейс используется для обмена данными с модулем памяти FB-DIMM. При этом на данной системе благополучно загружается и запускается Microsoft Windows.

Использование световых сигналов для передачи данных рассматривается сейчас как одна из немногих возможных перспективных технологий, которые позволят в будущем преодолеть ограничения, присущие передаче электрических сигналов через металлические проводники. Всё более возрастающая производительность процессоров приводит к тому, что узким местом становятся его интерфейсы с «остальной» системой, а особенно — с оперативной памятью. Кроме увеличения пропускной способности, оптические интерфейсы позволяют в случае необходимости без ущерба для скоростных характеристик «отодвинуть» соединяемые компоненты на гораздо большие расстояния, чем это позволяют сделать традиционные медные проводники.

Усилиями лаборатории Intel Photonics Technology Lab (PTL) была доказана возможность производства всех компонентов для оптических коммуникаций — лазеров, модуляторов и демодуляторов — на базе имеющихся технологий произ-

водства полупроводников. В PTL уже были продемонстрированы важнейшие компоненты кремниевой фотоники, работающие с рекордной производительностью, включая модуляторы и демодуляторы, обеспечивающие скорость передачи данных до 40 Гбит/с.

В области полупроводниковой фотоники Intel уже вышла на финишную прямую. Исследования в области интеграции оптических элементов уже перешли от стадии научных или технологических разработок к этапу создания коммерческой продукции. Исследовательская группа теперь занимается определением возможностей и спецификаций для проектирования новаторской продукции на базе этой революционной технологии. В конечном счёте специалисты Intel создают опытные образцы и тесно сотрудничают с подразделениями, занимающимися разработкой различных видов продукции, чтобы ускорить внедрение новой технологии.

3dnews.ru

Intel откладывает покупку EUV-сканера

Согласно имеющейся информации, корпорация Intel отказалась от закупки тестового (alpha tool) сканера для EUV-литографии (литография с использованием жёсткого ультрафиолетового излучения, вакуумная литография) у японской корпорации Nikon. Как сообщает источник из среды производителей полупроводникового оборудования, Nikon намеревалась предоставить Intel тестовый образец EUV-сканера до конца прошлого года, однако не смогла уложиться в срок. В конце концов, по данным источника, обе компании договорились о продолжении исследований в токийской лаборатории, поскольку «доставка оборудования заняла бы слишком много времени».

В любом случае данное событие является ещё одним подтверждением глубокого «кризиса идеи», постигшего EUV-литографию. Первоначально технология была предназначена для производства микросхем по 45-нм проектным нормам, сейчас сроки её внедрения отодвинуты как минимум до 2011 г. к моменту старта 22-нм производства. Часть отраслевых экспертов и вовсе полагают, что технологии не суждено дойти до коммерческого применения, хотя бы ввиду высокой стоимости оборудования. Так, по расчётам аналитиков, цена только одного сканера в будущем может составить от 60 до 100 млн. долл. США.

Однако в стане оппонентов вакуумной литографии дела обстоят ничуть не лучше. Конкурирующие методики, такие как иммерсионная оптическая литография с двойным экспонированием (immersion lithography with double patterning), наноимпринт-литография (nano-imprint lithography) или электроннолучевая литография множественным пучком (multi-beam e-beam lithography), являются скорее раздражителями, а не настоящей альтернативой, поскольку находятся на ещё большем расстоянии от коммерческого воплощения, чем EUV-литография.

Напомним, что главными проводниками EUV-литографии являются корпорация Intel, два крупнейших производителя флэш-памяти Samsung и Toshiba, а также целая группа производителей чипов оперативной памяти, объединённых под одним знаменем бельгийским исследовательским центром IMEC. Производством оборудования для EUV-литографии, кроме Nikon, занята ещё и голландская ASML, уже успевшая отгрузить два сканера: американской лаборатории Albany Nanotech и вышеупомянутой IMEC.

eetimes.com

SHARP

Конверторы и ресиверы SHARP – правильный выбор для построения системы приёма телевизионного сигнала



- BS1R8EL100A** универсальный LNB
8-го поколения с 1 выходом
- BS1R6EL100W** универсальный LNB "low noise"
8-го поколения с 1 выходом
- BS1R8EL200A** универсальный LNB
8-го поколения с 2 выходами
- BS1R8EL400A** универсальный LNB
8-го поколения
с 4 независимыми выходами
- BS1R8EL500A** универсальный LNB
8-го поколения с 4 выходами



Новый Super Compact DVB-T приемник VA1K5ED6255

- Монтаж вертикальный
- Демодулятор 2L10353 Zarlink
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,17 Вт



Новый Super Compact DVB-C приемник VA101CD6405

- Монтаж горизонтальный
- Демодулятор STV0297E
- Коэффициент шума 6 дБ
- Потребляемая мощность 1,36 Вт



Новый Super Compact DVB-S приемник BS2F7HZ7395

- Монтаж горизонтальный
- Демодулятор STV0288
- Коэффициент шума 8 дБ
- Потребляемая мощность 425 мВт

**Произведены мировым лидером в индустрии спутниковых приёмных систем.
Все конверторы работают с цифровыми и аналоговыми сигналами**

Официальный дилер на территории России и стран СНГ

PROSOFT®

Телефон: (495) 232-2522 • E-mail: info@prochip.ru • Web: www.prochip.ru

Выставка «РАДЭЛ-2007» в Санкт-Петербурге показала потенциал российского рынка электроники

С 20 по 23 ноября 2007 г. в Петербургском спортивно-концертном комплексе проходил Международный промышленный Форум «Радиоэлектроника. Приборостроение. Автоматизация», в рамках которого состоялись крупнейшие на Северо-Западе специализированные выставки «Радиоэлектроника и приборостроение» и «Автоматизация». С каждым годом развиваясь, выставки привлекают все больше профессионалов и специалистов отрасли.

Организаторы выставки – выставочное объединение «ФАРЭКСПО» и ООО «ТехноКом», при поддержке Управления радиоэлектронной промышленности и систем управления Федерального агентства по промышленности РФ (УРЭПиСУ ФАП), Ассоциации Российских дистрибьюторов электронных компонентов (АРДЭК). Выставка проводилась под патронажем Торгово-Промышленной палаты Российской Федерации.

В 2007 г. в выставке РАДЭЛ приняли участие 110 компаний из России, Германии, Белоруссии, Украины, Тайваня и других стран.

В РАДЭЛе участвуют практически все крупные игроки рынка, ведущие компании, работающие на российском рынке электроники. Это отечественные разработчики и производители, а также знаменитые мировые брэнды, которые представлены через своих официальных партнёров – это российские представительства и дистрибьюторы; возможно, именно этим объясняется отсутствие среди участников большого количества «иностранцев».

В рамках экспозиции были широко представлены полупроводниковые и электромеханические компоненты, датчики и микросхемы, источники питания, пассивные компоненты и другие электронные устройства. Акценты выставки всё больше смещаются в стороны новых достижений и технологий в сфере электроники.

Постоянно совершенствуя свою работу, выставка предлагает участни-

кам и посетителям актуальный срез состояния российской электроники. Особенно важно отметить проведение в рамках Форума Круглого стола, организованного Санкт-Петербургской Ассоциацией предприятий радиоэлектроники, приборостроения, средств связи и инфотелекоммуникаций. Ассоциация возникла в Санкт-Петербурге в 2007 г. и основную цель своей работы видит в содействии продвижению продукции, изготовленной в Санкт-Петербурге, на рынки сбыта, в том числе зарубежные. Объединяющим началом при этом должна стать «Программа развития электронной компонентной базы и радиоэлектроники России на 2008 – 2015 гг.».

Но основная часть деловой программы форума была посвящена частным вопросам, обсуждавшимся в ходе более чем двадцати открытых для свободного посещения семинаров. Организация самими экспонентами семинаров является ежегодной практикой на выставке.

Для специалистов отрасли выставка «РАДЭЛ» зарекомендовала себя как одна из крупнейших бизнес-площадок для демонстрации новых разработок, хорошо известное место общения и обмена мнениями специалистов; выставку посещают 97% специалистов отрасли, это разработчики и производители, технологи, ремонтники, менеджеры по закупкам и руководители.

Интерес российских компаний к новым технологиям, разработкам и

достижениям в области электроники и автоматизации из года в год возрастает. Достижения отечественных учёных востребованы и в России, и за рубежом. Международный промышленный Форум «Радиоэлектроника. Приборостроение. Автоматизация» доказывает, что продукция, представленная российскими предприятиями, воплощает последние достижения мировой экономики. Выставки стремятся показать потенциал российского рынка, привлечь заказчиков, предоставить возможность для прямого общения потребителей и производителей.

Участники выставки отмечают интенсивный поток посетителей, проявляющих интерес к их стендам, внимание со стороны представителей учебных заведений, заинтересованных во внедрении тренажёров и обучающих технологий.

Продвижение продукции и услуг, выход на новые рынки – далеко не единственный мотив, побуждающий к участию в форуме. Другой, не менее актуальный повод, имеющий значение прежде всего для компаний, вступивших в экстенсивный этап своего развития, – забота об имидже.

Работа на имидж – это ещё и работа на будущее, легко прогнозируемое или такое, какое различается в отдалённых перспективах.

Задача заявить о себе в общении с коллегами со всей страны актуальна для известных в профессиональном кругу предприятий, решающих расширить круг деловых контактов в новых для себя сферах и регионах.

Следующие выставки «Радиоэлектроника и приборостроение (РАДЭЛ)» и «Автоматизация-2008» пройдут с 9 по 12 декабря 2008 г. в Санкт-Петербурге.

Подробная информация о выставке: www.farexpo.ru/radel.

*Тел./факс: +7(812) 777-0407,
777-0404.*

Выставка ЭлектронТехЭкспо 2008 – Технологии в действии!

С 15 по 18 апреля 2008 г. в выставочном комплексе «Крокус Экспо» (Москва) пройдёт 6-я Международная специализированная выставка технологического оборудования и материалов для производства изделий электронной и электротехнической промышленности «ЭлектронТехЭкспо».

Выставка является международным специализированным проектом, способствующим взаимодействию контрагентов в области технологического оборудования и материалов для производства изделий электронной и электротехнической промышленности, контрольно-измерительных систем и т.д.

«ЭлектронТехЭкспо» постоянно растёт и развивается. В 2007 г. площадь выставки составила 18 750 кв. м, в ней приняли участие 467 компаний из 21 страны мира, доля иностранных экспонентов составила 34,6% от общего количества. В 2008 г. уже более 500 компаний из 25 стран мира примут участие в «ЭлектронТехЭкспо». На выставке соберутся ведущие российские и зарубежные производители и дистрибьюторы. Свою продукцию представят наиболее развитые в технологических новациях мировые производители: Agilent Technologies, Assembleon/Philips, Electrolube, DuPont, Den-On, Henkel, National Instruments, Panasonic, Rohde & Schwarz, Tektronix, Tyco Electronics, TRESTON OY, Atotech и многие другие.

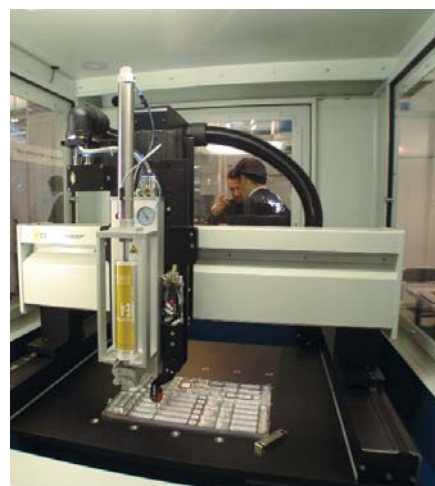
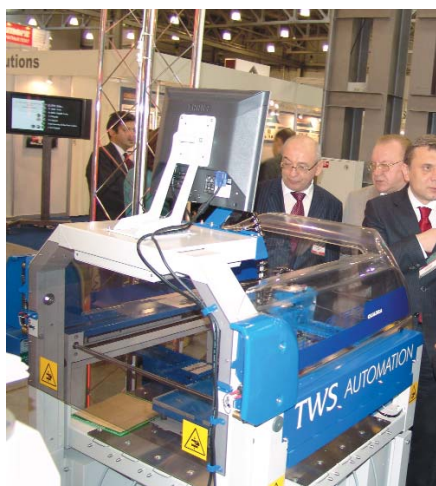
Производство электронного оборудования и систем в России как отрасль индустрии электроники переживает период восстановления и роста. Более того, в отрасли происходят качественные изменения, вызванные переходом на новейшие технологии, использованием самых современных импортных компонентов и технологий проектирования, пайки, сборки и тестирования продукции.

ЭлектронТехЭкспо является также уникальной для России выставкой, на которой участники представляют действующие на глазах посетителей системы и оборудование, автоматизированные сборочные линии и тестово-измерительные установки. Их можно не только увидеть в реальной работе, но и потрогать, проконсультироваться, убедиться в эффективности выбора для определённых целей... и здесь же оформить контракт,

договориться о сервисе и сопровождении и заказать нужные компоненты и материалы. Следуя последним тенденциям рынка, помимо традиционного технологического оборудования и материалов для производства изделий электронной промышленности, в 2008 г. на выставке «ЭлектронТехЭкспо» будет широко представлен раздел контрольно-измерительных приборов и систем. Ведущие российские и иностранные компании примут участие, демонстрируя свою продукцию и новинки, которые широко используются в сфере профессиональной электроники.

Основная задача выставки «ЭлектронТехЭкспо» – предсказать, предвосхитить развитие рынка и промышленности, стать центром проведения семинаров и конференций по технологиям производства будущего.

www.electrontechexpo.ru



Пятый российский форум «Встраиваемые компьютерные технологии: многоядерная эволюция»

Форум «Встраиваемые компьютерные технологии» – это традиционная встреча ведущих представителей технических и бизнес-кругов в области разработки отечественных аппаратно-программных комплексов мирового уровня и уникальная возможность получить самую свежую информацию о тенденциях в разработке и производстве конкурентоспособных встраиваемых решений.

Встраиваемые компьютерные технологии (ВКТ) – основа любой электронной системы, будь то система управления космическим аппаратом, бортовая система вооружений, АСУТП металлургического комбината, медиашлюз, игровой автомат или рентгенологический аппарат. Каковы современные требования и тенденции в разработке конкурентоспособных изделий на мировом рынке? Как влияет появление многоядерных микропроцессоров на мир ВКТ? Как выбрать оптимальное программное обеспечение для систем на основе новейших многоядерных процессоров? Какие аппаратные и програм-

мные технологии нужно использовать для того, чтобы первому предложить лучшее решение на мировом рынке и при этом минимизировать риски, сроки и трудозатраты на разработку и производство конечного продукта? Освещение этих и других актуальных вопросов – основная цель форума «Встраиваемые компьютерные технологии: многоядерная эволюция».

На форум приглашаются руководители и специалисты компаний – производителей электронного оборудования и системных интеграторов, занятых в различных отраслях промышленности и разрабатывающих свои решения для авиации и космоса, обороны, специальных применений, промышленной автоматизации, телекоммуникаций, медицины, игровой индустрии и других направлений.

Организатор: компания «РТСофт» при участии Kontron, Intel, LinuxWorks, ELMA.

Тематика форума:

- многоядерная эволюция в мире ВКТ: современные тенденции;

- новейшие аппаратные средства для разработчиков: от модулей и плат до базовых систем;
- современный рынок встраиваемого программного обеспечения реального времени;
- области применения оборудования и программного обеспечения: опыт отечественных системных интеграторов и OEM-производителей.

В рамках форума будет проходить выставка ведущих мировых производителей ВКТ и отечественных разработок на их основе, в ходе которой можно будет задать вопросы ведущим техническим специалистам компаний – организаторов форума.

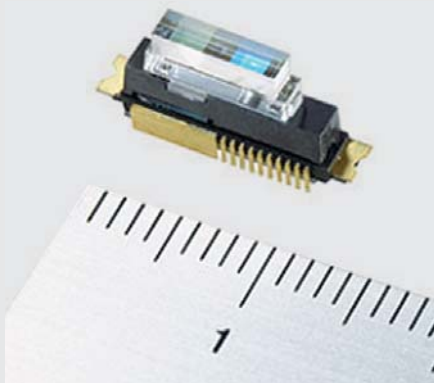
Форум состоится 18 апреля 2008 г. в Москве, в гостиничном комплексе «Измайлово» (корпус «Гамма-Дельта»). Начало регистрации участников в 9:00. Участие в форуме бесплатное.

Для участия в форуме необходимо зарегистрироваться: заполнить анкету на сайте: www.rtssoft.ru/ru/fvkt-08/?s или сообщить свои данные по телефонам: (495) 742-6828, 967-1505. Регистрация заканчивается 14 апреля 2008 г.

Новости мира News of the World Новости мира

Лазерный BD-модуль стал компактным и недорогим

Компания Sony Corporation официально сообщила об усовершенствовании главного элемента современных оптических приводов – лазерной головки чтения/записи информации. По информации от производителя, лазерный модуль теперь стал заметно компактнее своих предшественников, и, что ещё более важно, снижена стоимость изготовления устройств, что должно заметно снизить и цену на конечные продукты – компьютерные приводы, видеоплееры и пр. Что же касается размеров, то теперь толщина модуля составляет всего 3 мм, а это, в свою очередь, может привести к повышению компактности приводов, особенно решений для мобильных компьютеров, – сообщается о возможности выпуска устройств BD-



формата толщиной менее одного сантиметра.

Сниженная стоимость модулей, по заявлению компании Sony Corporation, которая разрабатывала устройство в сотрудничестве с Nichia Corporation, приведёт к появлению на рынке более дешёвых BD-плееров, цена на которые опустится ниже отметки в \$300. Анали-

тики также говорят и о возможности снижения стоимости изготовления игровой приставки нового поколения PS3. Это позволит либо самой Sony увеличить прибыльность «приставочного» бизнеса, либо снизить рыночную цену консоли, тем самым повышая внимание к устройству со стороны потребителей. В том числе и благодаря этому подразделение по разработке и продажам игровых консолей перейдёт из разряда убыточных в разряд приносящих прибыль.

Помимо указанных основных достоинств оптимизированного лазерного модуля разработчики также отмечают: повышенную стабильность процесса чтения информации с двухслойных носителей, улучшенную корпусировку модуля, добавление новых возможностей при чтении данных.

3dnews.ru